

Mihăiță Horodincă

**INTRODUCERE ÎN
TEHNICA PRELUCRĂRII
INFORMAȚIEI**

IAȘI – 2003

CUPRINS

Prefață	IV
I. Sisteme de numerație	1
II. Elemente de algebră booleană	22
II.1. Definirea axiomatică a algebrei booleene	22
II.2. Reguli de calcul în algebra booleană	26
II.3. Funcții booleene	30
II.3.1. Reprezentarea funcțiilor booleene (logice)	31
II.3.2. Funcții logice elementare	32
II.3.3. Definirea analitică a funcțiilor logice	40
II.3.4. Minimizarea funcțiilor logice	54
II.3.5. Condiționări în termeni de timp pentru funcțiile logice	59
III. Structuri logice combinaționale	63
III.1. Convertoare de cod binar	63
III.2. Codificatoare	69
III.2.1. Codificatorul de adresă prioritar	71
III.3. Decodificatoare	75
III.3.1. Decodificatorul de adresă	75
III.3.2. Decodificatorul BCNZ-zecimal	76
III.3.3. Decodificatorul BCNZ-„7 segmente”	78
III.4. Multiplexoare	89
III.4.1. Multiplexorul cu două intrări	90
III.4.2. Multiplexorul cu patru intrări	91
III.5. Demultiplexoare	92
III.5.1. Demultiplexorul cu două ieșiri	93
III.5.2. Demultiplexorul cu patru ieșiri	93
III.6. Aplicații cu multiplexoare și demultiplexoare	94
III.6.1. Extinderea capacității multiplexoarelor și demultiplexoarelor	94
III.6.2. Transmiterea serie a informațiilor	96
III.6.3. Localizarea prin contact pe rețea	

	matriceală plană	100
III.6.4.	Rotorul	104
III.7.	Comparatoare	110
III.7.1.	Comparatorul cu doi biți	110
III.7.2.	Comparatorul cu patru biți	111
III.7.3.	Comparatorul cu patru biți și intrări/ieșiri de expandare	112
III.8.	Sumatorul binar	114
III.9.	Elemente de structură internă a porților logice SI NU	117
IV.	Structuri logice secvențiale	126
IV.1.	Structură oscilantă	126
IV.2.	Structură cu blocare	131
IV.3.	Structuri basculante bistabile de tip R-S	133
IV.3.1.	Bistabilul de tip R-S cu tranzistori n-p-n	133
IV.3.2.	Bistabilul R-S asincron, cu porți logice	137
IV.3.3.	Bistabilul R-S sincron, de tip D.	145
IV.3.4.	Structură Master-Slave cu bistabili R-S	148
IV.3.5.	Bistabilul R-S sincron/asincron	156
IV.4.	Bistabilul J-K	160
IV.5.	Bistabilul J-K Master-Slave	170
IV.6.	Numărătoare	177
IV.6.1.	Numărătorul binar asincron direct	177
IV.6.2.	Numărătorul binar asincron reversibil.	183
IV.6.3.	Numărătorul binar natural sincron reversibil	188
IV.6.4.	Numărătoare modulo $p \neq 2^n$	193
IV.6.4.1.	Numărătoare modulo $p=3$	193
IV.6.4.1.1.	Aplicație a numărătorului modulo $p=3$ la comanda motoarelor pas cu pas	201
IV.6.4.2.	Numărătorul modulo $p=10$	206
IV.6.4.2.1.	Aplicații pentru numărătorul modulo $p=10^i$. Cronometrare electronică, măsurarea frecvenței, evaluarea turăției	211
IV.6.4.2.2.	Aplicații pentru numărătorul modulo $p=10^i$.	

Traductorul incremental de poziție unghiulară (TIPU)	218
V. Aplicații	227
V.1. Sinteza unui traductor incremental de poziție unghiulară absolută pe domeniu mare (TIPUADM) cu dezvoltarea TIPU	227
V.2. Considerații asupra monitorizării numerice a evoluției puterii active în circuitele electrice de curent alternativ	242
V.3. Asupra monitorizării numerice a evoluției puterii mecanice pe lanțuri cinematice cu mișcare de rotație	253
Bibliografie	263

PREFAȚĂ

Lucrarea a fost începută în anul 1999 și a parcurs mai multe etape de elaborare și reevaluare în logica firească a încercării de redare a fundamentelor domeniului, pe baza exercițiului didactic și experimental, al cercetării aplicate. Este structurată pe cinci capitole:

I.Sisteme de numerație, II.Elemente de algebră booleană, III.Structuri logice combinaționale, IV.Structuri logice secvențiale, V.Aplicații.

S-a preferat o tratare minuțioasă pe o arie relativ restrânsă dar care oferă impulsul coerent de plecare în abordări ulterioare, adesea solitare, pentru specialistul în formare, care să-i asigure fondul neperisabil de cunoștințe până în punctul din care noțiunile sunt caracterizate de o puternică dispersie înainte de a deveni -uneori sub presiunea progresului- prematur istorie.

Capitolul V a urmărit tratarea unei problematici cu caracter de originalitate, se propun aplicații care să concretizeze demersul capitolelor anterioare și să ofere o imagine asupra perspectivelor domeniului.

Cititorul este solicitat adesea la exercițiu, în dezvoltarea problematicei expuse, lucrarea se dorește a fi un sprijin în pregătirea studenților specializării MECANICA FINA și, fără a fi evident exclusivistă, este deschisă unui public de formație tehnică eventual incidentă. Aș fi onorat de orice semnal venit din partea potențialilor destinatari (hmihaita@yahoo.com).

Se cuvine să aduc cele mai calde mulțumiri familiei pentru sprijin și înțelegere.

Am avut șansa de a fi discipol al Profesorului Costache Druțu care mi-a oferit primele exemple asupra abordării responsabile a actului științific și căruia îi sunt încă odată îndatorat.

Mihăiță Horodincă



CAPITOLUL I

SISTEME DE NUMERATIE

Numărului, ca purtător de informație, ca operand, ca element al unei mulțimi pe care se definește o algebră, trebuie să i se asocieze o reprezentare în cadrul unui așa numit *sistem de numerație*.

Reprezentarea -și de aici sistemul de numerație- răspunde unor deziderate pur practice. Ea operează cu simboluri în relații de ordine și semnificații ale acestora în cadrul convențiilor de reprezentare numite *coduri*.

De exemplu, sistemul zecimal a pus în aprecierea subiectului uman realitatea imediată a celor zece degete palmare și folosește cele două tipuri de simboluri:

- **cu cifre arabe** (sistemul *pozițional*), cu zece simboluri, ponderea în număr fiind dată de poziția în scriere;

-**cu cifre romane** (sistemul *nepozițional*), în care simbolul în asociere sau independent ponderează direct numărul.

Sistemul binar -care are la bază algebra stărilor adevărat/fals fundamentată de matematicianul englez **George Boole** (1815-1864)- a fost utilizat pentru studiul circuitelor de comutație (1938, **Claude Shannon**) și s-a generalizat ulterior în sistemele numerice și de calcul. El se asociază stărilor închis/deschis, conduce/nu conduce, potențial ridicat/potențial coborât, altfel spus la două stări distincte (generalizând, să le numim de exemplu „0” și „1” logic), ușor de recunoscut, cu certitudine, de către sistemele de prelucrare. Utilizarea sa este legată de această restricție severă de prezentare a datelor la intrare -mai precis de siguranța identificării-, chiar dacă prelucrarea informației în acest sistem presupune structuri de lucru complicate.

Pentru reprezentarea numerelor în binar se folosesc diferite sisteme de descriere dintre care -cu titlu de exemplu- cităm: codul binar natural, binar reflectat (cod cu restricții, **Gray**), binar codat zecimal (BCZ), codul „7 segmente”.

Pentru descrierea conținutului structurilor de memorare se folosește sistemul de numerație hexazecimal.

Pentru un număr întreg oarecare N este valabilă reprezentarea polinomială:

$$(I.1) \quad N = a_0 \cdot b^0 + a_1 \cdot b^1 + \dots + a_n \cdot b^n = \sum_{i=0}^n a_i \cdot b^i$$

ca exprimare în sistemul de numerație pozițional de bază b , cu a_i simbolurile (cifrele) sistemului, în care există b semne (valori distincte pentru a_i).

Pe această bază, scrierea unui număr oarecare întreg N în sistemul de numerație pozițional cu baza b este:

$$(I.2) \quad N = a_n a_{n-1} a_{n-2} \dots a_2 a_1 a_0 \Big|_b$$

Cu simbolul termenului cu ponderea maximă (a_n) din (I.1) pe prima poziție de la stânga.

În (I.1) și (I.2) $a_i < b \forall i$, deoarece pentru orice sumă de doi termeni consecutivi $a_i \cdot b^i + a_{i+1} \cdot b^{i+1}$, forțarea $a_i = b$ implică $b \cdot b^i + a_{i+1} \cdot b^{i+1}$, deci $b^{i+1} + a_{i+1} \cdot b^{i+1}$, adică: $0 \cdot b^i + (a_{i+1}+1) \cdot b^{i+1}$, efect denumit *transport din rangul i* , cu anularea factorului a_i și creșterea cu o unitate pentru factorul a_{i+1} .

Pentru determinarea exponentului $i_{\max} = n$ necesar exprimării lui N în baza b din (I.1) să notăm că pentru un n fixat și finit, atunci N_{\max} se descrie cu $a_i = b - 1 \forall i = 0 \div n$, adică:

$$(I.3) \quad N_{\max} = (b - 1) \cdot b^0 + (b - 1) \cdot b^1 + (b - 1) \cdot b^2 + \dots + (b - 1) \cdot b^n$$

Dacă se adună în (I.3) o unitate ($1 = b^0$) în ambii membri, atunci :

$$(I.4) \quad N_{\max} + 1 = b^0 + (b - 1) \cdot b^0 + (b - 1) \cdot b^1 + \dots + (b - 1) \cdot b^n$$

Cu observația că suma primilor doi termeni din membrul drept este: $\mathbf{b}^0 + (\mathbf{b}-1) \cdot \mathbf{b}^0 = \mathbf{b}^1$, de aici a primilor trei $\mathbf{b}^1 + (\mathbf{b}-1) \cdot \mathbf{b}^1 = \mathbf{b}^2$, ș. a. m. d., atunci din aproape în aproape întreg membrul drept devine $\mathbf{b}^{(\mathbf{n}+1)}$ (se spune că s-a realizat *transport generalizat*), de unde:

$$(I.5) \quad \mathbf{N}_{\max} = \mathbf{b}^{(\mathbf{n}+1)} - 1$$

Să observăm că $\mathbf{n}+1$ este de fapt numărul de simboluri din scrierea (I.2). Să considerăm acum relația (I.5) scrisă pentru un număr oarecare \mathbf{N} :

$$(I.6) \quad \mathbf{N} = \mathbf{b}^{(\mathbf{n}^*+1)} - 1$$

Evident $\forall \mathbf{N}, \mathbf{b} \exists \mathbf{n}^*$ care satisface (I.6), cu expresia dedusă din aceasta:

$$(I.7) \quad \mathbf{n}^* = \frac{\ln(\mathbf{N} + 1)}{\ln \mathbf{b}} - 1$$

b	n*	n	n+1
2	12,591	13	14
8	3,53	4	5
10	3,091	4	5
16	2,397	3	4
25	1,92	2	3

Tabelul I.1

Aproximarea prin adaos la partea întreagă a rezultatului din (I.7) definește valoarea $\mathbf{i}_{\max} = \mathbf{n}$ necesară descrierilor (I.1) și (I.2).

Tabelul I.1 prezintă -spre exemplu- numerele $\mathbf{n}+1$ de simboluri \mathbf{a}_i necesare scrierii numărului $\mathbf{N}=12345|_{10}$ (în (I.6) și (I.7) operațiile se efectuează în sistemul de numerație cu baza 10) în diferite baze.

Creșterea bazei duce la micșorarea numărului de simboluri necesare reprezentării, de aici pe baza relației $2^4=16$, sistemul cu baza 16 (hexazecimal) este utilizat pentru evaluarea rapidă și

descrierea comodă a numerelor reprezentate în binar.

Pentru determinarea formei de scriere (a simbolurilor a_i din (I.2)) a numărului N (deocamdată întreg) într-o bază oarecare b se procedează la împărțirea succesivă a membrului drept din (I.1) la aceasta (forțarea în factor) după cum urmează:

(I.8)

$$\begin{aligned}
 N &= b \cdot (a_n \cdot b^{(n-1)} + a_{n-1} \cdot b^{(n-2)} + \dots + a_1 \cdot b^0) + a_0 = b \cdot Q_1 + a_0 \\
 Q_1 &= b \cdot (a_n \cdot b^{(n-2)} + a_{n-1} \cdot b^{(n-3)} + \dots + a_2 \cdot b^0) + a_1 = b \cdot Q_2 + a_1 \\
 Q_2 &= b \cdot (a_n \cdot b^{(n-3)} + a_{n-1} \cdot b^{(n-4)} + \dots + a_3 \cdot b^0) + a_2 = b \cdot Q_3 + a_2 \\
 &\dots\dots\dots \\
 Q_{n-1} &= b \cdot (a_n \cdot b^{(n-n)}) + \dots + a_{n-1} = b \cdot Q_n + a_{n-1} \\
 Q_n &= \dots \dots \dots = a_n = b \cdot 0 + a_n
 \end{aligned}$$

Potrivit cu (I.8) împărțirea succesivă la bază oferă pe rând –prin resturile a_i din împărțirea de ordin i - valorile simbolurilor din (I.2), în ordinea de scriere cu ultimul rest plasat pe prima poziție din stânga. Polinoamele Q_{i+1} (cu $Q_0 = N$ și $Q_{n+1} = 0$) sunt câturile succesive.

Pentru descrierea simbolurilor a_i se folosesc tot cifrele arabe, iar pentru $b > 10$ se introduc suplimentar simboluri noi (de exemplu pentru baza 16 –sistemul hexazecimal-: 10=A, 11=B, 12=C, 13=D, 14=E, 15=F), aceasta pentru ca fiecare simbol să fie descris folosind un singur caracter (în scrierea (I.2)). Este foarte importantă distincția între valoarea numerică intrinsecă a simbolurilor a_i (întotdeauna descrisă în zecimal, ca rezultat al algoritmului din (I.8), utilizată pentru conversia între sisteme, folosind întotdeauna ca intermediar sistemul zecimal) și semnificația din sistemul de numerație. De exemplu în baza 16, $a_i = 13$, ca valoare în zecimal, 13 fiind în același timp și cifră a sistemului de numerație. Evident –de exemplu- cifrele 13 și 2 nu sunt descrise cu același număr de caractere.

Uneori în locul precizării valorii bazei (conform cu (I.2)) se preferă plasarea la sfârșit a unui simbol de marcaj (de exemplu: H pentru baza 16, Q

pentru baza 8, B pentru baza 2, D pentru zecimal, unde de fapt se poate omite marcajul dacă nu se pot crea confuzii).

De exemplu pentru trecerea $123|_{10} \rightarrow ?|_2$ aplicarea algoritmului din (I.8) conduce la:

$$123=2 \cdot 61+1; 61=2 \cdot 30+1; 30=2 \cdot 15+0; 15=2 \cdot 7+1; 7=2 \cdot 3+1; 3=2 \cdot 1+1; 1=2 \cdot 0+1$$

$$a_0 \qquad a_1 \qquad a_2 \qquad a_3 \qquad a_4 \qquad a_5 \qquad a_6$$

adică, având în vedere precizarea privind ordinea de scriere a resturilor:

$$(I.9) \qquad 123|_{10} = 1111011|_2$$

și, potrivit cu (I.1):

$$123 = 1 \cdot 2^6 + 1 \cdot 2^5 + 1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 =$$

$$= 64 + 32 + 16 + 8 + 2 + 1$$

Pe baza rezultatelor din tabelul I.1, $n^*=5,95$; $n=6$, $n+1=7$ (numărul de simboluri din (I.9)), $a_i < 2$, $a_i \in \{0,1\}$. Se observă că în sistemul binar coeficienții a_i validează sau nu existența (și deci nu ponderează) ca termen în sumă -la scrierea (I.1)- a factorului 2^i .

Un simbol oarecare din reprezentarea în baza 2 poartă denumirea de **bit**, și acesta poate lua valoarea 0 sau 1. Uzual reprezentările în baza 2 se numesc și cuvinte binare. Structurarea lor se face de regulă în forma de lungime fixă: 4 (tetradă binară), 8 (octet), 16, 32 de biți. În (I.9) reprezentarea pe un octet presupune adăugarea pe prima poziție a cifrei binare 0 (factorul lui $2^7=0$), adică:

$$(I.10) \qquad 123|_{10} = 01111011|_2.$$

Convenim să numim bitul 0 (notat cu b_0) simbolul din extrema dreaptă, membrul drept la (I.10), (aici $b_0 = 1$, cel mai puțin semnificativ), până la bitul 7 (aici $b_7 = 0$, cel mai semnificativ).

Pe această bază formele de scriere asociate tabelului I.1 sunt:
 $12345|_{10} = 19\ 18\ 20|_{25} = 3039|_{16} = 30071|_8 = 11000000111001|_2$.
 Evident că $3039|_{16} = 3039H$, $30071|_8 = 30071Q$ și
 $11000000111001|_2 = 11000000111001B$. Pentru a evita confuziile, pentru $b=25$ (formă utilizată numai pentru exemplificare), se poate face –ca și pentru $b=16$ - redenumirea –de regula utilizând litere- simbolurilor pentru $a_i > 9$ sau se plasează spații între acestea.

Să observăm că:

$$(I.11) \quad 123|_{10} = 7 \cdot 16^1 + 11 \cdot 16^0 = 7\ 11|_{16} = 7BH$$

Ultima formă are în vedere convenția (din pagina patru) de notație a simbolurilor a_i .

Să cercetăm legătura dintre formele (I.10) și (I.11), cu observația că $16 = 2^4$. La reprezentarea (I.1) particularizată pentru $b = 2$, pentru $n = 7$ (scrierea (I.2) cu $n + 1 = 8$ simboluri, aici 8 biți, cu $a_i = b_i$): $N = \sum_{i=0}^7 b_i \cdot 2^i = b_7 b_6 b_5 b_4 b_3 b_2 b_1 b_0 B$ să facem forțarea în factor pentru $2^4=16$ după cum urmează:

$$(I.12) \quad N = (b_7 \cdot 2^3 + b_6 \cdot 2^2 + b_5 \cdot 2^1 + b_4 \cdot 2^0) \cdot (2^4)^1 + (b_3 \cdot 2^3 + b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0) \cdot (2^4)^0$$

Cu valorile biților b_i precizate în (I.10) se observă -conform cu (I.12)- că primul simbol din (I.11) se definește cu ajutorul primilor patru biți (prima tetradă binară) din (I.10), adică: $7 = 0111B = 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 4 + 2 + 1$, iar simbolul următor cu ultimii patru biți (a doua tetradă binară), adică $11 = 1011B = 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 8 + 2 + 1$.

Octetul este entitatea fundamentală cu care se operează în sistemele de prelucrare numerică a informațiilor, și adesea –având în vedere faptul că în acestea se vehiculează date astfel structurate, se dialoghează- acesta se mai numește și cuvânt de 8 biți. Prin alipire de octeți se obțin cuvinte de 16, 32, 64 biți.

Numărul întreg maxim ce poate fi reprezentat pe un octet (conform cu (I.5), în care $n = 7$) este:

$$(I.13) \quad N_{\max} = 2^8 - 1 = 1111\ 1111\text{B} = \text{FFH} = 255\text{D}$$

De aici numărul de stări distincte ale biților unui octet este $N_{\max} + 1 = 256$ (se pot descrie numerele de la 0 la 255). Dacă se acceptă extensia concluziilor din (I.12), atunci pentru un dublu octet:

$$(I.14) \quad N_{\max} = 2^{16} - 1 = 65535\text{D} = \text{FFFFH} = 1111\ 1111\ 1111\ 1111\text{B}$$

În (I.13) și (I.14) scrierea binară, s-au plasat spații pentru localizarea rapidă a tetradelor binare. Pe aceleași baze se poate face evaluarea rapidă a echivalentului zecimal al unei reprezentări binare cu număr mare de biți. De exemplu:

$$1010\ 1010\ 0101\ 0101\text{B} = \text{AA55H} = 10 \cdot 16^3 + 10 \cdot 16^2 + 5 \cdot 16^1 + 5 \cdot 16^0 = 43605\text{D}$$

Utilizarea sistemelor de numerație cu valoare mare a bazei poate avea în practică implicații deosebite. Un astfel de sistem este utilizat pentru

A	B	C	D	E	F	G	H	I	J	K	L	M
0	1	2	3	4	5	6	7	8	9	10	11	12
N	O	P	Q	R	S	T	U	V	X	Y	Z	W
13	14	15	16	17	18	19	20	21	22	23	24	25

Tabelul I. 2

de înmatriculare **IS-05-TPI**. Semnificația acestuia –legată de ultimele trei caractere pentru care se folosesc numai literele alfabetului exclusiv cele

numerele de înmatriculare ale autovehiculelor. Fie spre exemplu numărul

derivate (fără diacritice)- poate fi legată de un sistem de numerație pozițional cu cifrele asociate valorilor din tabelul I.2.

Valoarea maximă asociată cifrelor sistemului fiind $a_{i \max} = 25$ se deduce valoarea bazei $b = a_{i \max} + 1 = 26$, ca atare (având în vedere corespondența caracter-valoare marcată după cum s-a arătat în tabel):

$TPI|_{26} = 19 \cdot 26^2 + 15 \cdot 26^1 + 8 \cdot 26^0 = 13242|_{10}$, de aici posibilitatea utilizării pentru numărul de înmatriculare a scrierii echivalente: **IS-05-13242**, (de altfel folosită în trecut). Totuși prima formă s-a impus prin avantajele nete legate de numărul mai mic de caractere (economii la realizarea fizică), posibilitatea citirii și memorării rapide în cazul evenimentelor rutiere.

Evident că pot exista 99 autovehicule distincte cu terminația **TPI** (pentru controlul propriu al autovehiculelor la nivel local, firma **RomTeleCom** va utiliza pentru înmatriculare terminația **RTC**, un alt avantaj al sistemului). La nivelul unui județ se vor putea înmatricula cel mult $99 \cdot 26^3 = 1740024$ autovehicule, în cazul exemplului considerat între numerele **IS-01-AAA** și **IS-99-WWW**. Admițând și caracterele diacritice (ă, â, î, ș, ț) în tabelul I.2, rezultă că în limba română numărul total de cuvinte posibile cu trei litere este: $31^3 = 29791$.

O consecință importantă este legată de procesarea listelor de nume. De exemplu, ordonarea alfabetică a acestora se poate face dacă fiecare nume este interpretat ca reprezentare în sistemul din tabelul I.2, cu număr fixat de simboluri (acoperitor numelui cu lungime maximă) și se face conversia în zecimal, urmată de ordonarea numerelor astfel obținute.

La tratarea numelui **POPESCU** se obține: $POPESCU|_{26} = 15 \ 14 \ 15 \ 4 \ 18 \ 2 \ 20|_{26} = 4807013088|_{10}$

Dacă un număr este de forma $N = 2^k$, atunci în sistemul de numerație binar, numai bitul b_k va avea valoarea unu, toți ceilalți fiind zero, aceasta deoarece –conform cu (I.8)- numărul 2^k admite k împărțiri la doi, fără rest, câtul împărțirii k fiind (polinomul Q_k) unu, restul ultimei împărțiri este unu ($1 = 0 \cdot 2 + 1$). Dacă formatul scrierii în baza 2 este pe $k+1$ biți atunci primul bit (din stânga scrierii) este unu, ceilalți fiind zero.

Dacă formatul de scriere este pe $n+1$ biți și k este variabil de la 0 la n atunci fiecare dintre biții corespunzători (și numai acesta) devine pe rând unu,

aspectul făcând obiectul așa numitei *selecții liniare cu valori unu*, asupra căreia se va reveni. Pentru $n = 7$ aspectul este descris în tabelul I.3.

Se observă prezența valorilor unu numai pentru biții b_k (pe a doua diagonală).

N	k	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
$1 = 2^0$	0	0	0	0	0	0	0	0	1
$2 = 2^1$	1	0	0	0	0	0	0	1	0
$4 = 2^2$	2	0	0	0	0	0	1	0	0
$8 = 2^3$	3	0	0	0	0	1	0	0	0
$16 = 2^4$	4	0	0	0	1	0	0	0	0
$32 = 2^5$	5	0	0	1	0	0	0	0	0
$64 = 2^6$	6	0	1	0	0	0	0	0	0
$128 = 2^7$	7	1	0	0	0	0	0	0	0

Tabelul I.3

valoarea unu cu excepția bitului b_k (aici 0), conform tabelului I.4, aspectul făcând obiectul așa numitei *selecții liniare cu valori zero*.

De aici se desprinde concluzia că inversarea simbolurilor 1 cu 0

N	k	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
$254 = 255 - 2^0$	0	1	1	1	1	1	1	1	0
$253 = 255 - 2^1$	1	1	1	1	1	1	1	0	1
$251 = 255 - 2^2$	2	1	1	1	1	1	0	1	1
$247 = 255 - 2^3$	3	1	1	1	1	0	1	1	1
$239 = 255 - 2^4$	4	1	1	1	0	1	1	1	1
$223 = 255 - 2^5$	5	1	1	0	1	1	1	1	1
$191 = 255 - 2^6$	6	1	0	1	1	1	1	1	1
$127 = 255 - 2^7$	7	0	1	1	1	1	1	1	1

Tabelul I.4

rații distincte posibile.

Să presupunem că numărul N crește cu câte o unitate între 0 și N_{\max} . Să studiem ce se întâmplă cu valorile biților din scrierea binară a acestuia, mai întâi – spre exemplu – pentru $N_{\max} = 15$, cu $n = 3$, la scrierea cu patru biți, cu prezentarea datelor conform cu tabelul I.5.

Dacă numerele N din tabelul I.3 se înlocuiesc cu complementele lor față de $255 = 2^8 - 1$ (numărul maxim ce poate fi descris în sistemul de numerație binar cu utilizarea a opt biți), adică $N = 255 - 2^k$ atunci toți biții vor avea

conduce la obținerea complementului numărului, în sensul arătat.

Configurațiile binare din tabelele I.3 și I.4 sunt de fapt particularizări ale valorilor biților unui octet din totalul celor 256 configu-

Convenim să marcăm în tabelul I.5 valorile zero cu nuanta de gri și valorile unu cu suprafețe albe. În tabelul I.5 se prezintă ordonat (se spune după codul binar natural) toate combinațiile posibile de scriere a unui număr

N ⇨	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Bit ⇨																
b_0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
b_1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
b_2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
b_3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

Tabelul I.5

în binar pe patru biți.

Dacă se transferă acest tabel pe suport fizic (figura I.1) ca riglă cu ferestre corespunzatoare lui unu logic, dispuse pe piste și sectoare echidistante, cu pasul p , și aceasta se interpune pe un flux luminos realizat de patru fotoelemente emițătoare **FE** către patru fotoelemente receptoare **FR** (cu aliniere și

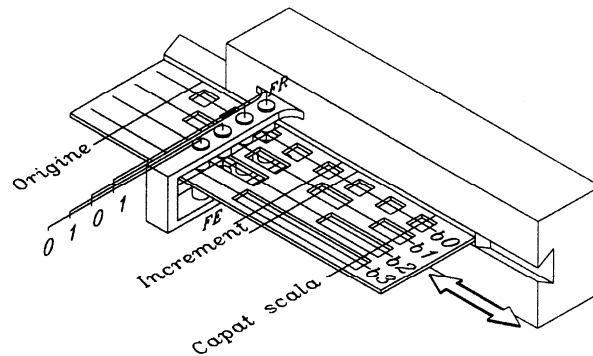


Figura I.1

centrare pe piste respectiv sectoare), atunci se obține un traductor numeric incremental (de increment, pas, p) de poziție rectilinie absolută, cu prezentarea cotei în sistemul de numerație binar natural (nivelul semnalului prelucrat de pe ieșirile fotodiodelor receptoare privit ca unu logic dacă acestea sunt iluminate). Creșterea numărului de biți duce evident la majorarea

domeniului, sau dacă domeniul este constant, la creșterea rezoluției (reducerea incrementului p).

Dacă materializarea se face cu piste circulare atunci se obține un traductor incremental de poziție unghiulară absolută. Unele elemente constructive pentru un traductor RH (right hand, sens burghiu drept) cu cinci biți corespunzător unui increment unghiular de $360^\circ/32$ sunt prezentate în figura I.2.

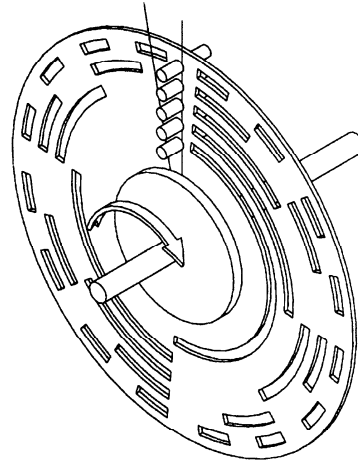


Figura I.2

O primă observație, ar fi că tranziția bitului b_k (din 1 în 0 sau invers) se face la fiecare modificare a lui N cu 2^k (în tabel pe pista k există o succesiune de câte 2^k suprafețe transparente după fiecare 2^k suprafețe opace (dacă se pliază tabelul I.5 în două după verticala dintre coloanele $N = 7$ și $N = 8$ atunci se obține o structură cu numai opt piste, dar complet opacă). Față de aceeași verticală, prin simetrie, numerele sunt unul (din dreapta) complementul de 15 ($15 = 2^4 - 1$) al celuilalt (de la stânga), în reprezentarea binară (în termenii rezultatului din tabelele I.3 și I.4) corespondentul de la dreapta are toți biții înlocuiți (dacă zero atunci unu și invers) față de referința din stânga. (a se vedea $N = 11$ față de $N = 4$).

Pentru a veni în sprijinul afirmației legate de periodicitatea tranziției valorii pentru fiecare bit, să presupunem că (aferent relației (I.1)) în exprimarea polinomială a unui număr N pentru baza $b = 2$ cu $n + 1$ termeni, toți factorii a_i de rang $i \leq k$ sunt: $a_i = 1$, ceilalți având valoarea zero, adică:

$$(I.15) \quad N = \sum_{i=0}^{k-1} 1 \cdot 2^i + \sum_{i=k}^n 0 \cdot 2^i$$

Să separăm polinoamele N_{k-1} și N_k ca fiind primul respectiv al doilea termen din (I.15) membrul drept. Pe baza relației (I.5), N_{k-1} are acum

valoarea maximă, $N_{k-1(\max)} = 2^k - 1$. Creștem cu o unitate ($1=2^0$) pe N din (I.15), ceea ce are ca efect un transport generalizat în N_{k-1} (în același mod cu cele prezentate la (I.4) care au condus la (I.5)), cu anularea tuturor factorilor a_i din N_{k-1} , deci $N_{k-1} = 0$, și cu tranziția $0 \rightarrow 1$ pentru factorul a_k din N_k . Creștem în continuare pe N cu câte o unitate până când N_{k-1} devine din nou maxim, adică după $2^k - 1$ creșteri cu câte o unitate. O nouă creștere (în total s-au făcut $2^k - 1 + 1 = 2^k$ creșteri) induce din nou transport către N_k , având ca efect tranziția $1 \rightarrow 0$ pentru factorul a_k , despre care putem spune acum că se modifică la fiecare 2^k creșteri cu câte o unitate pentru N . Putem afirma deci că bitul b_k (egal ca valoare cu factorul a_k) din reprezentarea binară a numărului N își schimbă starea (din 0 în 1 sau invers, pe scurt face tranziție) la fiecare creștere cu 2^k unități.

Acest aspect este utilizat în construcția *divizoarelor de frecvență*, ce vor fi tratate ulterior.

Spre exemplu, în tabelul I.5 regăsim bitul b_2 cu valoarea 0 (pentru $N = 0$) care face trecerea $0 \rightarrow 1$ când $N = 0 + 4 = 4$, cu trecerea $1 \rightarrow 0$ când $N = 0 + 4 + 4 = 8$, cu trecerea $0 \rightarrow 1$ când $N = 0 + 4 + 4 + 4 = 12$, deci acesta se modifică la fiecare creștere cu câte 2^2 unități pentru N .

Fenomenul de transport amintit (cu exemplificare clară în tabelul I.5, referitor la descrierea numărului 7, creșterea cu o unitate –trecerea la 8- duce la schimbarea valorii tuturor biților) poate afecta fiabilitatea datelor astfel descrise, aflate în structuri de prelucrare, prin așa numitul fenomen de *generare a unor stări intermediare false* (la schimbarea a mai mult de o variabilă între două momente succesive de timp).

Din acest motiv (precum și din rațiuni ce privesc materializarea facilă a structurilor de prelucrare a informației) se practică *descrierea codificată* a numerelor în binar.

Se prezintă în continuare o serie de coduri mai frecvent utilizate. Referitor la reprezentarea binară a cifrelor zecimale se pot utiliza așa numitele *coduri binar-zecimale*, care pot fi *ponderate* și *neponderate*. Pentru scrierea unui număr $N \leq 9$ în binar, conform cu (I.7) sunt necesari $n + 1 = 4$ biți, deci o tetradă binară. Scrierea în cod ponderat se poate face utilizând chiar valorile biților tetradei așa cum au rezultat din aplicarea algoritmului (I.8) pentru prelucrarea fiecărei cifre zecimale, caz în care codul se numește *binar natural*, iar în cod binar neponderat prin utilizarea –cu biunivocitate- a unei alte reguli

de definire a valorii biților în fiecare tetradă binară, conform exemplului din tabelul I.6.

Cele patru semne ale codului (numit și **Gray**) binar neponderat (și nepozițional) au fost notate cu g_i , ele fiind de fapt o reeditare a seturilor biților codului binar natural, într-o altă ordine (aranjare, conform ultimei linii, de exemplu pentru descrierea cifrei zecimale 4 se folosește tetrada de reprezentare a cifrei zecimale 6). Codul **Gray** este de fapt un cod de convenție utilizat adesea în locul codului binar natural (toate combinațiile acestuia se regăsesc și în codul **Gray**) datorită proprietăților sale legate de modificarea unui singur bit al cuvântului de cod la trecerea de la reprezentarea unei cifre zecimale la următoarea (proprietatea de *adiacență*, din care cauză codul se numește și *continuu*) și de adiacență a primei combinații cu ultima (de aici și proprietatea de *ciclicitate*).

Proprietatea de adiacență este utilizată pentru descrierea mărimilor ce cresc progresiv (lipsa fenomenului de transport îl recomandă pentru codificarea sectoarelor traductorului propus în tabelul I.5), respectiv - anticipând o detaliere ulterioară- pentru minimizarea prin metode grafo-analitice a reprezentării matematice a funcțiilor logice.

	CZ	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Cod binar natural	b_0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
	b_1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
	b_2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
	b_3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
Cod Gray	g_0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
	g_1	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0
	g_2	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0
	g_3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
Ordinea	0	1	3	2	6	7	5	4	12	13	15	14	10	11	9	8	

Tabelul I.6

Se poate defini și o regulă privind valorile biților codului Gray, pentru ordinea dată de echivalentul zecimal. Primele 2^i poziții se completează cu

valori 0, urmează apoi o succesiune de câte $2^{(t+1)}$ valori 1 respectiv 0 până la epuizarea sectoarelor pe fiecare pistă.

În tabelul I.6 au fost surprinse peste codificarea cifrelor zecimale și combinațiile corespunzătoare numerelor de la 10 la 15 (corespunzător setului complet de valori pentru tetrada binară).

Deoarece și în cod binar natural și în cod Gray cifra zecimală zero este tratată cu tetradă binară cu toți biții zero, pentru a face distincție (la transmiterea și memorarea datelor) între lipsa informației și reprezentarea lui zero, se folosește un cod (numit și **Exces 3**) în care cifrele de la 0 la 9 sunt tratate cu combinațiile din binar natural de la 3 la 12, conform tabelului I.7.

Pentru transmiterea informațiilor prin medii puternic agresate de erori, drept

	CZ	0	1	2	3	4	5	6	7	8	9
Exces 3	E_0	1	0	1	0	1	0	1	0	1	0
	E_1	1	0	0	1	1	0	0	1	1	0
	E_2	0	1	1	1	1	0	0	0	0	1
	E_3	0	0	0	0	0	1	1	1	1	1
Ordinea		3	4	5	6	7	8	9	10	11	12

Tabelul I.7

cod detector (parțial) de erori se poate folosi (pentru codificarea zecimală) codul numit „2 din 5”, în care fiecare cifră zecimală are un cod alcătuit din cinci biți dintre care doi întotdeauna cu valoarea unu, conform tabelului I.8.

Adesea, pentru conversia rapidă a unui număr din binar în zecimal și

	CZ	0	1	2	3	4	5	6	7	8	9
„2 din 5”	E_0	0	1	1	0	1	0	0	1	0	0
	E_1	0	1	0	1	0	1	0	0	1	0
	E_2	0	0	1	1	0	0	1	0	0	1
	E_3	1	0	0	0	1	1	1	0	0	0
	E_4	1	0	0	0	0	0	0	1	1	1

Tabelul I. 8

invers se utilizează codificarea fiecărei cifre pe câte o tetradă binară. De exemplu scrierea în cod binar natural-zecimal (BCNZ) a numărului 9876 este

$$9876|_{10} = 1001$$

1000 0111 0101|_{BCNZ} (cu pauză între tetradele binare). Fiecare dintre tetrade este ponderată zecimal.

Necesitatea reprezentării și a altor caractere afară de cifrele zecimale (alfanumerice) a dus la apariția codului ASCII (pag. 20) cu utilizarea de această dată a câte șapte biți alocați fiecărui caracter (plus unul de paritate).

Ca și la codul „2 din 5”, din rațiuni practice, numărul de caractere ale codului pentru descrierea unei cifre zecimale poate fi mai mare.

De exemplu codul binar „7 segmente” utilizat pentru comanda afișoarelor cifrelor zecimale conform figurii I.3.

Fiecare dintre segmentele **a**, **b**, **c**, **d**, **e**, **f** și **g** sunt materializate prin diode electroluminiscente (LED-uri cu catodul sau cu anodul comun), dispuse astfel încât plasarea lor în starea aprins (valoarea unu, atacate cu potențial ridicat, pe figură casete înnegrite) sau după caz stins (valoarea 0, atacate cu potențial coborât, pe figură casete libere) să sugereze o cifră zecimală (aici cifra 4).

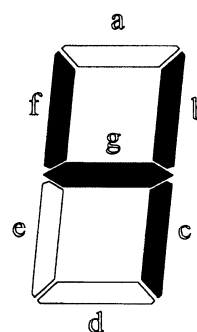


Figura I.3

Putem interpreta segmentele ca și comandate de către un cod cu

CZ	a	b	c	d	e	f	g	BCNZ
0	1	1	1	1	1	1	0	0000
1	0	1	1	0	0	0	0	0001
2	1	1	0	1	1	0	1	0010
3	1	1	1	1	0	0	1	0011
4	0	1	1	0	0	1	1	0100
5	1	0	1	1	0	1	1	0101
6	0	0	1	1	1	1	1	0110
7	1	1	1	0	0	0	0	0111
8	1	1	1	1	1	1	1	1000
9	1	1	1	1	0	1	1	1001
10	0	0	0	0	0	0	0	1010

Tabelul I. 9

șapte biți, asociat cifrelor zecimale, pentru realizarea percepției vizuale a acestora așa cum este descris în tabelul I.9.

În tabelul I.9 s-a trecut și tetrada binară din codul BCNZ, deoarece sistemele fizice care produc la ieșire codul binar „7 segmente” (numite și convertoare de cod binar)

sunt cel mai simplu de obținut dacă primesc la intrare informația structurată în acest mod.

Din cele $2^7 = 128$ combinații distincte (de zero și unu, aici posibile

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0	Octet
0	0	0	0	0	0	0	0	0
0	0	0	1	1	1	1	0	1
0	0	0	1	0	0	0	1	2
0	0	0	1	0	0	0	1	3
0	0	0	1	1	1	1	0	4
0	0	0	1	0	1	0	0	5
0	0	0	1	0	0	1	0	6
0	0	0	1	0	0	0	1	7

Tabelul I.10

numai 16 din cauza comenzii intermediare de tetrada binară) ale stărilor biților **a**, **b**, **c**, **d**, **e**, **f** și **g** aici sunt folosite numai 11, pentru cifrele zecimale de la 0 la 9 plus o stare –de semnalizare a erorilor- cu toate segmentele stinse. Această ultimă stare tratează orice tetradă cu $b_3b_2b_1b_0B >$

9D (conform ultimei linii din tabelul I.9).

Evident că se pot rezerva corespondențe în afara cifrelor zecimale, peste cele 11 stări, pentru semnalizări de tipul: așteaptă, (de exemplu numai **a**, **g** și **d** cu valoarea 1), prelucrez date (de exemplu numai **a**, **b**, **g** și **f** cu valoarea

1), avarie (de exemplu numai **b**, **c** și **g** cu valoarea 1), etc..

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0	Octet
1	1	1	1	1	1	1	1	0
1	1	1	0	0	0	0	1	1
1	1	1	0	1	1	1	0	2
1	1	1	0	1	1	1	0	3
1	1	1	0	0	0	0	1	4
1	1	1	0	1	0	1	1	5
1	1	1	0	1	1	0	1	6
1	1	1	0	1	1	1	0	7

Tabelul I.11

Pentru vizualizarea caracterelor alfanumerice (dialogul sistemelor de calcul cu operatorul) se folosesc structuri de $8 \times 8 = 64$ puncte (cu diode electroluminiscente, sau ca

pixeli pe ecranele monitoarelor), fiecare comandată de starea unei cifre binare (0 sau 1, aprins sau stins), dispuse pe opt octeți. Starea biților pentru afișarea unui caracter oarecare se prezintă conform modelului din tabelul I.10. Aici convenția de marcare a valorilor este inversă față de tabelele anterioare.

Biții 7, 6, 5 (permanent în zero) se pot utiliza pentru marcarea spațiului dintre caractere iar octetul 0 (cu toți biții în zero) se poate utiliza pentru spațiul dintre rânduri. Dacă rezoluția ecranului o permite se pot dezvolta structuri de afișare pentru redarea mai facilă a caracterelor (altele decât cele cu 8×8 pixeli). Dacă se inversează

valorile unu cu valori zero se obține o reprezentare în video invers (pixeli stinși pe fond luminos), conform tabelului I.11. Prezentarea datelor alternativ în video direct și invers permite captarea atenției operatorului (cu mesaje de avertizare, de exemplu pentru poziția prompterului pe monitorul calculatorului).

Să observăm că alipirea celor opt octeți conduce la obținerea unui cod binar cu 64 de biți, numărul combinațiilor distincte realizabile cu ajutorul acestora este de **1.844674407371 e+19**, număr evident mai mult decât suficient pentru descrierea tuturor caracterelor alfanumerice (cifre, simboluri matematice și grafice, litere, etc.). Schimbarea conținutului octeților se poate face și în sensul deplasării caracterului stânga, dreapta, sus, jos (pentru efectul de text dinamic). Pentru deplasarea în sus cu o poziție octetul *i* copie conținutul octetului *i+1*, pentru deplasare în jos octetul *i+1* copie octetul *i*. Pentru deplasarea stânga bitul *i* al octetului curent copie starea bitului *i-1* (conform și cu tabelul I.12), pentru deplasarea dreapta se copie starea bitului *i* în bitul *i-1*.

Deplasarea la stânga cu o poziție (conform tabelului din I.12) înseamnă de fapt dublarea numărului codificat pe octetul curent. Dacă pe octetul 1 din tabelul I.10 este codificat: 00011110B = 30D, pe același octet din tabelul I.12 este codificat: 00111100B = 60D.

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0	Octet
0	0	0	0	0	0	0	0	0
0	0	1	1	1	1	0	0	1
0	0	1	0	0	0	1	0	2
0	0	1	0	0	0	1	0	3
0	0	1	1	1	1	0	0	4
0	0	1	0	1	0	0	0	5
0	0	1	0	0	1	0	0	6
0	0	1	0	0	0	1	0	7

Tabelul I.12

O formă primară de tratare a imaginilor (legată de detecția prezenței anumitor obiecte) transferate de pe suport în memoria calculatorului (de exemplu prin scanare) poate asocia unei imagini o matrice (ale cărei dimensiuni depind de rezoluție) cu elementele zero sau unu după cum acestea se referă la puncte luminoase sau întunecate (de fapt –facând abstracție de culoare- imaginea de pe monitorul calculatorului descrie starea unei zone de memorie numită *memorie video*, starea unui pixel oarecare –stins sau aprins-

este descrisă de starea bitului corespunzător -0 sau 1). Ideea a fost aplicată cu succes în astronomie pentru tratarea asistată de calculator a imaginilor prelevate cu ajutorul telescoapelor, cu finalitate în descoperirea unor noi obiecte cosmice luminoase.

Pentru codificarea în binar natural a numerelor întregi cu semn se poate alocă acestuia bitul cel mai semnificativ (cu valoarea 1 dacă semnul este minus și 0 dacă semnul este plus), restul biților codificând valoarea absolută a numărului (algoritmul I.8 se referă la determinarea acestora). De aici, pe un octet se pot codifica numere de la: $-127D = 10000000B$ până la: $+127D = 11111111B$. Aici se pierde o combinație din cele 256 posibile ($10000000B = -0D = 00000000B = +0D$), zero având două reprezentări. Foarte frecvent se utilizează codificarea binară numită în complement față de unu și față de doi (pe baza unor algoritmi de realocare a valorilor biților), ultima simplificând mult operațiile aritmetice în microprocesoare. Pentru reprezentarea într-o bază oarecare a numerelor cu parte întreagă (N_i) și fracționară (N_f), se poate dezvolta scrierea (I.1), pentru un sistem de numerație pozițional, de bază b conform cu relația (I.16):

$$(I.16) \quad N = a_n b^n + \dots + a_0 b^0 + a_{-1} b^{-1} + \dots + a_{-m} b^{-m} = \sum_{i=-m}^{i=n} a_i \cdot b^i$$

Pentru determinarea factorilor a_i din expresia (I.16) pentru numărul $N = N_i + N_f$, se aplică algoritmi de izolare a acestora pentru partea întreagă N_i (ca la I.8), și pentru partea fracționară N_f conform cu:

(I.17)

$$b \cdot N_f = a_{-1} + a_{-2} b^{-1} + \dots + a_{-m} b^{1-m} = a_{-1} + P_1$$

$$b \cdot P_1 = a_{-2} + a_{-3} b^{-2} + \dots + a_{-m} b^{2-m} = a_{-2} + P_2$$

$$\dots$$

$$b \cdot P_k = a_{-(k+1)} + a_{-(k+2)} b^{-(k+1)} + \dots + a_{-m} b^{k+1-m} = a_{-(k+1)} + P_{k+1}$$

Prin înmulțirea părții fracționare cu valoarea bazei se determină simbolul a_{-1}

(ca parte întreagă a rezultatului). Se continuă la fel cu părțile fracționare (polinoamele P_i) ale operației curente, continuând până la atingerea preciziei dorite sau până când $a_k = 0$. Ultima parte întreagă este cea mai puțin semnificativă. Pe aceste baze, scrierea lui 234,567D se face în binar natural: $234,567D = 11101010.10010001...B$, pentru numărul de biți folosit la descrierea părții fracționare se obține $N_f = 0,56640625$ deci o diferență de descriere de 0,00059375. Evident că bitul i al părții fracționare validează (dacă are valoarea unu) prezența în scrierea (I.16) a termenului 2^{-i} . Pentru evitarea confuziilor legate de descrierea părții întregi și a celei zecimale de regulă se precizează valorile pentru m și n .

Ca și sistemele de numerație, codurile sunt de fapt eforturi umane de descriere a informației, care să permită depășirea restricțiilor tehnologice și de mediu. De exemplu, codul **Morse** a apărut urmare a posibilității utilizării unei singure căi de comunicație, cu caracterele descrise prin impulsuri, transmise unul câte unul (serial). De fapt au existat și dezvoltări interesante ale comunicației seriale prin impulsuri cu mult înainte de apariția electronicii digitale respectiv a microprocesorului.

Astfel aceleași principii ale codului Morse au fost utilizate în telegrafie, o interfață electromecanică (conținând exclusiv electromagneți, electromotoare și contacte electrice condiționate de elemente de logică materializate mecanic) asigură transmiterea mesajelor sub formă de text, fiecare caracter fiind descris prin intermediul unui tren de impulsuri asociat descrierii cu șase biți.

Aceeași cale serială (linia telefonică), cu utilizarea unei descrieri adecvate a informației (prin modem), este folosită actualmente pe unele porțiuni terestre pentru vehicularea datelor la distanță prin intermediul calculatoarelor.

Fără sistemul binar și codurile aferente, dezvoltarea calculatoarelor numerice ar fi fost de neconceput (la raportul performanță/cost actual).

În legătură de vehicularea datelor în sistemele de calcul în condiții de compatibilitate maximă a fost adoptat așa numitul cod **ASCII** (*American Standard for Computer Information Interchange*) în care principalele caractere și semne grafice sunt reprezentate pe câte șapte biți (dar există și codul **ASCII** extins care utilizează reprezentarea cu ajutorul a opt biți) cu o

convenție de corespondență care parțial se poate determina rulând de exemplu programul MATLAB:

```
%caracterele ASCII de la 32 la 126:
răspuns=setstr(reshape(32:126,48,2)')
```

cu rezultatul:

```
!"#$%&'()*+,-./0123456789:;<=>?@ABCDEFGHIJKLMNO
PQRSTUVWXYZ[\]^_`abcdefghijklmnopqrstuvwxyz{|}~
```

aici de exemplu 34 este chiar conținutul în expresie zecimală al octetului corespunzător caracterului din poziția 34 (#, codificat cu 00100010B=34).

Tot în condițiile unei restricții severe de mediu a apărut și alfabetul **Braille** (Louis, 1809-1852) pentru nevăzători, acesta fiind de fapt un cod binar (utilizează combinații de orificii dispuse plan pe suportul de lectură, aici informația este alcătuită din constituenți elementari, adevărați biți de informație, condiție indispensabilă unei lecturi în limite acceptabile de viteză) pentru caractere alfanumerice. De fapt chiar vechile sisteme de programare utilizau sisteme de orificii adesea pe suport de hârtie (cartele), și nu numai pentru calculatoare, existau chiar mașini de țesut covoare cu un astfel de purtător de program.

Unul dintre cele mai actuale exemple este însă codul de bare utilizat pentru etichetarea produselor în comerț ceea ce permite manevrarea foarte rapidă la terminalele de încasare și rezolvarea aspectelor de gestiune (în esență un cod serial, citit optic, fiecărei cifre zecimale i se asociază o descriere cu două benzi de culoare neagră de lățime și interval de dispunere variabile, pe fond alb, de obicei cu proprietatea de simetrie -neexistând deci restricții de sens de citire- fiecare cod fiind precedat de un caracter fix care permite citirea independentă de viteza de trecere).

Codificarea poate răspunde și unor deziderate de protecție a informației, de exemplu corespondențele din tabelul I.2 se pot schimba arbitrar, cu păstrarea biunivocității.

Faptul că numărul și sistemul de numerație răspunde nevoii de reprezentare și de facilitare a acesteia, rezultă și dintr-o știre de fapt divers: cercetători englezi studiind comportamentul unei femele de porc sălbatic au ajuns la concluzia ca aceasta se plasează periodic față de pui în poziții din care poate face o estimare rapidă (sau adecvată mecanismului propriu de percepție) a numărului acestora, de exemplu doi la stânga, doi la dreapta, unul în față.

De altfel chiar evoluția sistemelor de reprezentare prin numere (ca și a unităților de măsură) a fost legată pe de o parte de resursele tehnologice, pe de altă parte de tradiție, astfel de la sumerieni s-a perpetuat sistemul cu baza șaizeci regăsit în măsurarea timpului și în măsura unghiurilor.

Dacă sistemul binar utilizează complementaritatea zero-unu, nu este greu de observat că natura excelează în complementarități de genul bine-rău, sarcină electrică pozitivă-negativă, materie-antimaterie, feminin-masculin, complementaritatea polilor magnetici și electrici, oferind suficient de numeroși precursori inventivității umane sau poate dovedind încă odată că nu există progres și descoperire încântată a unor lucruri vechi de când lumea (interesant de remarcat aici semnificația unor proverbe precursore de logică binară, „*ori e laie ori bălaie*”, „*ori da ori ba*”, și de aici „*a juca la două capete*”). Propunem spre meditație misterul cifrei șapte (zile ale săptămânii, note ale gamei muzicale, culori în spectrul luminii solare, sisteme principale de cristalizare, minuni ale lumii). Și, poate subiectiv dar nu mai puțin interesant, pentru cele șapte taine ale bisericilor creștine.

CAPITOLUL II

ELEMENTE DE ALGEBRA BOOLEANA

Concepută ca metodă simbolică de tratare a funcțiilor logicii formale, algebra booleană (denumirea asociată numelui matematicianului **George Boole**, care a pus bazele calculului propozițional, fundament al algebrei propozițiilor cu două valori) a fost aplicată și în alte domenii, printre care și acela al analizei circuitelor de comutație.

Logica formală operează cu valori de adevăr de tip adevărat–fals. Circuitele de comutație sunt alcătuite prin interconectarea unor elemente cu doar două stări (de exemplu contact închis, contact deschis). De aici rezultă că atât logica formală cât și circuitele de comutație vor putea fi tratate cu o algebră definită pe o mulțime formată din doar două elemente distincte, notate de exemplu cu **0** și **1**.

II. 1 Definierea axiomatică a algebrei booleene

Fie o mulțime **M** compusă din elementele x_1, x_2, \dots, x_n împreună cu operațiile (*legile de compoziție*) notate cu „ \cdot ” și „ $+$ ” ce vor fi definite ulterior (notarea celor două operații utilizează numai convențional simbolurile pentru adunarea și înmulțirea clasică din zecimal).

Această mulțime formează o algebră dacă:

1. Mulțimea **M** conține cel puțin două elemente distincte ($\exists x_1, x_2 \in \mathbf{M}$, cu $x_1 \neq x_2$);
2. Operațiile „ \cdot ” și „ $+$ ” aplicate pentru orice două elemente distincte x_1, x_2 din **M** transportă rezultatul în cadrul aceleiași mulțimi ($x_1 + x_2 \in \mathbf{M}$ și $x_1 \cdot x_2 \in \mathbf{M}$);
3. Operațiile notate cu „ \cdot ” și „ $+$ ” au următoarele proprietăți:
 - a. Sunt comutative:

$$x_1 \cdot x_2 = x_2 \cdot x_1 \text{ și } x_1 + x_2 = x_2 + x_1$$

b. Sunt asociative:

$$x_1 \cdot (x_2 \cdot x_3) = (x_1 \cdot x_2) \cdot x_3$$

$$x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3$$

c. Sunt distributive una față de cealaltă:

$$x_1 \cdot (x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3$$

$$(II.1) \quad x_1 + (x_2 \cdot x_3) = (x_1 + x_2) \cdot (x_1 + x_3)$$

(asupra acestei relații, legat de verificarea ei, se va reveni)

4. Ambele operații admit câte un element neutru cu proprietatea:

$$x_1 \cdot 1 = x_1 \text{ (elementul unitate al mulțimii)}$$

$$x_1 + 0 = x_1 \text{ (elementul zero al mulțimii)}$$

5. Dacă mulțimea M nu conține decât două elemente, acestea sunt obligatoriu elementul zero (0) și elementul unitate (1). Pentru orice element $x \in M$ va exista un element unic notat cu \bar{x} (denumit *elementul invers*), $\bar{\bar{x}} \in M$, cu următoarele proprietăți:

$$(II.2) \quad x \cdot \bar{x} = 0 \text{ (cunoscută și sub numele de } \textit{principiul contradicției})$$

$$(II.3) \quad x + \bar{x} = 1 \text{ (cunoscută și sub numele de } \textit{principiul terțului exclus})$$

Cele două legi de compoziție notate cu „ \cdot ” și „ $+$ ” precum și elementul invers \bar{x} din definiția axiomatică a algebrei booleene au în matematică, logică, respectiv tehnică, notații respectiv denumiri specifice, după cum rezultă din tabelul II.1.

Matematică	Logică	Tehnică
Prima lege de compoziție $x_1 + x_2$	Disjuncție $x_1 \vee x_2$	SAU $x_1 + x_2$
A doua lege de compoziție $x_1 \cdot x_2$	Conjuncție $x_1 \wedge x_2$	SI $x_1 \cdot x_2$
Elementul invers \bar{x}	Negare $\neg x$	NU \bar{x}

Tabelul II. 1

Disjuncția a două afirmații (variabile) x_1, x_2 este adevărată (are valoarea unu logic) dacă SAU x_1 , SAU x_2 , SAU ambele sunt adevărate (are valoarea unu logic dacă cel puțin o variabilă are valoarea unu logic).

Conjunția a două afirmații (variabile) x_1, x_2 este adevărată (are valoarea unu logic) dacă **SI** (numai dacă) x_1 **SI** x_2 sunt adevărate (au valoarea unu logic). Dacă o variabilă (sau ambele) au valoarea zero logic atunci conjunția are valoarea zero logic.

În tehnică operațiile amintite precum și elementul invers pot fi ilustrate simplu. Pentru conjuncție, conform figurii II.1 a., rolul celor două

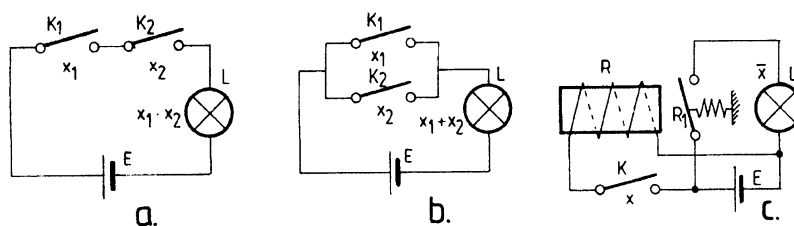


Figura II. 1. Materializarea legilor de compoziție și a elementului invers prin circuite simple

variabile x_1, x_2 este îndeplinit de cele două contacte normale deschise K_1 și K_2 înseriate (cu convenția: K_1 închis atunci x_1 are valoarea unu). Lampa L se aprinde (prin convenție conjunția $x_1 \cdot x_2$ are valoarea 1) dacă (și numai dacă) ambele contacte sunt închise, orice altă situație menține lampa stinsă (prin convenție conjunția $x_1 \cdot x_2$ are valoarea 0).

Ilustrarea conjuncției (numită și *produs logic*) ca lege de compoziție se poate face și tabelar.

Stare K_1	Stare K_2	Stare L	x_2	x_1	$x_1 \cdot x_2$
deschis	deschis	stins	0	0	0
deschis	închis	stins	0	1	0
închis	deschis	stins	1	0	0
închis	închis	aprins	1	1	1

Tabelul II. 2

cele ale variabilelor asociate (a doua parte, numită și *tabel de adevăr*, cu acesta operându-se adesea în cadrul algebrei booleene). Aici se impun două observații importante:

-C1. Dacă o variabilă booleană (de exemplu x_2 , în tabelul II.2) are valoarea zero atunci conjunția (de oricâte variabile) are valoarea zero;

În tabelul II.2 (prima parte) sunt precizate ordonat toate stările componentelor din figura II.1a. precum și

-C2. Dacă -pentru o conjuncție de două variabile booleene- una dintre variabile (de exemplu x_2 , a se vedea tabelul II.2) are valoarea unu atunci conjuncția copie valoarea celeilalte variabile (aici x_1). Se propune generalizarea intuitivă pentru o conjuncție de n variabile.

Stare K_1	Stare K_2	Stare L	x_2	x_1	$x_1 + x_2$
deschis	deschis	stins	0	0	0
deschis	închis	aprins	0	1	1
închis	deschis	aprins	1	0	1
închis	închis	aprins	1	1	1

Tabelul II. 3

Pentru disjuncție, conform figurii II.1 b, rolul celor două variabile x_1 , x_2 este îndeplinit de cele două

contacte normal deschise K_1 și K_2 dispuse în paralel (cu convenția: K_i închis atunci x_i are valoarea unu). Lampa L se aprinde dacă sau K_1 sau K_2 sau ambele sunt închise, și se menține stinsă numai dacă și K_1 și K_2 sunt deschise. Ilustrarea disjuncției ca lege de compoziție se poate face și tabelar, în condiții similare cu tabelul II.2, conform tabelului II.3.

Și în cazul disjuncției (numită și *sumă logică*), -legat de tabelul de adevăr-, se impun două observații importante:

D1. Dacă una dintre variabile (de exemplu x_2) are valoarea unu atunci indiferent de celelalte (oricâte) variabile, disjuncția are valoarea unu;

D2. Dacă una dintre variabile (de exemplu x_2) are valoarea zero, atunci -pentru legea de compoziție de două variabile-, disjuncția copie valoarea celeilalte variabile (aici x_1). Se propune generalizarea intuitivă pentru o disjuncție de n variabile.

Stare K	Stare R_1	x	\bar{x}
deschis	închis	0	1
închis	deschis	1	0

Tabelul II. 4

Pentru elementul invers, conform figurii II.1 c, închiderea lui K (contact normal

deschis, $x = 1$) produce alimentarea bobinei releului R, care -prin câmpul magnetic creat- determină deschiderea contactului R_1 (normal închis,

menținut astfel prin arc de tracțiune), deci stingerea lămpii L ($\bar{x} = 0$), altfel (pentru $x = 0$) aprinsă ($\bar{x} = 1$).

Cu observația că permanent cele două contacte (K și R_1) se găsesc în stări diferite, deci complementare (tabelul II.4), literatura de specialitate numește negarea și *lege de complementare*. Si disjuncția și conjuncția se pot extinde la un număr oarecare finit de operanzi (variabile booleene).

II. 2 Reguli de calcul în algebra booleană

Pe baza axiomelor din definiția algebrei booleene se deduc o serie de proprietăți ușor de verificat, care vor forma obiectul regulilor de calcul în cadrul algebrei, după cum urmează:

1. Legile de idempotență:

$$x + x + x + \dots + x = x \quad \forall x \in M$$

$$x \cdot x \cdot x \cdot \dots \cdot x = x \quad \forall x \in M$$

Legile sunt evidente dacă asociem cele n variabile identice la n contacte *acționate simultan* dispuse în paralel pentru disjuncție -figura II.1 b- și serie pentru conjuncție -figura II.1 a-. Comportarea schemelor nu se schimbă dacă se utilizează numai câte un contact.

2. Legea dublei negații (sau a involuției):

$$\bar{\bar{x}} = x \quad \forall x \in M$$

În algebra booleană (nu și în filosofie) negarea negației conduce la o afirmație.

3. Legile elementelor neutre:

$$\forall x \in M : x \cdot 0 = 0 \quad (\text{conform observației C1})$$

$$x \cdot 1 = x \quad (\text{conform observației C2})$$

$$x + 0 = x \quad (\text{conform observației D2})$$

$$x + 1 = 1 \quad (\text{conform observației D1})$$

4. Legile de absorbție:

$$\forall x_1, x_2, x_3 \in M : x_1 \cdot (x_1 + x_2) = x_1$$

$$x_1 + x_1 \cdot x_2 = x_1$$

Cele două legi de absorbție se pot verifica pe baza tabelului (II.5) de adevăr după cum urmează.

	1	2	3	4	5	6
	x_1	x_2	$x_1 + x_2$	$x_1 \cdot x_2$	$x_1 \cdot (x_1 + x_2)$	$x_1 + x_1 \cdot x_2$
1	0	0	0	0	0	0
2	0	1	1	0	0	0
3	1	0	1	0	1	1
4	1	1	1	1	1	1

Tabelul II. 5

În coloanele 1 și 2 a fost precizat setul ordonat și complet de valori pentru variabilele x_1 și x_2 . Coloanele 3 și 4 prezintă (conform definițiilor) valorile disjuncției și conjuncției acestora, avute în vedere în coloanele 5 și 6, ca operanzi în conjuncție și disjuncție (în aceste coloane se prezintă valorile asociate membrilor din stânga pentru cele două legi).

Dacă se acceptă că fiecare dintre coloanele 1, 5, și 6 se referă la descrierea sintetică a unor funcții (prin precizarea valorilor acestora în toate punctele (x_1, x_2) ale domeniului de definiție), prin egalitatea valorilor acestora pe linie, două (câte două) funcții sunt egale deoarece au aceleași valori în toate punctele domeniului de definiție (a se urmări datele din coloanele marcate 1 și 5 pentru prima lege respectiv 1 și 6 pentru a doua lege).

Verificarea celor două legi se poate face și analitic după cum urmează:

$$\begin{aligned} \underline{x_1 \cdot (x_1 + x_2)} &= x_1 \cdot x_1 + x_1 \cdot x_2 = \underline{x_1} + x_1 \cdot x_2 = x_1 \cdot 1 + x_1 \cdot x_2 \\ &= x_1 \cdot (1 + x_2) = x_1 \cdot 1 = \underline{x_1} \end{aligned}$$

S-a plecat de la membrul stâng al primei legi (subliniat) căruia i s-a aplicat prima axiomă a distributivității, apoi legea de idempotență, apoi legile elementului neutru, din nou distributivitatea (în sens invers), și din nou legile elementelor neutre.

A doua lege se regăsește verificată după a doua egalitate (conform sublinierilor din relația precedentă). În fapt (conform coloanelor marcate) se poate scrie:

$$(II. 4) \quad \mathbf{x}_1 \cdot (\mathbf{x}_1 + \mathbf{x}_2) = \mathbf{x}_1 + \mathbf{x}_1 \cdot \mathbf{x}_2 = \mathbf{x}_1$$

În aceeași termeni se poate proceda și la verificarea axiomei (II.1) a distributivității, plecând din membrul drept al acesteia:

$$\begin{aligned} (\underline{\mathbf{x}_1 + \mathbf{x}_2}) \cdot (\mathbf{x}_1 + \mathbf{x}_3) &= \mathbf{x}_1 \cdot (\mathbf{x}_1 + \mathbf{x}_3) + \mathbf{x}_2 \cdot (\mathbf{x}_1 + \mathbf{x}_3) = \mathbf{x}_1 \cdot \mathbf{x}_1 + \mathbf{x}_1 \cdot \mathbf{x}_3 + \mathbf{x}_1 \cdot \mathbf{x}_2 + \\ &\mathbf{x}_2 \cdot \mathbf{x}_3 = \mathbf{x}_1 \cdot \mathbf{1} + \mathbf{x}_1 \cdot \mathbf{x}_3 + \mathbf{x}_1 \cdot \mathbf{x}_2 + \mathbf{x}_2 \cdot \mathbf{x}_3 = \mathbf{x}_1 \cdot (\mathbf{1} + \mathbf{x}_3 + \mathbf{x}_2) + \mathbf{x}_2 \cdot \mathbf{x}_3 = \mathbf{x}_1 \cdot \mathbf{1} + \\ &\mathbf{x}_2 \cdot \mathbf{x}_3 = \underline{\mathbf{x}_1 + \mathbf{x}_2} \cdot \mathbf{x}_3 \end{aligned}$$

Cu aplicarea primei axiome a distributivității, a legii de idempotență, a legilor elementelor neutre, se ajunge la rezultatul din membrul stâng.

Considerațiile anterioare au o implicație directă în :

5. Relațiile duale:

$$\begin{aligned} \forall \mathbf{x}_1, \mathbf{x}_2 \in \mathbf{M} : \quad &\mathbf{x}_1 + \overline{\mathbf{x}_1} \cdot \mathbf{x}_2 = \mathbf{x}_1 + \mathbf{x}_2 \\ &\mathbf{x}_2 + \overline{\mathbf{x}_1} \cdot \mathbf{x}_2 = \mathbf{x}_1 + \mathbf{x}_2 \\ &\mathbf{x}_1 \cdot (\overline{\mathbf{x}_1} + \mathbf{x}_2) = \mathbf{x}_1 \cdot \mathbf{x}_2 \\ &\mathbf{x}_2 \cdot (\overline{\mathbf{x}_1} + \mathbf{x}_2) = \mathbf{x}_1 \cdot \mathbf{x}_2 \end{aligned}$$

Care, având în vedere identitățile anterioare, două câte două, se formulează după cum urmează:

$$(II.5) \quad \mathbf{x}_1 + \overline{\mathbf{x}_1} \cdot \mathbf{x}_2 = \mathbf{x}_2 + \overline{\mathbf{x}_1} \cdot \mathbf{x}_2 \quad (\text{prima relație duală, din primele două identități});$$

$$(II.6) \quad \mathbf{x}_1 \cdot (\overline{\mathbf{x}_1} + \mathbf{x}_2) = \mathbf{x}_2 \cdot (\overline{\mathbf{x}_1} + \mathbf{x}_2) \quad (\text{a doua relație duală, din ultimele două identități}).$$

Lăsând drept exercițiu verificarea ultimelor trei identități (rezolvabile inclusiv prin metoda egalității în tabelul de adevăr), pentru prima se parcurg etapele:

$$\mathbf{x}_1 + \overline{\mathbf{x}_1} \cdot \mathbf{x}_2 = (\mathbf{x}_1 + \overline{\mathbf{x}_1}) \cdot (\mathbf{x}_1 + \mathbf{x}_2) = \mathbf{1} \cdot (\mathbf{x}_1 + \mathbf{x}_2) = \mathbf{x}_1 + \mathbf{x}_2$$

Cu aplicarea axiomei a doua (II.1) a distributivității, a principiului terțului exclus, și a legilor elementului neutru.

6. Formulele De Morgan:

$$\overline{X_1 \cdot X_2} = \overline{X_1} + \overline{X_2}$$

(adică negata conjuncției este egală cu disjuncția negatelor)

$$\overline{X_1 + X_2} = \overline{X_1} \cdot \overline{X_2}$$

(adică negata disjuncției este egală cu conjuncția negatelor)

Dacă -analog verificării legilor de absorbție- se acceptă fiecare dintre membrii celor două relații ca funcții booleene de câte două variabile, atunci verificarea se poate face prin aceeași metodă a egalității în tabelele de adevăr, după cum urmează:

1	2	3	4	5	6	7	8	9	10
x_1	x_2	$\overline{x_1}$	$\overline{x_2}$	$\overline{x_1 \cdot x_2}$	$\overline{x_1 + x_2}$	$x_1 \cdot x_2$	$x_1 + x_2$	$\overline{x_1 + x_2}$	$\overline{x_1 \cdot x_2}$
0	0	1	1	0	0	1	1	1	1
0	1	1	0	0	1	1	0	1	0
1	0	0	1	0	1	1	0	1	0
1	1	0	0	1	1	0	0	0	0

Tabelul II. 6

În tabelul II.6 sunt prezentate și valorile intermediare ale operanzilor din formulele **De Morgan**. Pe baza egalității valorilor funcțiilor în toate punctele domeniului de definiție, se verifică prima (între coloanele 7 și 9), respectiv a doua formulă (între coloanele 8 și 10).

Regulile de calcul se pot extinde la un număr oarecare finit de variabile, pentru care este valabilă și verificarea cu tabelul de adevăr. Algebra booleană stă la baza dezvoltării metodelor de tratare sistematică a structurilor numerice de prelucrare a informației (după cum se va prezenta ulterior, sinteză, minimizare, implementare, dezvoltare).

II. 3 Funcții booleene

O aplicație $f : \{0,1\}^n \rightarrow \{0,1\}$ se numește funcție logică. Altfel spus o variabilă booleană: $y = f(x_1, x_2, \dots, x_n)$ sau încă $y = f(X)$, (cu $X = (x_1, x_2, \dots, x_n)$), cu valoarea (0 sau 1) ce depinde de alte variabile booleene (la rândul lor cu valori 0 sau 1) din spațiul cartezian n -dimensional $\{0,1\}^n$, printr-o relație funcțională.

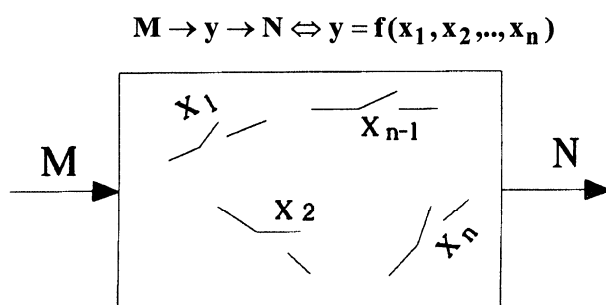


Figura II. 2. Reprezentare conceptuală a unei funcții logice

Funcțiile booleene vor fi utilizate pentru caracterizarea funcționării unor circuite construite cu componente având numai două stări.

Se consideră conform figurii II.2 un

ansamblu de întrerupătoare interconectate între ele într-un mod oarecare, unele deschise, altele închise.

Existența sau inexistența unei căi de curent între bornele M și N va depinde de:

- interconectarea întrerupătoarelor (sau de *structura funcției*);
- starea fiecărui întrerupător (altfel spus de *valorile variabilelor booleene x_i argumente ale funcției*).

Exemplu:

Să considerăm trei lămpi notate cu L_1 , L_2 și L_3 . Asociem fiecărei lămpi L_i o variabilă booleană x_i care va avea valoarea 1 sau 0 după cum lampa este aprinsă sau stinsă.

Similar să definim o mărime **E**, numită „iluminatul unei incinte”, despre care vom spune că este suficient (mărimea **E** are valoarea 1), dacă cel puțin două lămpi sunt aprinse (altfel **E** are valoarea zero). Evident că **E** este o funcție booleană, $E=f(x_1, x_2, x_3)$. Funcția **E** ia valoarea 1 dacă: $x_1 = x_2 = 1$ sau $x_1 = x_3 = 1$ sau $x_2 = x_3 = 1$ sau $x_1 = x_2 = x_3 = 1$.

Anticipând aspectele teoretice ale definirii analitice, funcția **E** se poate scrie:

$$(II.7) \quad E = x_1 \cdot x_2 + x_1 \cdot x_3 + x_2 \cdot x_3 + x_1 \cdot x_2 \cdot x_3$$

Forma (II.7) a funcției **E** se poate verifica analog formulelor De Morgan, prin tabelul de adevăr.

II. 3.1. Reprezentarea funcțiilor booleene (logice)

Convenim în continuare să folosim pentru funcțiile respectiv variabilele booleene apelativul *logice* (funcții respectiv variabile logice).

O funcție logică de **n** variabile $X = (x_1, x_2, \dots, x_n)$ (cu valori 0 sau 1) are domeniul de definiție alcătuit din 2^n puncte (dacă se interpretează scrierea argumentelor vectorului **X** ca un cod binar de **n** biți, atunci -conform și cu (I.5)- se pot realiza 2^n combinații distincte pentru **X**) în fiecare dintre acestea funcția ia valoarea 0 sau 1. O reprezentare sintetică pentru o funcție logică cu număr mic de variabile se poate face prin prezentarea tabelară a valorilor pentru fiecare punct al domeniului de definiție.

Tabelul (numit și **de adevăr**) conține 2^n linii și **n+1** coloane. În primele **n** coloane se precizează valorile variabilelor x_i (uzual în ordinea descrescătoare a indicelui), corespunzătoare celor 2^n combinații distincte (setul ordonat, pentru sistematizare, de regulă după codul binar natural) ale variabilelor de intrare (puncte ale domeniului de definiție). În coloana **n+1** se precizează valoarea funcției logice.

Pentru exemplificare, se prezintă tabelul II.7 al funcției **E** definită anterior (în § II. 3).

Coloana notată cu i s-a introdus suplimentar (în practică se ignoră) pentru a marca numărul curent al punctului de definiție, și pentru a face

i	x_3	x_2	x_1	E
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

Tabelul II. 7

evidența setului ordonat al variabilelor de intrare, cu

observația că $i|_{10} = x_3x_2x_1|_2$.

Sucesiunea combinațiilor respectă concluziile legate de tabelul I.5, o variabilă x_i își schimbă valoarea (din 0 în 1 și invers) la fiecare creștere cu 2^{i-1} unități pentru indicele i , aceasta fiind de fapt și regula completării

celor n coloane. Pentru cele $n = 3$ variabile, există aici $2^n = 2^3 = 8$ linii în tabel și puncte ale domeniului de definiție.

Conținutul tabelului poate fi descris și local, după exemplul: valoarea funcției E în punctul $i=5$ este $E_5 = 1$.

Tabelul de adevăr –facil pentru reprezentarea funcțiilor cu număr mic de variabile- este utilizat pentru sinteza descrierii analitice a funcțiilor logice. Prin resistemizarea datelor din tabelul de adevăr se obțin și alte forme de reprezentare, de salt calitativ, dintre cea mai utilizată este așa numita diagramă **Veitch-Karnaugh** (aceasta se va prezenta ulterior, legat de o aplicație care îi va impune utilizarea).

II. 3.2. Funcții logice elementare

Forma generală a unei funcții logice oarecare dependentă de n variabile este $y = f(\mathbf{X})$ cu $\mathbf{X} = (x_1, x_2, \dots, x_n)$ vectorul variabilelor independente de intrare. Așa cum s-a văzut anterior (preambulul la §II.3.1), domeniul de definiție al acestei funcții este format din $m = 2^n$ puncte, în fiecare dintre acestea funcția (oarecare) poate lua numai două valori logice 0 sau 1. Dacă cele m valori ale funcției sunt interpretate ca alcătuind un cod binar cu m biți (fiecare dintre aceștia poate avea valoarea 0 sau 1), atunci

numărul total N de combinații distincte ale acestui cod ($N = 2^m = 2^{2^n}$) este egal cu numărul total (posibil) de funcții logice de n variabile.

De exemplu, funcția E descrisă în tabelul II.7, are asociat un cod cu $m=2^3=8$ biți, ca funcție logică de trei variabile, particularizată însă prin valorile fiecărui bit. De aici o nouă posibilitate de descriere a acesteia: $E=00010111$, cu precizarea valorii în fiecare punct al domeniului de definiție, cu specificația că variabilele de intrare sunt ordonate după codul binar natural.

Pentru $n = 1$, se pot defini $N = 2^{2^1} = 4$ funcții logice elementare (conform și cu tabelul II.8) de o singură variabilă ($y=f(x)$) după cum urmează:

- $f_1 = 0$ (constanta 0 $\forall x : f(x) = 0$);
- $f_2 = \bar{x}$ (funcția întoarce variabila x negată);
- $f_3 = x$ (funcția întoarce variabila x);
- $f_4 = 1$ (constanta 1 $\forall x : f(x) = 1$);

x	f ₁	f ₂	f ₃	f ₄
0	0	1	0	1
1	0	0	1	1

Tabelul II. 8

Din cele patru funcții distincte, două (f_1 și f_4) sunt de fapt constante. Se observă utilizarea aceluiași cod binar natural pentru ordonarea valorilor funcției (bitul cel

mai puțin semnificativ corespunzător lui $i = 0$, conform notației din tabelul II.7).

x ₂	x ₁	f ₁	f ₂	f ₃	f ₄	f ₅	f ₆	f ₇	f ₈	f ₉	f ₁₀	f ₁₁	f ₁₂	f ₁₃	f ₁₄	f ₁₅	f ₁₆
0	0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
0	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

Tabelul II. 9

Pentru două variabile, $y = f(x_1, x_2)$, $n = 2$, $m = 4$, numărul total de funcții logice elementare distincte de două variabile este $N = 2^{2^2} = 16$, descrise după cum urmează în tabelul II.9.

Logica completării tabelului II.9 este similară celei utilizate pentru tabelul I.5. Pentru fiecare dintre funcțiile descrise valoric în tabelul II.9 există

denumiri consacrate referitoare la funcție, la circuitul care o materializează, respectiv o simbolizare consacrată, conform tabelului II.11.

Din examinarea tabelului II.9 să observăm următoarele:

- f_1 și f_{16} nu sunt funcții propriu-zise, ci -invariabil și independent de argumente- constante (0 respectiv 1);

- $f_4 (= \overline{x_2})$, $f_6 (= \overline{x_1})$, $f_{11} (= x_1)$ și $f_{13} (= x_2)$, sunt funcții de o singură variabilă (independente de valoarea celei de a doua);

- față de verticala dintre f_8 și f_9 (cu corespondență și în tabelul II.11) toate funcțiile sunt prin simetrie una (de la stânga) inversul –sau negata- celeilalte (de la dreapta), în sensul că, dacă o funcție are valoarea 1 în punctul curent (x_2, x_1) cealaltă are valoarea 0 și invers (a se vedea disjuncția f_{15} și negata ei f_2 , conjuncția f_9 și negata ei f_8 , etc.).

În tabelul II.11 se prezintă alături de denumire și o descriere analitică (anticipată unei prezentări ulterioare). Să verificăm corectitudinea acestora și ultima concluzie la tabelul II.9 prin metoda tabelului de adevăr, după cum urmează:





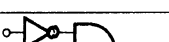
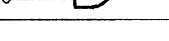
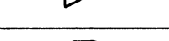

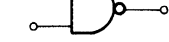




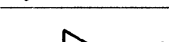
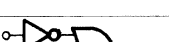
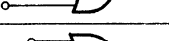
1	2	3	4	5 (f_{14})	6 ($\overline{f_{14}}$)	7 (f_3)
x_2	x_1	$\overline{x_2}$	$\overline{x_1}$	$\overline{x_1} + x_2$	$\overline{\overline{x_1} + x_2}$	$x_1 \cdot \overline{x_2}$
0	0	1	1	1	0	0
0	1	1	0	0	1	1
1	0	0	1	1	0	0
1	1	0	0	1	0	0

Tabelul II. 10

S-au avut în vedere funcțiile f_{14} (implicația directă, cu definiția din tabelul II.11, reluată în coloana 5, completată conform

acesteia) și f_3 (negarea implicației directe, cu aceleași considerații, cu valorile descrise în coloana 7). În coloana 6 au fost trecute conform expresiei din capul de tabel valorile negate (ale funcției f_{14}) din coloana 5. Se va urmări identitatea descrierii din tabelul II.10 cu tabelul II.9, egalitatea coloanelor 6 și 7, deci $\overline{f_{14}} = f_3$ (și reciproc $\overline{f_3} = f_{14}$).

Același rezultat se poate obține și pe cale analitică, cu aplicarea celei de a doua formule **De Morgan** (referitor la variabilele $\overline{x_1}$ și x_2) respectiv a legii dublei negații ($\overline{\overline{x_1}} = x_1$):

Funcția	Denumire	Denumire circuit	Simbol circuit
f1	Element nul $f1 = 0$	circuit deschis	
f2	Negarea disjunctiei $f2 = \overline{x1 + x2}$	SAU NU (NOR)	
f3	Negarea implicatiei directe $f3 = \overline{x1 + x2} = x1 \cdot \overline{x2}$	INTERDICTIE	
f4	Negatie (functie ce nu depinde de x1) $f4 = \overline{x2}$	INVERSOR	
f5	Negarea implicatiei inverse $f5 = \overline{x1 \cdot x2}$	INTERDICTIE	
f6	Negatie (functie ce nu depinde de x2) $f6 = \overline{x1}$	INVERSOR	
f7	Negarea echivalentei $f7 = \overline{x1 \sim x2}$	SAU EXCLUSIV (XOR)	
f8	Negarea conjunctiei $f8 = \overline{x1 \cdot x2}$	SI NU (NAND)	
f9	Conjunctia $f9 = x1 \cdot x2$	SI (AND)	
f10	Echivalenta $f10 = x1 \sim x2$	COINCIDENTA (NXOR)	
f11	Funcție ce nu depinde de x2 $f11 = x1$	IDENTITATE	
f12	Implicatia inversa $f12 = x1 + \overline{x2}$	FARA DENUMIRE CONSACRATA	
f13	Funcție ce nu depinde de x1 $f13 = x2$	IDENTITATE	
f14	Implicatia directă $f14 = \overline{x1} + x2$	FARA DENUMIRE CONSACRATA	
f15	Disjunctia $f15 = x1 + x2$	SAU (OR)	
f16	Element unu $f16 = 1$	CIRCUIT INCHIS	

Tabelul II. 11

$$\overline{\overline{X_1 + X_2}} = \overline{\overline{X_1} \cdot \overline{X_2}} = \overline{\overline{X_1} \cdot \overline{X_2}}$$

Definiția axiomatică a algebrei booleene apelează la două legi de compoziție, disjuncția și conjuncția. În plus, oricărui element x din mulțimea $\mathbf{M} = \{0,1\}$ i se poate asocia un element invers $\bar{x} \in \mathbf{M}$.

În expresia oricărei funcții logice vor apărea numai aceste trei operații, ceea ce înseamnă că pentru materializarea oricărei funcții se poate face apel numai la următoarele tipuri de circuite elementare:

1. **SI** – conjuncția logică, operația „·”;
2. **SAU** – disjuncția logică, operația „+”;
3. **NU** – inversarea, negarea.

Această posibilitate se bazează pe facilitățile de definire analitică a funcțiilor logice ce vor fi prezentate ulterior.

Să studiem ultima afirmație în cazul funcțiilor logice de două variabile din tabelele II.9 și II.11, și să cercetăm cum operează ea referitor la funcțiile logice echivalență (f_{10}) și negata ei (f_7), care uzează în descrierea analitică de alți operatori decât cei menționați, respectiv în materializare de alte simboluri decât cele pentru circuitele elementare (porțile logice) **SI** (f_9),

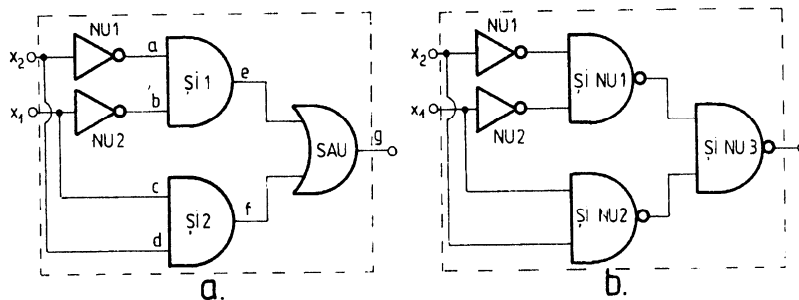


Figura II. 3. Materializări cu porți logice elementare pentru funcția f_{10}

SAU (f_8) respectiv **NU** (f_6), simplu sau în asociere. În cazul funcției f_{10} propunem analiza materializării ei cu ajutorul următoarei combinații de circuite elementare (asupra sintezei se va reveni ulterior), în două variante, conform figurii II.3 a și b.:

Analiza structurii din figura II.3 a se va face pe baza tabelului de adevăr II.12, cu utilizarea variabilelor intermediare **a**, **b**, **c**, **d**, **e**, **f**.

În ultima coloană au fost reluate valorile funcției f_{10} asociate variabilelor x_2 și x_1 , așa cum rezultă din tabelul II.9. Deoarece variabila de ieșire g din structura din figura II.3 a are valori identice (în aceleași puncte

x_2	x_1	$a = \overline{x_2}$	$b = \overline{x_1}$	$c = x_1$	$d = x_2$	$e = a \cdot b$	$f = c \cdot d$	$g = e + f$	f_{10}
0	0	1	1	0	0	1	0	1	1
0	1	1	0	1	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0
1	1	0	0	1	1	0	1	1	1

Tabelul II. 12

ale domeniului de definiție) cu funcția f_{10} , materializarea propusă este corectă, deci se poate afirma că simbolul folosit pentru această funcție în tabelul II.10 înlocuiește entitatea marcată cu linie întreruptă din figura II.3 a.

Să observăm că -așa cum o sugerează și denumirea- funcția f_{10} are valoarea logică 1 numai dacă ambele variabile au aceeași valoare logică (0 sau 1). Se poate spune că la materializarea ei – conform figurii II.3 a- au concurat funcțiile f_4 (porțile NU), f_9 (porțile SI) și f_{15} (poarta SAU).

În figura II.3 b se prezintă o altă materializare pentru aceeași funcție dar utilizând numai porți NU și SI NU (deci cu concursul funcțiilor f_4 și f_8), sau –dacă se

acceptă că o poartă NU este o poartă SI NU cu o singură intrare- numai porți SI NU (acestea având avantajul unei materializări facile pe structuri electronice). Propunem spre exercițiu studiul acestora pe baza procedurii de la figura II.3 a.

x_2	x_1	$a = \overline{x_2}$	$b = \overline{x_1}$	$c = a \cdot b$	f_{15}
0	0	1	1	0	0
0	1	1	0	1	1
1	0	0	1	1	1
1	1	0	0	1	1

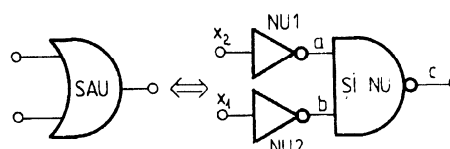


Figura II. 4 Variantă a porții SAU cu două intrări

Ulterior se va reliefa posibilitatea materializării oricărei funcții logice numai cu utilizarea porților **SI NU**. Un exemplu este legat de materializarea porții **SAU** de două variabile (funcția f_{15}) conform figurii II.4.

Verificarea s-a făcut prin aceeași metodă a tabelului de adevăr (dispus

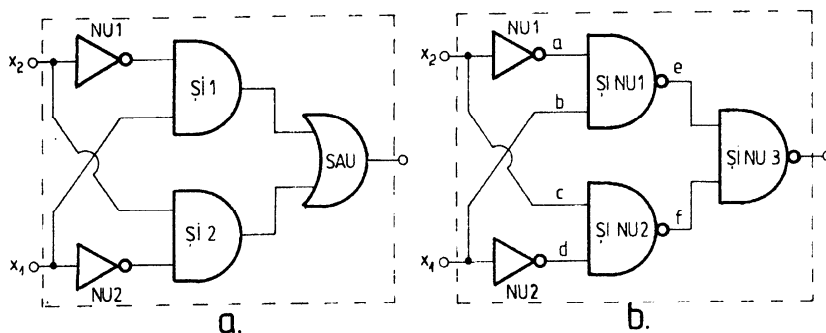


Figura II. 5. Materializări cu porți logice elementare pentru funcția f_7

în partea superioară a figurii II. 4), implicațiile acestei substituții depășind după cum se va vedea cadrul exercițiului teoretic.

Pentru materializarea funcției f_7 (negata lui f_{10}) se poate transforma poarta

x_2	x_1	$a = \bar{x}_2$	$b = x_1$	$c = x_2$	$d = \bar{x}_1$	$e = a \cdot b$	$f = c \cdot d$	$g = e \cdot f$	f_7
0	0	1	0	0	1	1	1	0	0
0	1	1	1	0	0	0	1	1	1
1	0	0	0	1	1	1	0	1	1
1	1	0	1	1	0	1	1	0	0

Tabelul II. 13

SAU –din figura II.3 a- în poartă **SAU NU**, sau poarta **SI NU** –din figura II.3 b- în poartă **SI**, sau se poate proceda la rearanjarea componentelor din figura II.3, după cum urmează în figura II. 5.

Figurile II.5 a și b utilizează aceeași constituenți ca și figurile II.3 a și b. Propunem drept exercițiu cercetarea structurii din figura II.5 a, studiul materializării din figura II.5 b fiind redat în tabelul II.13, după cum urmează:

Egalitatea valorilor din ultimele două coloane, justifică substituția, simbolul din tabelul II.11 fiind o convenție de notație. Funcția logică f_7 are valoarea 1 logic numai dacă variabilele de intrare au valori diferite.

Pentru generalizare, se pot defini și alte realizări pentru cele două funcții, după cum urmează în figurile II.6 (pentru funcția f_{10}) și II.7 (pentru

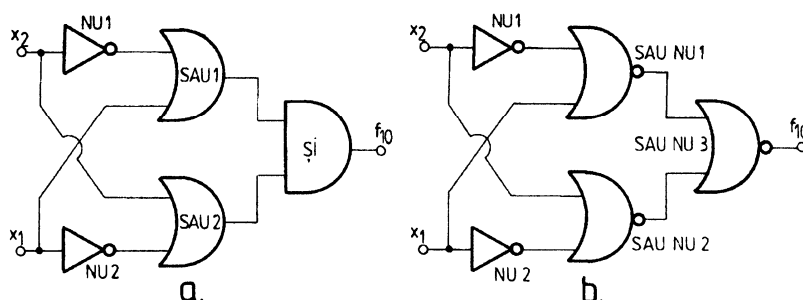


Figura II. 6 Variante la materializarea cu porți logice elementare pentru funcția f_{10}

funcția f_7) pentru care propunem spre exercițiu verificarea prin procedura arătată.

Pentru materializarea funcției f_{10} -conform figurii II.6 a- s-au

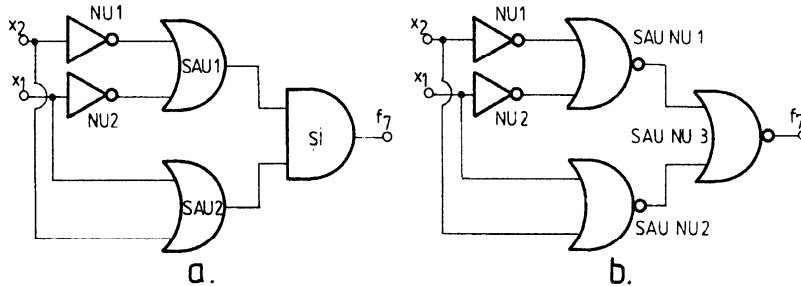


Figura II. 7 Variante la materializarea cu porți logice elementare pentru funcția f_7

transformat în figura II.5 a porțile SI în porți SAU, și invers.

Figura II.6 b prezintă materializarea numai cu porți SAU NU (o poartă NU poate fi asimilată unei porți SAU NU cu o singură intrare). Aceasta a înlocuit porțile SI NU din figura II. 5 b cu porți SAU NU.

Pentru materializarea funcției f_7 -conform figurii II.7 a- s-au transformat în figura II.3 a porțile SI în porți SAU, și invers.

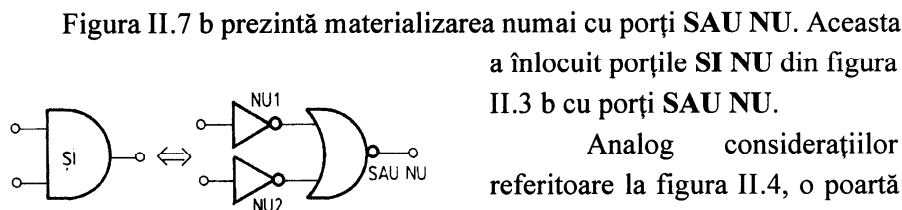


Figura II. 8 Variantă la poarta SI

legate de prelucrarea conjuncției de două variabile după cum urmează:

$$(II.8) \quad \overline{\overline{x_1} \cdot \overline{x_2}} = \overline{\overline{x_1} \cdot \overline{x_2}} = x_1 + x_2$$

Cu aplicarea dublei negații și a formulei doi **De Morgan** în raport cu prima negație.

II. 3. 3 Definirea analitică a funcțiilor logice

Ne propunem în continuare găsirea unei forme de reprezentare a funcțiilor logice care să permită implementarea lor, utilizând cele trei tipuri de funcții respectiv circuite elementare (SAU, SI, NU) și care –printre altele- să ofere un suport teoretic sistematic pentru materializările propuse la § II.3.2.

Pentru analiza care urmează să introducem metasimbolul Γ cu următoarele proprietăți:

1. $\Gamma = (\gamma_1, \gamma_2, \dots, \gamma_n)$, $\gamma_i \in \{0,1\}$, Γ vector cu n variabile logice;
2. Pentru x_j variabilă a vectorului $X = (x_1, x_2, \dots, x_n)$, cu $x_j \in \{0,1\}$, aplicarea metasimbolului γ_i variabilei x_j se scrie $x_j^{\gamma_i}$ și conduce la următoarele rezultate:

$$(II.9) \quad x_j^{\gamma_i} = \begin{cases} x_j & \text{pentru } \gamma_i = 1 \\ \overline{x_j} & \text{pentru } \gamma_i = 0 \end{cases}$$

Cu aceste specificații se pot introduce așa numitele *formule de interpolare lagrangeană*, valabile pentru toate funcțiile logice:

(II.10)

$$\mathbf{f}(\mathbf{x}_1, \mathbf{x}_2, \dots, \mathbf{x}_n) = \sum_{(\gamma_1, \gamma_2, \dots, \gamma_n)} [\mathbf{f}(\gamma_1, \gamma_2, \dots, \gamma_n) \cdot \mathbf{x}_1^{\gamma_1} \cdot \mathbf{x}_2^{\gamma_2} \cdot \dots \cdot \mathbf{x}_n^{\gamma_n}]$$

(II.11)

$$\mathbf{f}(\mathbf{x}_1, \mathbf{x}_2, \dots, \mathbf{x}_n) = \prod_{(\gamma_1, \gamma_2, \dots, \gamma_n)} [\mathbf{f}(\gamma_1, \gamma_2, \dots, \gamma_n) + \overline{\mathbf{x}_1^{\gamma_1}} + \overline{\mathbf{x}_2^{\gamma_2}} + \dots + \overline{\mathbf{x}_n^{\gamma_n}}]$$

În care $\sum_{(\gamma_1, \gamma_2, \dots, \gamma_n)}$ și $\prod_{(\gamma_1, \gamma_2, \dots, \gamma_n)}$ reprezintă disjuncția (suma logică) respectiv conjuncția (produsul logic) după combinațiile ordonate de valori ale metasimbolului Γ , iar $\mathbf{f}(\gamma_1, \gamma_2, \dots, \gamma_n)$ reprezintă valoarea corespunzătoare a funcției logice pentru sistemul ordonat respectiv. În (II.10) și (II.11) vectorul \mathbf{X} este oarecare dar fixat (el conține variabile logice), vectorul Γ primește întregul set de valori (el este constituit din valori logice), ambii vectori au aceeași dimensiune (n).

Cu titlu de exemplu se prezintă în (II.12 și II.13) aplicarea formulei (II.10) pentru funcțiile logice de două variabile ($\mathbf{X} = (\mathbf{x}_1, \mathbf{x}_2)$), setul ordonat de valori pentru Γ fiind: (0,0), (0,1), (1,0), (1,1), (ordine convențională, după codul binar natural).

(II.12)

$$\begin{aligned} \mathbf{f}(\mathbf{x}_1, \mathbf{x}_2) &= \sum_{(\gamma_1, \gamma_2)} [\mathbf{f}(\gamma_1, \gamma_2) \cdot \mathbf{x}_1^{\gamma_1} \cdot \mathbf{x}_2^{\gamma_2}] = \mathbf{f}(0,0) \cdot \mathbf{x}_1^0 \cdot \mathbf{x}_2^0 + \\ &+ \mathbf{f}(0,1) \cdot \mathbf{x}_1^0 \cdot \mathbf{x}_2^1 + \mathbf{f}(1,0) \cdot \mathbf{x}_1^1 \cdot \mathbf{x}_2^0 + \mathbf{f}(1,1) \cdot \mathbf{x}_1^1 \cdot \mathbf{x}_2^1 \end{aligned}$$

Cu aplicarea proprietăților (II.9) relația (II.12) devine:

(II.13)

$$\mathbf{f}(\mathbf{x}_1, \mathbf{x}_2) = \mathbf{f}(\mathbf{0}, \mathbf{0}) \cdot \overline{\mathbf{x}_1} \cdot \overline{\mathbf{x}_2} + \mathbf{f}(\mathbf{0}, \mathbf{1}) \cdot \overline{\mathbf{x}_1} \cdot \mathbf{x}_2 + \mathbf{f}(\mathbf{1}, \mathbf{0}) \cdot \mathbf{x}_1 \cdot \overline{\mathbf{x}_2} + \mathbf{f}(\mathbf{1}, \mathbf{1}) \cdot \mathbf{x}_1 \cdot \mathbf{x}_2$$

Cu aceleași considerații, în (II.14 și II.15) se prezintă aplicarea formulei (II.11), după cum urmează:

(II.14)

$$\mathbf{f}(\mathbf{x}_1, \mathbf{x}_2) = \prod_{(\gamma_1, \gamma_2)} [\mathbf{f}(\gamma_1, \gamma_2) + \mathbf{x}_1^{\overline{\gamma_1}} + \mathbf{x}_2^{\overline{\gamma_2}}] = [\mathbf{f}(\mathbf{0}, \mathbf{0}) + \mathbf{x}_1^1 + \mathbf{x}_2^1] \cdot [\mathbf{f}(\mathbf{0}, \mathbf{1}) + \mathbf{x}_1^1 + \mathbf{x}_2^0] \cdot [\mathbf{f}(\mathbf{1}, \mathbf{0}) + \mathbf{x}_1^0 + \mathbf{x}_2^1] \cdot [\mathbf{f}(\mathbf{1}, \mathbf{1}) + \mathbf{x}_1^0 + \mathbf{x}_2^0]$$

Cu aplicarea proprietăților (II.9) relația (II.14) devine:

$$(II.15) \quad \mathbf{f}(\mathbf{x}_1, \mathbf{x}_2) = [\mathbf{f}(\mathbf{0}, \mathbf{0}) + \mathbf{x}_1 + \mathbf{x}_2] \cdot [\mathbf{f}(\mathbf{0}, \mathbf{1}) + \mathbf{x}_1 + \overline{\mathbf{x}_2}] \cdot [\mathbf{f}(\mathbf{1}, \mathbf{0}) + \overline{\mathbf{x}_1} + \mathbf{x}_2] \cdot [\mathbf{f}(\mathbf{1}, \mathbf{1}) + \overline{\mathbf{x}_1} + \overline{\mathbf{x}_2}]$$

Scrierile anterioare sunt valabile pentru *toate* funcțiile de două variabile (prezentate în tabelele II.9 și II.11).

Ne propunem în continuare demonstrația primei formule de interpolare (II.10).

Fie expresia notată cu \mathbf{MD}_1 constituită din membrul drept al (II.10):

(II.16)

$$\mathbf{MD}_1 = \sum_{(\gamma_1, \gamma_2, \dots, \gamma_n)} [\mathbf{f}(\gamma_1, \gamma_2, \dots, \gamma_1, \dots, \gamma_n) \cdot \mathbf{x}_1^{\gamma_1} \cdot \mathbf{x}_2^{\gamma_2} \cdot \dots \cdot \mathbf{x}_i^{\gamma_i} \cdot \dots \cdot \mathbf{x}_n^{\gamma_n}]$$

Deoarece vectorul Γ parcurge întregul set de valori, cu \mathbf{X} oarecare *dar fixat*, există cel puțin un termen al disjuncției de mai sus pentru care:

$$(II.17) \quad (\gamma_1, \gamma_2, \dots, \gamma_i, \dots, \gamma_n) \neq (x_1, x_2, \dots, x_i, \dots, x_n)$$

De fapt, dintre cei 2^n termeni ai disjuncției din MD_1 (egal cu numărul de combinații -pentru un cod binar cu n biți- ale vectorului Γ) inegalitatea din (II.17) are loc pentru $2^n - 1$ termeni, în sensul că: $\exists i = 1 \div n : \gamma_i \neq x_i$ (cel puțin un indice i). Deoarece $x_i, \gamma_i \in \{0, 1\}$, atunci inegalitatea $\gamma_i \neq x_i$ implică următoarele situații: cu $x_i = 1 \Leftrightarrow \gamma_i = 0$, cu $x_i = 0 \Leftrightarrow \gamma_i = 1$, adică întotdeauna $x_i = \overline{\gamma_i}$, sau $\gamma_i = \overline{x_i}$.

Acest ultim rezultat implică la aplicarea proprietăților (II.9) următoarele:

$$(II.18)$$

$$x_i^{\gamma_i} = x_i^{\overline{x_i}} = \begin{cases} \text{pentru } x_i=0 \Rightarrow x_i^{\overline{x_i}}=0^1=0 \\ \text{pentru } x_i=1 \Rightarrow x_i^{\overline{x_i}}=1^0=\overline{1}=0 \end{cases} \text{ deci } \forall x_i \in \{0, 1\} : x_i^{\overline{x_i}} = 0$$

Pentru toți cei $2^n - 1$ termeni din MD_1 pentru care $\exists i = 1 \div n : \gamma_i \neq x_i$ are loc:

$$(II.19) \quad f(\gamma_1, \gamma_2, \dots, \overline{x_i}, \dots, \gamma_n) \cdot x_1^{\gamma_1} \cdot x_2^{\gamma_2} \cdot \dots \cdot x_i^{\overline{x_i}} \cdot \dots \cdot x_n^{\gamma_n} = 0$$

Aceasta deoarece cu rezultatul (II.18) - $x_i^{\overline{x_i}} = 0$ - unul din factorii din (II.19) este zero, conform legilor elementului neutru (conjuncția cu zero logic), conjuncția (II.19) este zero logic. În MD_1 singurul termen diferit de zero logic va fi cel pentru care: $\forall i = 1 \div n : x_i = \gamma_i, (\Gamma = X)$, încât:

$$(II.20)$$

$$MD_1 = [f(x_1, x_2, \dots, x_n) \cdot x_1^{x_1} \cdot x_2^{x_2} \cdot \dots \cdot x_n^{x_n}] + \sum_{\Gamma \neq X} 0 = f(X) \cdot \prod_{j=1}^n x_j^{x_j}$$

În (II.20) primul termen (pentru care $\Gamma = \mathbf{X}$) s-a procedat la substituția $\gamma_i = \mathbf{x}_i$, pentru ceilalți, conform cu rezultatul din (II.19) s-a făcut scrierea formală. Din legea de idempotență și legile elementului neutru (disjuncția cu zero logic), \mathbf{MD}_1 va depinde numai de primul termen, reluat în ultima parte. Să cercetăm acum (conform cu II.9) rezultatele aplicării metasimbolului $\gamma_i = \mathbf{x}_i$ variabilei \mathbf{x}_i ($\mathbf{x}_i^{\mathbf{x}_i}$ în (II.20)):

(II.21)

$$\mathbf{x}_i^{\gamma_i} = \mathbf{x}_i^{\mathbf{x}_i} = \begin{cases} \text{pentru } \mathbf{x}_i = 0 \Rightarrow \mathbf{x}_i^{\mathbf{x}_i} = 0^0 = \bar{0} = 1 \\ \text{pentru } \mathbf{x}_i = 1 \Rightarrow \mathbf{x}_i^{\mathbf{x}_i} = 1^1 = 1 \end{cases} \text{ deci } \forall \mathbf{x}_i \in \{0,1\}: \mathbf{x}_i^{\mathbf{x}_i} = 1$$

Conform cu (II.21), \mathbf{MD}_1 devine:

$$(II.22) \quad \mathbf{MD}_1 = \mathbf{f}(\mathbf{X}) + \prod_{i=1}^n 1 = \mathbf{f}(\mathbf{x}_1, \mathbf{x}_2, \dots, \mathbf{x}_n)$$

Datorită legii de idempotență, unu logic fiind element neutru în raport cu disjuncția. Ultimul rezultat este chiar membrul stâng din (II.10), cu aceasta demonstrația este încheiată.

Pentru demonstrația celei de a doua formule (II.11) de interpolare lagrangeană să considerăm membrul drept al acesteia, notat cu \mathbf{MD}_2 :

$$(II.23) \quad \mathbf{MD}_2 = \prod_{(\gamma_1, \gamma_2, \dots, \gamma_n)} [\mathbf{f}(\gamma_1, \gamma_2, \dots, \gamma_n) + \mathbf{x}_1^{\bar{\gamma}_1} + \mathbf{x}_2^{\bar{\gamma}_2} + \dots + \mathbf{x}_n^{\bar{\gamma}_n}]$$

După cum s-a arătat anterior, pentru $2^n - 1$ factori are loc inegalitatea (II.17), $\exists i = 1 \div n: \mathbf{x}_i \neq \gamma_i$, deci, pentru cel puțin un indice i , cu $\mathbf{x}_i = \bar{\gamma}_i$, adică -în termenii relației (II.23)- $\mathbf{x}_i^{\bar{\gamma}_i} = \mathbf{x}_i^{\mathbf{x}_i}$. Fiecare dintre acești factori acceptă scrierea:

$$(II.24) \quad \mathbf{f}(\gamma_1, \gamma_2, \dots, \overline{x_i}, \dots, \gamma_n) + x_1^{\overline{\gamma_1}} + x_2^{\overline{\gamma_2}} + \dots + x_i^{x_i} + \dots + x_n^{\overline{\gamma_n}}$$

Aici s-a făcut substituția $x_i = \overline{\gamma_i}$. Termenul $x_i^{x_i} = 1$ conform cu (II.21), o disjuncție cu cel mult un operand în unu logic are drept rezultat unu logic. De aici $2^n - 1$ factori din (II.23) au valoarea logică unu, ceea ce implică rescrierea lui \mathbf{MD}_2 în forma:

(II.25)

$$\mathbf{MD}_2 = [\mathbf{f}(x_1, x_2, \dots, x_i, \dots, x_n) + x_1^{\overline{\gamma_1}} + x_2^{\overline{\gamma_2}} + \dots + x_i^{x_i} + \dots + x_n^{\overline{\gamma_n}}] \cdot \prod_{\Gamma \neq X} 1$$

Deoarece unu logic este element neutru pentru conjuncție, \mathbf{MD}_2 va depinde numai de primul factor (pentru care $\forall i = 1 \div n : x_i = \gamma_i$, procedându-se la substituții ca atare):

$$(II.26) \quad \mathbf{MD}_2 = \mathbf{f}(x_1, x_2, \dots, x_n) + \sum_{j=1}^n x_j^{\overline{\gamma_j}}$$

Conform cu (II.18) $x_j^{\overline{\gamma_j}} = 0$, ceea ce implică valoarea zero logic pentru termenul doi din relația (II.26) adică:

$$(II.27) \quad \mathbf{MD}_2 = \mathbf{f}(x_1, x_2, \dots, x_n) + \sum_{j=1}^n 0 = \mathbf{f}(x_1, x_2, \dots, x_n)$$

Se obține –cu zero element neutru față de disjuncție- tocmai membrul stâng din (II.11), demonstrația fiind și aici încheiată.

Conform celor arătate mai sus, $\mathbf{f}(\gamma_1, \gamma_2, \dots, \gamma_n)$ reprezintă valorile funcției logice (0 sau 1) pentru setul complet de valori al vectorului Γ , aceasta înseamnă că -datorită legilor elementelor neutre- din cele două

formule de interpolare dispar o serie de termeni respectiv factori, scrierea acestora se poate face după cum urmează:

(II.28)

$$f(x_1, x_2, \dots, x_n) = \sum_{f(\gamma_1, \gamma_2, \dots, \gamma_n)=1} [1 \cdot x_1^{\gamma_1} \cdot x_2^{\gamma_2} \cdot \dots \cdot x_n^{\gamma_n}] = \sum_{f(\Gamma)=1} \prod_{j=1}^n x_j^{\gamma_j}$$

(din prima formulă dispar termenii pentru care $f(\gamma_1, \gamma_2, \dots, \gamma_n) = 0$, cu zero logic elementul neutru pentru disjuncție).

(II.29)

$$f(x_1, x_2, \dots, x_n) = \prod_{f(\gamma_1, \gamma_2, \dots, \gamma_n)=0} [0 + x_1^{\bar{\gamma}_1} + x_2^{\bar{\gamma}_2} + \dots + x_n^{\bar{\gamma}_n}] = \prod_{f(\Gamma)=0} \sum_{j=1}^n x_j^{\bar{\gamma}_j}$$

(din cea de a doua formulă dispar factorii pentru care $f(\gamma_1, \gamma_2, \dots, \gamma_n) = 1$, cu unu logic elementul neutru pentru conjuncție).

Dacă admitem scrierea formulelor de interpolare cu ignorarea condițiilor care au dus la (II.28) și (II.29) și introducem în continuare coeficienții $\alpha_i = f(\gamma_{1i}, \gamma_{2i}, \dots, \gamma_{3i})$, valoarea funcției logice (0 sau 1) pentru setul de valori (punctul de definiție) i al vectorului Γ (notat cu $\Gamma_i = \gamma_{1i}, \gamma_{2i}, \dots, \gamma_{3i}$), rescrierea acestora se face după cum urmează:

$$(II.30) \quad f(x_1, x_2, \dots, x_n) = \sum_{\Gamma_i} [\alpha_i \cdot \prod_{j=1}^n x_j^{\gamma_{ji}}]$$

$$(II.31) \quad f(x_1, x_2, \dots, x_n) = \prod_{\Gamma_i} [\alpha_i + \sum_{j=1}^n x_j^{\bar{\gamma}_{ji}}]$$

Expresiile de forma: $P_i = \prod_{j=1}^n x_j^{\gamma_{ji}} = x_1^{\gamma_{1i}} \cdot x_2^{\gamma_{2i}} \cdot \dots \cdot x_j^{\gamma_{ji}} \cdot \dots \cdot x_n^{\gamma_{ni}}$

din (II.30) respectiv: $S_i = \sum_{j=1}^n \overline{x_j^{\gamma_{ji}}} = \overline{x_1^{\gamma_{1i}}} + \overline{x_2^{\gamma_{2i}}} + \dots + \overline{x_j^{\gamma_{ji}}} + \dots + \overline{x_n^{\gamma_{ni}}}$ din

(II.31) sunt consacrate sub denumirile de **factori canonici** respectiv **termeni canonici**.

0	1	2	3	4	5	6	7
i	γ_{3i}	γ_{2i}	γ_{1i}	P_i expresie	P_i conform cu (II. 9)	S_i expresie	S_i conform cu (II. 9)
0	0	0	0	$x_3^0 \cdot x_2^0 \cdot x_1^0$	$\overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1}$	$\overline{x_3} + \overline{x_2} + \overline{x_1}$	$x_3 + x_2 + x_1$
1	0	0	1	$x_3^0 \cdot x_2^0 \cdot x_1^1$	$\overline{x_3} \cdot \overline{x_2} \cdot x_1$	$\overline{x_3} + \overline{x_2} + x_1$	$x_3 + x_2 + \overline{x_1}$
2	0	1	0	$x_3^0 \cdot x_2^1 \cdot x_1^0$	$\overline{x_3} \cdot x_2 \cdot \overline{x_1}$	$\overline{x_3} + x_2 + \overline{x_1}$	$x_3 + \overline{x_2} + x_1$
3	0	1	1	$x_3^0 \cdot x_2^1 \cdot x_1^1$	$\overline{x_3} \cdot x_2 \cdot x_1$	$\overline{x_3} + x_2 + x_1$	$x_3 + \overline{x_2} + \overline{x_1}$
4	1	0	0	$x_3^1 \cdot x_2^0 \cdot x_1^0$	$x_3 \cdot \overline{x_2} \cdot \overline{x_1}$	$x_3 + \overline{x_2} + \overline{x_1}$	$\overline{x_3} + x_2 + x_1$
5	1	0	1	$x_3^1 \cdot x_2^0 \cdot x_1^1$	$x_3 \cdot \overline{x_2} \cdot x_1$	$x_3 + \overline{x_2} + x_1$	$\overline{x_3} + \overline{x_2} + \overline{x_1}$
6	1	1	0	$x_3^1 \cdot x_2^1 \cdot x_1^0$	$x_3 \cdot x_2 \cdot \overline{x_1}$	$x_3 + x_2 + \overline{x_1}$	$\overline{x_3} + x_2 + x_1$
7	1	1	1	$x_3^1 \cdot x_2^1 \cdot x_1^1$	$x_3 \cdot x_2 \cdot x_1$	$x_3 + x_2 + x_1$	$\overline{x_3} + \overline{x_2} + \overline{x_1}$

Tabelul II. 14

Pe această bază formulele de interpolare lagrangeană, numite cu considerațiile făcute anterior și **formule de dezvoltare în factori (termeni canonici)**, se pot scrie după cum urmează:

$$(II.32) \quad f(x_1, x_2, \dots, x_n) = \sum_{i=0}^{2^n-1} \alpha_i \cdot P_i$$

(forma canonică normal disjunctivă, FCND)

$$(II.33) \quad f(x_1, x_2, \dots, x_n) = \prod_{i=0}^{2^n-1} (\alpha_i + S_i)$$

(forma canonică normal conjunctivă, FCNC)

Să notăm că factorii respectiv termenii canonici sunt universal valabili pentru o dimensiune n a vectorului \mathbf{X} (cărui i se asociază vectorul Γ), o funcție logică este complet definită analitic de către factorii (termenii) α_i . De exemplu pentru $n = 3$, expresiile acestora –deduse pe baza proprietății (II.9)- au fost prezentate în tabelul II.14.

Din rațiuni ce vor rezulta ulterior, s-a inversat ordinea de scriere a componentelor vectorului Γ și a constituenților factorilor respectiv termenilor

0	1	2	3
i	x_2	x_1	f_{10}
0	0	0	1
1	0	1	0
2	1	0	0
3	1	1	1

Tabelul II. 15

canonici.

Să exemplificăm prin determinarea formei analitice pentru funcția f_{10} justificativ la materializările din § II.3.2., cu tabelul de

adevăr reluat în II.15

Tabelul II.16 redă elementele constitutive ale formulelor de

0	1	2	3	4	5
i	γ_2^i	γ_1^i	$\alpha_i = f(\gamma_2^i, \gamma_1^i)$	P_i	S_i
0	0	0	1	$\overline{x_1} \cdot \overline{x_2}$	$x_1 + x_2$
1	0	1	0	$\overline{x_1} \cdot x_2$	$x_1 + \overline{x_2}$
2	1	0	0	$x_1 \cdot \overline{x_2}$	$\overline{x_1} + x_2$
3	1	1	1	$x_1 \cdot x_2$	$\overline{x_1} + \overline{x_2}$

Tabelul II. 16

interpolare pentru o funcție logică de două variabile, cu particularizare pentru funcția f_{10} numai prin factorii (termenii) α_i din coloana 3 (aceste valori s-au dedus folosind tabelul II.15 de adevăr, referitor la valorile funcției în punctele (0,0), (0,1), (1,0), (1,1)), coloanele 3 din cele două tabele fiind identice.

Pe baza tabelului II.16, descrierea analitică a funcției f_{10} prin FCND este:

(II.34)

$$f_{10} = \sum_{i=0}^3 \alpha_i \cdot P_i = 1 \cdot \overline{x_1} \cdot \overline{x_2} + 0 \cdot \overline{x_1} \cdot x_2 + 0 \cdot x_1 \cdot \overline{x_2} + 1 \cdot x_1 \cdot x_2$$

Așa cum s-a anticipat, din expresia (II.34) dispar termenii cu factori $\alpha_i = 0$, de aici expresia (II.34) devine:

$$(II.35) \quad f_{10} = \overline{x_1} \cdot \overline{x_2} + x_1 \cdot x_2$$

Materializarea a fost prezentată la § II.3.2, în figura II. 3 a, cu verificarea în tabelul II.12. Poarta **SI 1** materializează primul termen (conjuncția variabilelor negate), poarta **SI 2** materializează al doilea termen (conjuncția variabilelor), poarta **SAU** face disjuncția celor două conjuncții.

Pe baza tabelului II.16, descrierea analitică a funcției f_{10} prin FCNC este dată de:

(II.36)

$$f_{10} = \prod_{i=0}^3 (\alpha_i + S_i) = (1 + x_2 + x_1) \cdot (0 + x_2 + \overline{x_1}) \cdot (0 + \overline{x_2} + x_1) \cdot (1 + \overline{x_2} + \overline{x_1})$$

Primul și ultimul factor au valoarea logică unu (legile elementelor neutre), ca atare nu afectează valoarea conjuncției care va depinde numai de factorii doi și trei (în care zero este element neutru pentru disjuncție), deci (II.36) devine:

$$(II.37) \quad f_{10} = (x_2 + \overline{x_1}) \cdot (\overline{x_2} + x_1)$$

Materializarea a fost prezentată la § II.3.2, în figura II.6 a. Poarta **SAU 1** materializează primul factor, poarta **SAU 2** materializează al doilea factor, poarta **SI** face conjuncția disjuncțiilor.

Evident că formele (II.37) și (II.35) sunt echivalente, ultima poate fi prelucrată în modul următor:

$$\begin{aligned} f_{10} &= (x_2 + \overline{x_1}) \cdot (\overline{x_2} + x_1) = x_2 \cdot \overline{x_2} + x_2 \cdot x_1 + \overline{x_1} \cdot \overline{x_2} + \overline{x_1} \cdot x_1 = \\ &= \overline{x_2} \cdot \overline{x_1} + x_2 \cdot x_1 \end{aligned}$$

adică tocmai rezultatul din (II.35). Aici s-au aplicat distributivitatea legilor de compoziție, și principiul contradicției.

Este de remarcat că în expresia analitică a funcțiilor logice intervin de fapt selectiv numai factorii respectiv termenii canonici. Selecția prezentei acestora o fac factorii (termenii) α_j . Conform cu tabelul II.16, pe baza corespondențelor pe linii, la sinteza din **FCND** (conform cu (II.34)) dispar termenii pentru care factorii α_j sunt zero logic, iar la sinteza din **FCNC** (conform cu (II.36)) dispar factorii pentru care termenii α_j au valoarea unu logic.

Deoarece coloanele 0, 1, 2 și 3 din tabelele II.15 și II.16 sunt în fapt – cu excepția notațiilor- identice (iar în expresia lui P_i variabila x_j apare negată numai dacă $\gamma_j = 0$, respectiv în expresia lui S_i variabila x_j apare negată numai dacă $\gamma_j = 1$), se poate defini o metodă formală de descriere analitică a funcțiilor logice după cum urmează:

-a) pentru scrierea formei **FCND** se pleacă de la tabelul de adevăr al funcției logice, considerându-se numai termenii P_i pentru care funcția logică are valoarea unu, dacă pe respectiva linie o variabilă oarecare apare cu valoarea zero atunci în factorul canonic aceasta se consideră negată;

-b) pentru scrierea formei **FCNC** se pleacă de la același tabel de adevăr, considerându-se numai factorii S_i pentru care funcția are valoarea logică zero, dacă pe respectiva linie o variabilă oarecare apare cu valoarea unu atunci în factorul canonic aceasta se consideră negată.

Preponderența valorilor unu in tabelul de adevăr pentru funcția logică recomandă utilizarea formei FCNC, preponderența valorilor zero recomandă utilizarea formei FCND (pentru obținerea numărului minim de termeni/factori).

i	x ₂	x ₁	f ₇
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0

Tabelul II. 17

Să aplicăm considerațiile a) și b) pentru descrierea analitică a funcției f₇ din § II.3.2 cu tabelul de adevăr (TA) reluat în II.17:

Din FCND rezultă:

$$(II.38) \quad f_7 = \overline{x_2} \cdot x_1 + x_2 \cdot \overline{x_1}$$

Cu utilizarea liniilor 1 și 2 din TA, materializarea fiind anticipată la § II.3. 2, în figura II.5 a.

Din FCNC rezultă:

$$(II.39) \quad f_7 = (x_2 + x_1) \cdot (\overline{x_2} + \overline{x_1})$$

Cu utilizarea liniilor 0 și 3 din TA, materializarea fiind anticipată la §II.3.2 în figura II.7 a (prima disjuncție cu poarta SAU 2).

Se poate face și o verificare formală, legat de faptul că -așa cum s-a precizat la § II.3.2- $\overline{f_7} = f_{10}$, plecând de la (II.38):

$$(II.40) \quad \begin{aligned} \overline{f_7} &= \overline{\overline{x_2} \cdot x_1 + x_2 \cdot \overline{x_1}} = \overline{\overline{x_2} \cdot x_1} \cdot \overline{x_2 \cdot \overline{x_1}} = (\overline{\overline{x_2}} + \overline{x_1}) \cdot (\overline{x_2} + \overline{\overline{x_1}}) = \\ &= (x_2 + \overline{x_1}) \cdot (\overline{x_2} + x_1) = f_{10} \end{aligned}$$

S-au aplicat formulele **De Morgan**, obținându-se forma (II.37) –din FCNC- pentru funcția f₁₀. Aceeași verificare se poate face plecând de la forma (II.39), cu regăsirea formei (II.35), din FCND.

Pentru a întregi imaginea materializărilor din § II.3.2, să notăm că relația (II.35) poate fi prelucrată conform cu:

$$(II.41) \quad \overline{\overline{f_{10}}} = \overline{\overline{\overline{\overline{x_1 \cdot x_2 + x_1 \cdot x_2}}} = \overline{\overline{\overline{\overline{x_1 \cdot x_2 \cdot x_1 \cdot x_2}}}}$$

S-a aplicat principiul involuției, și a doua formulă **De Morgan** în raport cu prima negație a membrului trei (disjuncția negată se transformă în conjuncția negatelor în membrul patru). Materializarea din (II.41) s-a anticipat în figura II.3 b, cu poarta **SI NU 3** pentru conjuncția negată de două variabile, fiecare variabilă la rândul ei este conjuncție negată de două variabile tratate cu porțile **SI NU 1** (pentru $\overline{\overline{x_1 \cdot x_2}}$) și **SI NU 2** (pentru $\overline{\overline{x_1 \cdot x_2}}$).

O altă nouă descriere pentru f_{10} se poate face prelucrând în aceeași manieră relația (II.37), după cum urmează:

$$(II.42) \quad \overline{\overline{f_{10}}} = \overline{\overline{\overline{\overline{(x_2 + x_1) \cdot (x_2 + x_1)}}} = \overline{\overline{\overline{\overline{(x_2 + x_1) + (x_2 + x_1)}}}}$$

Cu transformarea –în raport cu prima negație- conjuncției în disjuncție, materializarea fiind anticipată la § II.3.2 în figura II.6 b, ca disjuncție negată -poarta **SAU NU 3**- de alte două disjuncții negate, cu poarta **SAU NU 2** pentru $\overline{\overline{(x_2 + x_1)}}$, și **SAU NU 1** pentru $\overline{\overline{(x_2 + x_1)}}$.

În mod asemănător se prelucrează relația (II.38) pentru funcția f_7 după cum urmează:

$$(II.43) \quad \overline{\overline{f_7}} = \overline{\overline{\overline{\overline{x_2 \cdot x_1 + x_2 \cdot x_1}}} = \overline{\overline{\overline{\overline{x_2 \cdot x_1 \cdot x_2 \cdot x_1}}}}$$

Cu materializarea anticipată la figura II.5 b.

Prelucrarea relației (II.39) pentru funcția f_7 conduce la:

$$(II.44) \quad \overline{\overline{f_7}} = \overline{\overline{\overline{\overline{(x_2 + x_1) \cdot (x_2 + x_1)}}} = \overline{\overline{\overline{\overline{(x_2 + x_1) + (x_2 + x_1)}}}}$$

Cu materializarea anticipată la figura II.7 b (primul termen al disjuncției cu poarta SAU NU 2)

i	x_3	x_2	x_1	E
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

Tabelul II. 18

Lăsăm drept exercițiu considerațiile care au dus la echivalările din figurile II.4 și II.8.

Se poate concluziona deci că pentru materializarea unei funcții logice trebuie făcută

definirea analitică plecând de la tabelul de adevăr TA, pe baza formulelor de dezvoltare FCND sau FCNC.

Spre exemplu, pentru funcția E descrisă anterior la § II.3.1, cu TA II.7 reluat în tabelul II.18, procedurile sunt următoarele:

Pe baza FCND, cu utilizarea liniilor 3, 5, 6 și 7 din TA se deduce:

$$(II.45) \quad E = \overline{x_3} \cdot x_2 \cdot x_1 + x_3 \cdot \overline{x_2} \cdot x_1 + x_3 \cdot x_2 \cdot \overline{x_1} + x_3 \cdot x_2 \cdot x_1$$

Pe baza FCNC, cu utilizarea liniilor 0, 1, 2 și 4 se deduce:

(II.46)

$$E = (x_3 + x_2 + x_1) \cdot (x_3 + x_2 + \overline{x_1}) \cdot (x_3 + \overline{x_2} + x_1) \cdot (\overline{x_3} + x_2 + x_1)$$

Evident, cele două forme sunt echivalente, materializarea lor se prezintă în figura II.9.

Organizarea reprezentării s-a făcut pe verticală pentru starea variabilelor de intrare (și pentru negatele acestora prin porțile NU_i), și pe orizontală pentru cele de ieșire. Cum de regulă variabilele de intrare sunt semnale electrice dispunerea s-a făcut gen schemă electrică.

Conform cu (II.45), și cu figura II.9 partea superioară funcția E apare ca disjuncție cu patru operanzi (poarta SAU 1), fiecare dintre aceștia fiind o

conjuncție cu trei operanzi, poarta SI i furnizând termenul i din membrul drept.

Conform cu (II.46), și cu figura II.9 partea inferioară funcția E apare ca și conjuncție cu patru operanzi (poarta SI 5), fiecare dintre aceștia fiind o disjuncție cu trei operanzi, poarta SAU $i+1$ furnizând termenul i din membrul drept.

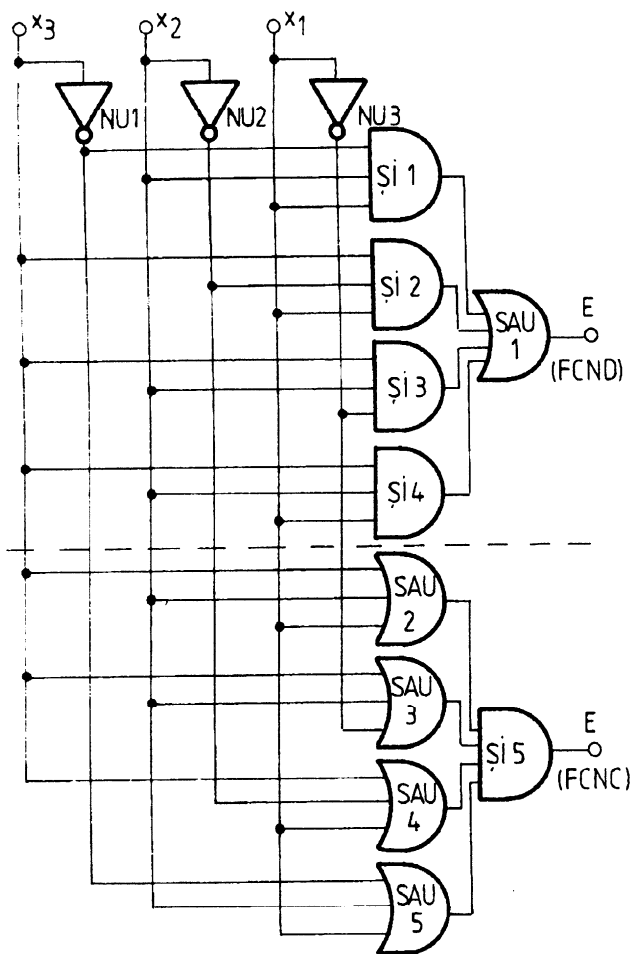


Figura II. 9 Materializări pentru funcția E

Numim *factori (termeni) elementari* acei factori (termeni) canonici care nu conțin toate variabilele independente ale funcției de n variabile. O funcție

II. 3. 4 Minimizarea funcțiilor logice

De la început se pune problema măsurii în care materializarea funcțiilor logice direct din formele canonice normale (FCND, FCNC) este și cea mai oportună din punctul de vedere al numărului de circuite (porți logice), deci al economicității.

Pe lângă reprezentarea în formă canonică, funcțiile logice se pot reprezenta și în formă elementară.

logică se află în exprimare algebrică elementară dacă expresia ei conține cel puțin un factor (termen) elementar.

Formele elementare prezintă avantaje evidente față de formele canonice deoarece numărul de porți logice folosite la materializarea funcției pe baza acestora este mai mic.

Dintre toate formele elementare interesează *formele elementare minime*, ca având cel mai mic număr de factori (termeni) elementari, în forma cea mai simplă (cu număr minim de variabile).

Metodele de minimizare pot fi algebrice, grafice și combinate. Cele grafice au în general în vedere proprietățile de reșezare a datelor din TA. Reprezentativă este aici așa numita metodă **Veitch-Karnaugh**, care va fi descrisă în orizontul unei aplicații ulterioare.

Metodele algebrice fac apel la axiomele și regulile de calcul din definirea algebrei booleene, solicitând adesea experiența și efortul de gândire al cercetătorului. Aceste metode sunt avute în continuare –de exemplu- pentru minimizarea aceleiași funcții **E** a cărei definiție analitică s-a făcut anterior.

Plecând de la definiția (II.45)

$$\mathbf{E} = \overline{\mathbf{x}_3} \cdot \mathbf{x}_2 \cdot \mathbf{x}_1 + \mathbf{x}_3 \cdot \overline{\mathbf{x}_2} \cdot \mathbf{x}_1 + \mathbf{x}_3 \cdot \mathbf{x}_2 \cdot \overline{\mathbf{x}_1} + \mathbf{x}_3 \cdot \mathbf{x}_2 \cdot \mathbf{x}_1$$

(din FCND) să aplicăm prima axiomă a distributivității (plecând din membrul drept al acesteia) pentru ultimii doi termeni:

$$\mathbf{E} = \overline{\mathbf{x}_3} \cdot \mathbf{x}_2 \cdot \mathbf{x}_1 + \mathbf{x}_3 \cdot \overline{\mathbf{x}_2} \cdot \mathbf{x}_1 + \mathbf{x}_3 \cdot \mathbf{x}_2 \cdot (\overline{\mathbf{x}_1} + \mathbf{x}_1).$$

Cu observația că $(\overline{\mathbf{x}_1} + \mathbf{x}_1) = 1$ (principiul terțului exclus), să aplicăm din nou aceeași axiomă a distributivității în ultimii doi termeni:

$$\mathbf{E} = \overline{\mathbf{x}_3} \cdot \mathbf{x}_2 \cdot \mathbf{x}_1 + \mathbf{x}_3 \cdot (\overline{\mathbf{x}_2} \cdot \mathbf{x}_1 + \mathbf{x}_2).$$

Având în vedere identitățile care au dus la prima relație (II.5) duală, se poate constata că:

$$(\overline{\mathbf{x}_2} \cdot \mathbf{x}_1 + \mathbf{x}_2) = \mathbf{x}_1 + \mathbf{x}_2$$

deci:

$$\mathbf{E} = \overline{\mathbf{x}_3} \cdot \mathbf{x}_2 \cdot \mathbf{x}_1 + \mathbf{x}_3 (\mathbf{x}_1 + \mathbf{x}_2)$$

adică, aplicând aceeași axiomă a distributivității (de această dată plecând din membrul stâng):

$$E = \overline{x_3} \cdot x_2 \cdot x_1 + x_3 \cdot x_1 + x_3 \cdot x_2$$

Procedând în mod identic pentru primii doi termeni se obține:

$$E = x_1 \cdot (\overline{x_3} \cdot x_2 + x_3) + x_3 \cdot x_2$$

care –pe aceeași bază a primei relații duale ($(\overline{x_3} \cdot x_2 + x_3) = x_2 + x_3$), conduce la:

$$E = x_1 \cdot (x_2 + x_3) + x_3 \cdot x_2$$

adică:

$$(II.47) \quad E = x_1 \cdot x_2 + x_1 \cdot x_3 + x_2 \cdot x_3$$

Spre deosebire de forma (II.45), forma (II.47) este una elementară și, deoarece resursele de minimizare s-au epuizat, este și formă minimă

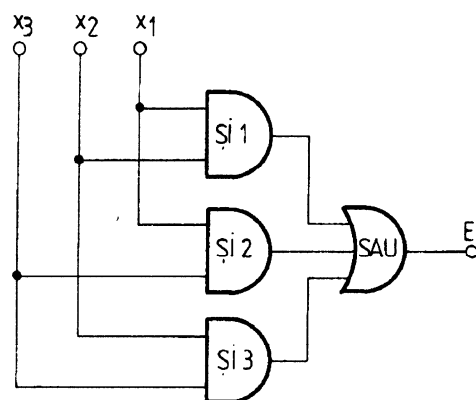


Figura II. 10 Materializarea funcției E ,
forma minimă

(disjuncție cu numai trei termeni, fiecare o conjuncție de numai două variabile). Materializarea ei (din figura II.10) presupune – comparativ cu figura II.9 partea superioară – utilizarea numai a trei porți SI (poarta SI i pentru termenul i) cu câte două intrări, și o poartă SAU cu trei intrări, deci o structură mult simplificată. Forma

(II.47) este chiar mai simplă decât cea anticipată cu (II.7). Fiecare dintre termenii din (II.47) sunt termeni elementari (în sensul definiției din preambul), minimi.

Plecând de la forma (II.46) a funcției E (dedusă cu aplicarea FCNC):

$$\mathbf{E} = (\mathbf{x}_3 + \mathbf{x}_2 + \mathbf{x}_1) \cdot (\mathbf{x}_3 + \mathbf{x}_2 + \overline{\mathbf{x}_1}) \cdot (\mathbf{x}_3 + \overline{\mathbf{x}_2} + \mathbf{x}_1) \cdot (\overline{\mathbf{x}_3} + \mathbf{x}_2 + \mathbf{x}_1)$$

să considerăm conjuncția factorilor extremi în care notăm $\mathbf{x} = \mathbf{x}_1 + \mathbf{x}_2$,
adică: $(\mathbf{x}_3 + \mathbf{x}) \cdot (\overline{\mathbf{x}_3} + \mathbf{x})$, în care se aplică prima axiomă a distributivității:

$$\begin{aligned} (\mathbf{x}_3 + \mathbf{x}) \cdot (\overline{\mathbf{x}_3} + \mathbf{x}) &= \mathbf{x}_3 \cdot \overline{\mathbf{x}_3} + \mathbf{x}_3 \cdot \mathbf{x} + \mathbf{x} \cdot \overline{\mathbf{x}_3} + \mathbf{x} \cdot \mathbf{x} = \\ &= \mathbf{0} + \mathbf{x}_3 \cdot \mathbf{x} + \mathbf{x} \cdot \overline{\mathbf{x}_3} + \mathbf{x}. \end{aligned}$$

Ultimul rezultat a avut în vedere în ordine principiul terțului exclus și
legea de idempotență, rescrierea lui se poate face cu:

$$\mathbf{x} \cdot \mathbf{x}_3 + \mathbf{x} \cdot \overline{\mathbf{x}_3} + \mathbf{x} = \mathbf{x} \cdot \mathbf{x}_3 + \mathbf{x} \cdot \overline{\mathbf{x}_3} + \mathbf{x} \cdot \mathbf{1} = \mathbf{x} \cdot (\mathbf{x}_3 + \overline{\mathbf{x}_3} + \mathbf{1}) = \mathbf{x}$$

cu aplicarea în ordine a primei axiome a distributivității, a legilor
elementului neutru, sau a principiului terțului exclus. Revenind la notația
 $\mathbf{x} = \mathbf{x}_1 + \mathbf{x}_2$, expresia \mathbf{E} se poate prelucra mai departe cu intervenția numai
în membrii doi și trei:

$$\begin{aligned} \mathbf{E} &= (\mathbf{x}_1 + \mathbf{x}_2) \cdot (\mathbf{x}_3 + \mathbf{x}_2 + \overline{\mathbf{x}_1}) \cdot (\mathbf{x}_3 + \overline{\mathbf{x}_2} + \mathbf{x}_1) = \\ &= (\mathbf{x}_1 + \mathbf{x}_2) \cdot (\mathbf{x}_3 \cdot \mathbf{x}_3 + \mathbf{x}_3 \cdot \overline{\mathbf{x}_2} + \mathbf{x}_3 \cdot \mathbf{x}_1 + \mathbf{x}_2 \cdot \mathbf{x}_3 + \\ &+ \mathbf{x}_2 \cdot \overline{\mathbf{x}_2} + \mathbf{x}_2 \cdot \mathbf{x}_1 + \overline{\mathbf{x}_1} \cdot \mathbf{x}_3 + \overline{\mathbf{x}_1} \cdot \overline{\mathbf{x}_2} + \overline{\mathbf{x}_1} \cdot \mathbf{x}_1). \end{aligned}$$

Cu observațiile: $\mathbf{x}_3 \cdot \mathbf{x}_3 = \mathbf{x}_3 = \mathbf{x}_3 \cdot \mathbf{1}$ (idempotența și legile
elementelor neutre), $\mathbf{x}_2 \cdot \overline{\mathbf{x}_2} = \overline{\mathbf{x}_1} \cdot \mathbf{x}_1 = \mathbf{1}$, cu unu logic element neutru la
disjuncție, se obține:

$$\mathbf{E} = (\mathbf{x}_1 + \mathbf{x}_2) \cdot [\mathbf{x}_3 \cdot (\mathbf{1} + \overline{\mathbf{x}_2} + \mathbf{x}_1 + \mathbf{x}_2 + \overline{\mathbf{x}_1}) + \mathbf{x}_2 \cdot \mathbf{x}_1 + \overline{\mathbf{x}_1} \cdot \overline{\mathbf{x}_2}]$$

Cu observația că factorul lui \mathbf{x}_3 este 1, să aplicăm distributivitatea
între cei doi factori:

$$\begin{aligned} \mathbf{E} &= \mathbf{x}_1 \cdot \mathbf{x}_3 + \mathbf{x}_1 \cdot \mathbf{x}_2 \cdot \mathbf{x}_1 + \mathbf{x}_1 \cdot \overline{\mathbf{x}_1} \cdot \overline{\mathbf{x}_2} + \mathbf{x}_2 \cdot \mathbf{x}_3 + \mathbf{x}_2 \cdot \overline{\mathbf{x}_2} \cdot \mathbf{x}_1 + \\ &+ \mathbf{x}_2 \cdot \overline{\mathbf{x}_1} \cdot \overline{\mathbf{x}_2} \end{aligned}$$

Aici termenii trei și șase sunt zero logic (principiul terțului exclus), cu
termenii doi și patru identici (se aplică idempotența în interior și între ei), se
obține:

$$(II.48) \quad E = x_1 \cdot x_2 + x_1 \cdot x_3 + x_2 \cdot x_3$$

Adică o formă identică cu (II.47), un argument al corectitudinii minimizării și al echivalenței expresiilor obținute pe baza celor două forme canonice normale.

x_2	x_1	$f(x_1, x_2)$
0	0	0
0	1	1
1	0	1
1	1	1

Tabelul II. 19

Ne propunem în continuare determinarea formei analitice și minimizarea funcției logice de două variabile definită prin tabelul de adevăr II.19, pe baza FCND:

În termenii deja consacrați se obține:

$$(II.49) \quad f(x_2, x_1) = \overline{x_2} \cdot x_1 + x_2 \cdot \overline{x_1} + x_2 \cdot x_1$$

Minimizarea acesteia presupune parcurgerea etapelor:

$$f(x_2, x_1) = \overline{x_2} \cdot x_1 + x_2 \cdot \overline{x_1} + x_2 \cdot x_1 = \overline{x_2} \cdot x_1 + x_2 \cdot (\overline{x_1} + x_1)$$

iar cu aplicarea principiului terțului

exclus se obține următoarea formă: $f(x_2, x_1) = \overline{x_2} \cdot x_1 + x_2$. Pe baza identităților care au condus la prima relație duală, ultimul rezultat se transformă în:

$$(II.50) \quad f(x_2, x_1) = x_1 + x_2$$

Adică rezultatul minimizării conduce de fapt la definiția disjuncției, a cărei tabel de adevăr a fost prezentat în II.19, care se obținea direct dacă se realiza determinarea formei analitice pe baza FCNC.

Ca atare efortul de calcul în minimizare poate fi redus prin experiența operatorului (observarea unei funcții cunoscute) și preferând la descriere FCND sau FCNC după cum funcția are preponderent valori de zero logic respectiv unu logic în tabelul de adevăr.

Propunem spre exercițiu –în termenii concluziilor anterioare– determinarea formei analitice și minimizarea pentru funcția definită prin tabelul de adevăr din II.20, pe baza FCNC urmată de cea dedusă din FCND.

x_2	x_1	$f(x_1, x_2)$
0	0	0
0	1	0
1	0	0
1	1	1

Tabelul II. 20

Minimizarea funcțiilor logice realizează pe de o parte simplificarea materializării funcțiilor logice, pe de altă parte contribuie la creșterea fiabilității structurilor de materializare (scăderea probabilității de defectare prin reducerea

numărului de componente). Ea are de fapt în vedere eliminarea tuturor structurilor (rezultatelor parțiale) redundante.

Cu titlu informativ precizăm că se pot defini proceduri de minimizare (agreate în special la sinteza automată a funcțiilor logice, pe calculatoare personale) operând direct pe materializarea din formele canonice.

II. 3. 5 Condiționări în termeni de timp pentru funcțiile logice

La prezentarea elementelor de sinteză a descrierii analitice a funcțiilor

logice $f(X)$ nu s-au avut în vedere (legat de idealizarea comportării) următoarele aspecte:

A. Modificarea vectorului X , trecerea de la un punct la altul al domeniului de definiție nu este însoțită de schimbarea instantanee și simultană (sincronă) a tuturor

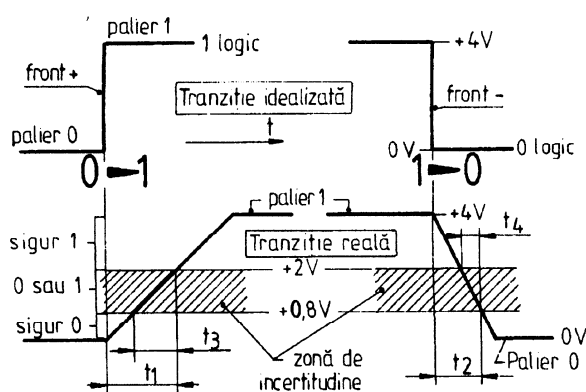


Figura II. 11 Descrierea tranziției unor variabile logice

variabilelor logice implicate. Tranziția unei variabile între două stări (privite ca nivele de tensiune), poate fi descrisă conform figurii II.11.

În varianta idealizată, tranziția între palierele logice (aici de nivel de tensiune, 0V pentru 0 logic și -uzual- +4V pentru unu logic) se face (pe front crescător, front + -sau f^+ -, respectiv pe front descrescător, front - sau f^-) în timpi nuli (cu fronturi cu pantă infinită).

În realitate, variabilele logice, generate prin intermediul circuitelor electronice, realizează aceste tranziții în timpii t_1 ($0 \rightarrow 1$, jos \rightarrow sus)

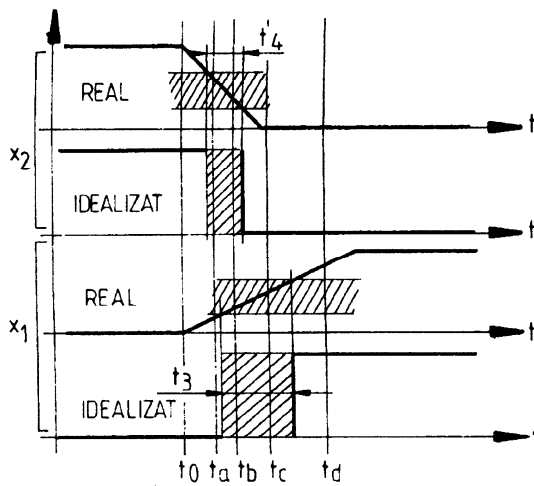


Figura II. 12 Scenariu de tranziție

respectiv t_2 ($1 \rightarrow 0$, sus \rightarrow jos), din care pe perioadele de timp t_3 și t_4 valoarea acestora nu poate fi precizată, nefiind stabilă (în practica construcției porților logice se definește o valoare de tensiune limită superioară -aici + 0,8 V- pentru starea jos, și una limită inferioară -aici + 2 V -pentru starea sus, între aceste două limite există o

zonă de incertitudine, variabilele pot avea orice valoare între 0 și 1 logic). Se spune că variabilele nu se instalează instantaneu, cu titlu informativ, din cauza timpilor nenuli pentru stocare-eliminare capacitivă a sarcinii din joncțiunile bază-emitor ale tranzistoarelor din structura circuitelor electronice.

O consecință imediată a existenței fronturilor cu pantă finită este legată de fenomenele aferente schimbării punctului de definiție pentru o funcție logică atunci când este implicată mai mult de o singură variabilă logică. Un scenariu în acest sens este descris în figura II.12, legat de schimbarea vectorului $X=(x_2, x_1)$ din punctul (1,0) în punctul (0,1).

Din cauza pantelor diferite și a zonelor de incertitudine (la tranziția reală), deși tranziția pe fronturi este declanșată simultan, apare (pe tranziția

idealizată) un decalaj de instalare (tranziție nesincronă) grevat de o zonă temporală de incertitudine, ceea ce are ca efect defînirea stării fiecărei variabile în termeni de timp după cum este descris în tabelul II.21.

Tranziția începe la momentul t_0 și este complet încheiată în proximitatea momentului t_d . Între aceste momente se generează stări intermediare pentru cele două variabile, cu \times notându-se valoarea incertă (ea poate fi cu aceeași probabilitate 0 sau 1), instabilă. De exemplu, la momentul $t = t_b$ cele două variabile pot fi chiar egale (ambele în 0 sau în 1 logic).

Dacă X este argumentul unei disjuncții (funcție SAU), atunci $SAU(1,0) = SAU(0,1) = 1$, tranziția ideală a variabilelor nu afectează valoarea funcției. În realitate, dacă la $t = t_b$ $x_2 = x_1 = 0$ se generează starea intermediară $SAU(0,0)=0$.

Dacă X este argumentul unei conjuncții (funcție SI), atunci $SI(1,0) = SI(0,1) = 0$, tranziția ideală a variabilelor nu afectează valoarea funcției. În realitate, dacă la $t = t_b$ $x_2 = x_1 = 1$ se generează starea intermediară $SI(1,1)=1$.

Aceste stări intermediare extrem de scurte ca durată (câteva nanosecunde) pot genera valori false la ieșire pentru funcția logică, acesta fiind și unul dintre argumentele înlocuirii codului binar natural cu coduri binare cu restricții și cu proprietatea de adiacență (de exemplu codul Gray, exemplificat în cap. I). Stările false pot sta la originea așa numitei „agățări, *hang-up*” în structurile de calcul, cu inducerea unui vector de stare indiferentă la acțiunea comenzilor ulterioare (structura se blochează).

T	x_2	x_1
$\leq t_0$	1	0
t_a	\times	0
t_b	\times	\times
t_c	0	\times
t_d	0	1

Tabelul II. 21

B. Structura internă a circuitului care materializează funcția induce întârzieri.

Considerăm de exemplu o poartă NU (figura II.13 a) cu reprezentarea idealizată a nivelelor (de tensiune) logice (figura II.13 b). Tranziția $1 \rightarrow 0$ pentru intrare provoacă tranziția $0 \rightarrow 1$ la ieșire dar decalată temporal (întârziată) cu o intarziere Δt numită și timp de propagare.

Această întârziere este datorată aceluiași fenomen de stocare capacitivă a sarcinii pe joncțiunile bază-emitor pentru tranzistorii ce materializează porțile

logice (și acesta de ordinul zecilor de nanosecunde). După cum se poate constata, pe durata propagării ieșirea și intrarea se află în aceeași stare (atipic funcționării teoretice pentru o poartă NU).

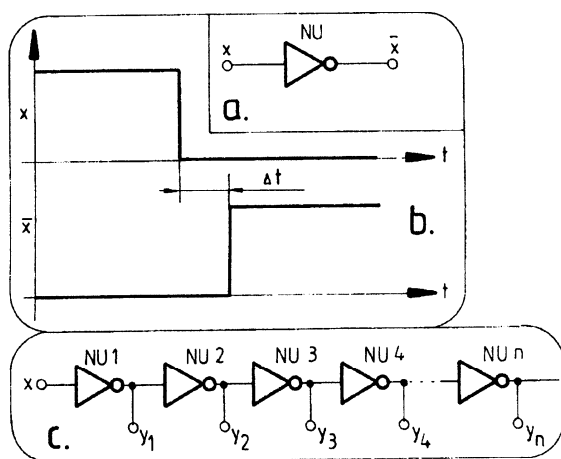


Figura II. 13 Întârzierea la propagare

tranziția intrării. Dacă la intrare se generează un impuls cu durata mai mică decât timpul de propagare, acesta nu va fi regăsit la ieșire.

Aspectele de timp menționate (toate având drept cauză de fapt fenomenele de întârziere la propagare) implică măsuri de ordin practic legate fie de schimbarea punctului de definiție pentru funcția logică implicând cel mult o variabilă, fie legate de accesarea valorii funcției logice (citirea condiționată) după o perioadă de timp acoperitoare fenomenelor de tranziție și propagare.

Timpii de propagare –cu efecte nedorite aici- se vor dovedi esențial necesari în cazul structurilor logice secvențiale.

Pentru sistemul de porți NU dispuse în serie (din figura II.13 c) care asociază variabilei de intrare x vectorul de ieșire $Y = (y_1, y_2, y_3, \dots, y_n)$, considerând timpii de propagare identici, atunci tranziția unei variabile y_i va fi decalată temporal cu $i \cdot \Delta t$ față de

CAPITOLUL III

STRUCTURI LOGICE COMBINAȚIONALE

Până acum s-a considerat (în cazul funcțiilor logice) asociat unui vector X de n variabile logice, o variabilă logică y astfel încât $y = y(X)$.

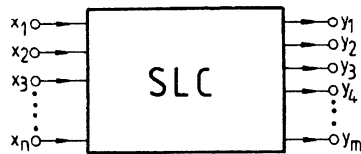


Figura III. 1. SLC,
reprezentare conceptuală

O structură logică combinațională (SLC) asociază (figura III.1) unei variabile vector de intrare X (de n variabile logice) o variabilă vector de ieșire Y (cu m componente, în general $n \neq m$). Fiecare componentă a vectorului Y este o funcție logică dependentă de vectorul

X al variabilelor de intrare: $y_k = y_k(x_1, x_2, \dots, x_n) \quad \forall k = 1 \div m$.

O structură logică este combinațională dacă timpul influențează fiecare dintre componentele y_k numai prin intermediul variabilelor de intrare, vectorul Y curent nu depinde de nici una dintre stările sale anterioare. În cele ce urmează se vor prezenta cu titlu de exemplu câteva SLC utilizate în sistemele de prelucrare numerică a informației.

III. 1. Convertoare de cod binar

Ne propunem sinteza unei SLC conform titlului care să primească la intrare setul variabilelor x_i ordonate după codul binar natural (CBN) și să producă la ieșire setul funcțiilor logice y_j ordonate ca un cod binar cu termeni adiacenți (cod binar cu restricții –CBR-, de exemplu codul Gray). Utilitatea unei asemenea SLC este legată de proprietățile codului de ieșire, reliefate și în capitolul I.

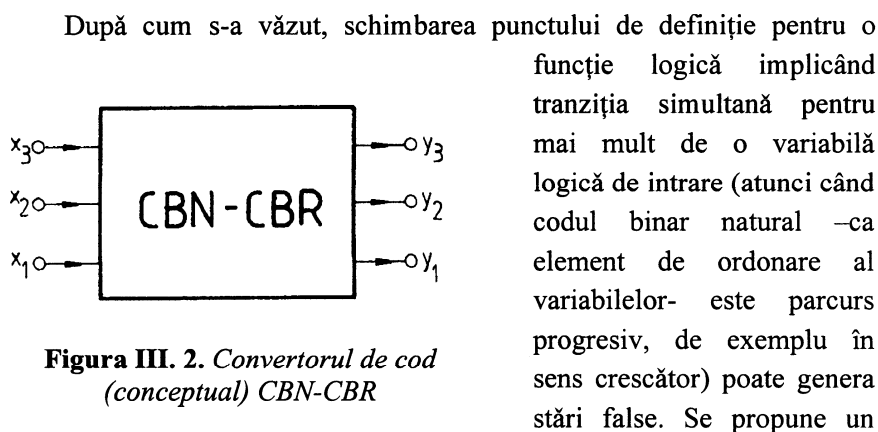


Figura III. 2. Convertorul de cod (conceptual) CBN-CBR

convertor pentru care $\mathbf{X} = (x_1, x_2, x_3)$ și $\mathbf{Y} = (y_1, y_2, y_3)$, descris conceptual în figura III.2, cu fiecare dintre variabilele din \mathbf{Y} ca funcție logică $y_j = y_j(x_1, x_2, x_3)$ descrise pe baza tabelului de adevăr III.1.

Materializarea convertorului presupune materializarea pentru fiecare dintre funcțiile y_j cu utilizarea procedurilor deja prezentate.

CBN			CBR (Gray)		
x_3	x_2	x_1	y_3	y_2	y_1
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	1
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	1	1	1
1	1	0	1	0	1
1	1	1	1	0	0

Tabelul III. 1

Conform tabelului III.1 proprietatea de adiacență la parcurgerea ordonată crescător a seturilor \mathbf{Y} nu implică decât modificarea unei singure variabile la trecerea de la un set la următorul. Se poate observa ușor că seturile \mathbf{Y} provin dintr-o reordonare a seturilor \mathbf{X} , logica acestora s-a prezentat la capitolul I.

Pentru materializarea funcției y_3 se pleacă de la expresia analitică a acesteia, dedusă -de exemplu- pe baza FCND (pentru toate funcțiile numărul de termeni la dezvoltarea din FCND este același cu numărul de factori la dezvoltarea din FCNC), după cum urmează:

$$(III.1) \quad \begin{aligned} Y_3 = & \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_3} \cdot \overline{x_2} \cdot x_1 + \\ & \overline{x_3} \cdot x_2 \cdot \overline{x_1} + \overline{x_3} \cdot x_2 \cdot x_1 \end{aligned}$$

Relația (III.1) se va supune minimizării după cum urmează. Pentru primii și ultimii doi termeni se aplică prima regulă a distributivității, adică: $y_3 = \overline{x_3} \cdot \overline{x_2} \cdot (\overline{x_1} + x_1) + \overline{x_3} \cdot x_2 \cdot (\overline{x_1} + x_1)$. Cu factorii din paranteze având valoarea unu, se obține: $y_3 = \overline{x_3} \cdot \overline{x_2} + \overline{x_3} \cdot x_2$. Și pentru acești doi termeni se aplică aceeași procedură, cu: $y_3 = \overline{x_3} \cdot (\overline{x_2} + x_2)$, ceea ce conduce evident la:

$$(III.2) \quad Y_3 = \overline{x_3}$$

Egalitatea este evidentă și conform tabelului de adevăr, funcția și variabila din (III.2) iau aceleași valori în toate punctele domeniului de definiție (un argument suplimentar al corectitudinii procedurilor de definire analitică din formele canonice).

Cu aceleași considerente funcția y_2 este definită cu:

$$(III.3) \quad Y_2 = \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_3} \cdot \overline{x_2} \cdot x_1 + \overline{x_3} \cdot x_2 \cdot \overline{x_1} + \overline{x_3} \cdot x_2 \cdot x_1$$

La minimizare se poate opera în termenii 1, 2 și 3, 4 după cum urmează: $y_2 = \overline{x_3} \cdot \overline{x_2} \cdot (\overline{x_1} + x_1) + \overline{x_3} \cdot x_2 \cdot (\overline{x_1} + x_1)$, ceea ce conduce la:

$$(III.4) \quad Y_2 = \overline{x_3} \cdot \overline{x_2} + \overline{x_3} \cdot x_2$$

Pentru materializarea funcției y_2 se poate utiliza –având în vedere identitatea definirii- structura propusă la figura II.4 a, cu redenumirea variabilelor de intrare (în loc de x_2, x_1 aici x_3, x_2), funcția y_2 fiind de fapt

identică cu funcția f_7 descrisă în tabelul II.9, și pentru care se va utiliza simbolul propus în tabelul II.11 (SAU EXCLUSIV, negarea echivalenței).

Pentru funcția y_1 se deduce expresia:

(III.5)

$$y_1 = \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_3} \cdot x_2 \cdot \overline{x_1} + x_3 \cdot \overline{x_2} \cdot \overline{x_1} + x_3 \cdot x_2 \cdot \overline{x_1}$$

Pentru minimizare se operează în termenii 1, 3 și 2, 4 după cum urmează: $y_1 = (\overline{x_3} + x_3) \cdot \overline{x_2} \cdot \overline{x_1} + (\overline{x_3} + x_3) \cdot x_2 \cdot \overline{x_1}$, ceea ce conduce la:

(III.6)

$$y_1 = \overline{x_2} \cdot \overline{x_1} + x_2 \cdot \overline{x_1}$$

De această dată materializarea se face cu aceeași funcție elementară de două variabile f_7 , fără redenumirea variabilelor. Pentru materializare se va utiliza același simbol, propus în tabelul II.11.

Ne propunem acum sinteza unui convertor în termenii de mai sus dar care să realizeze conversia CBR-CBN (descriere conceptuală în figura III.3), la care –formal, pentru a utiliza același tabel III.1 de adevăr- vectorul Y va fi privit ca vector al variabilelor

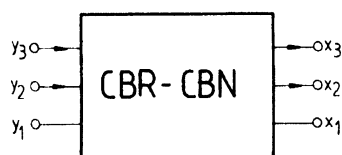


Figura III. 3. Convertorul de cod (conceptual) CBR-CBN

de intrare iar X ca vector al funcțiilor de ieșire, cu $x_i = x_i(y_1, y_2, y_3)$. Sinteza funcțiilor x_i se va face utilizând FCND, pe baza tabelului III.1 utilizat de la dreapta la stânga, după cum urmează:

(III.7)

$$x_3 = y_3 \cdot y_2 \cdot \overline{y_1} + y_3 \cdot y_2 \cdot y_1 + \overline{y_3} \cdot \overline{y_2} \cdot \overline{y_1} + \overline{y_3} \cdot \overline{y_2} \cdot y_1$$

Cu aplicarea primei reguli a distributivității în termenii 1, 2 și 3, 4 se obține: $x_3 = y_3 \cdot y_2 \cdot (\overline{y_1} + y_1) + y_3 \cdot \overline{y_2} \cdot (y_1 + \overline{y_1})$, adică: $x_3 = y_3 \cdot y_2 + y_3 \cdot \overline{y_2}$, adică: $x_3 = y_3 \cdot (y_2 + \overline{y_2})$, deci:

$$(III.8) \quad x_3 = y_3$$

Relație anticipată și pe baza considerațiilor de la (III.2). Pentru sinteza funcției x_2 se obține:

$$(III.9) \quad x_2 = \overline{y_3} \cdot y_2 \cdot y_1 + \overline{y_3} \cdot y_2 \cdot \overline{y_1} + y_3 \cdot \overline{y_2} \cdot y_1 + y_3 \cdot \overline{y_2} \cdot \overline{y_1}$$

Din care, pe baza unor proceduri ușor de dedus se obține:

$$(III.10) \quad x_2 = \overline{y_3} \cdot y_2 + y_3 \cdot \overline{y_2}$$

Pentru materializarea căreia –foarte interesant- se utilizează tot funcția f_7 (și simbolul asociat din tabelul II.11) ale cărei intrări se redenumesc y_3 și y_2 .

La sinteza funcției x_1 se obține:

$$(III.11) \quad x_1 = \overline{y_3} \cdot \overline{y_2} \cdot y_1 + \overline{y_3} \cdot y_2 \cdot \overline{y_1} + y_3 \cdot \overline{y_2} \cdot y_1 + y_3 \cdot y_2 \cdot \overline{y_1}$$

Relația (III.11) acceptă rescrierea:

$$(III.12) \quad x_1 = \overline{y_3} \cdot (\overline{y_2} \cdot y_1 + y_2 \cdot \overline{y_1}) + y_3 \cdot (y_2 \cdot y_1 + \overline{y_2} \cdot \overline{y_1})$$

Cu notația $A = \overline{y_2 \cdot y_1} + y_2 \cdot \overline{y_1}$ să observăm că $\overline{A} = \overline{y_2 \cdot y_1 + y_2 \cdot \overline{y_1}}$ iar, cu aplicarea formulelor De Morgan: $\overline{A} = \overline{y_2 \cdot y_1} \cdot \overline{y_2 \cdot \overline{y_1}} = (\overline{y_2} + \overline{y_1}) \cdot (y_2 + y_1) = (y_2 + \overline{y_1}) \cdot (\overline{y_2} + y_1)$. Cu aplicarea primei legi a distributivității se obține: $\overline{A} = y_2 \cdot \overline{y_2} + y_2 \cdot y_1 + \overline{y_2} \cdot y_1 + \overline{y_1} \cdot y_1$. Cu termenii extremi de valoare zero logic (principiul contradicției) se obține $\overline{A} = y_2 \cdot \overline{y_2} + y_2 \cdot y_1 + \overline{y_2} \cdot \overline{y_1} + \overline{y_1} \cdot y_1$ (factorul doi din termenul doi, membrul drept la (III.12)) adică, relația (III.12) se poate scrie:

$$(III.13) \quad x_1 = \overline{y_3} \cdot A + y_3 \cdot \overline{A}$$

Pentru materializarea ei se utilizează aceeași funcție f_7 (cu variabilele de intrare y_3 și A), pentru A materializarea se face

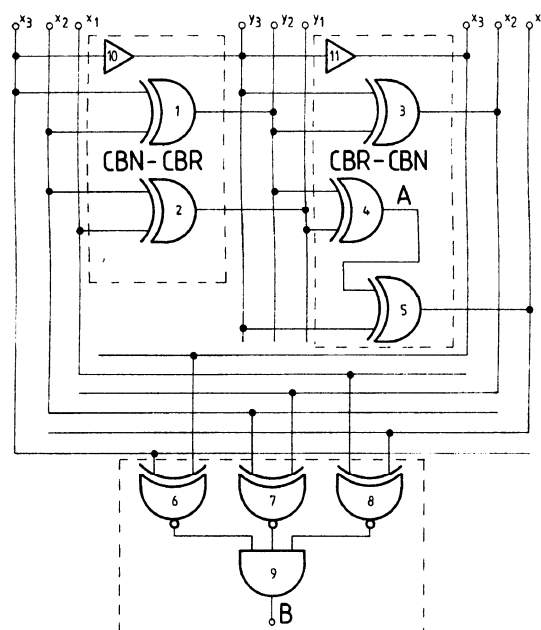


Figura III. 4. Materializarea convertoarelor de cod binar

(III.2) și (III.8), poarta 1 materializează relația (III 4), poarta 2 materializează

de intrare y_3 și A), pentru A materializarea se face –conform notației- tot cu f_7 (cu variabilele de intrare y_2 și y_1). Este interesant de remarcat că pentru materializarea celor două convertoare de cod s-a utilizat numai funcția f_7 , (SAU EXCLUSIV), simbolul utilizat pentru aceasta (în tabelul II.11, cu prezentare explicită în fig. II.4) va fi agreat în reprezentarea acestora. conform figurii III.4. Astfel porțile 10 și 11 (funcția f_{13} , identitate) materializează relațiile

relația (III.6), poarta 3 materializează relația (III.10), poarta 4 materializează funcția A, poarta 5 materializează relația (III.12) respectiv (III.13).

Reprezentarea a fost completată cu porțile 6, 7, 8 și 9, cu scopul de a verifica dubla conversie (porțile 6, 7, 8 sunt simboluri ale funcției f_{10} , COINCIDENȚA), corectă dacă $B=1$. În varianta CBR-CBN conversia este utilizată pentru prelucrarea primară a informației provenite de la riglele traductoarelor incrementale de poziție absolută (pentru care codificarea sectoarelor se face cu coduri având proprietatea de adiacență). Convertoarele de cod binar prezentate se pot generaliza atât în ceea ce privește numărul de variabile cât și legat de natura codurilor, ele schimbă ordinea setului variabilelor de ieșire, pentru o ordine dată a setului variabilelor de intrare (vectorii X și Y au aceeași dimensiune, $n=m$).

III. 2. Codificatoare

Se numește codificator circuitul cu mai multe intrări, la care activarea (de exemplu prin trecerea în unu logic) uneia dintre ele și numai a uneia duce la apariția unui cuvânt de cod la ieșire. Exemplul imediat este întâlnit la cel mai frecvent utilizat periferic aservit calculatorului, tastatura alfanumerică,

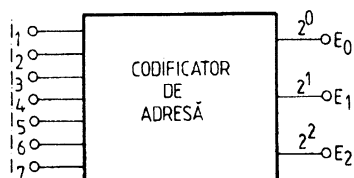


Figura III. 5.

asistată permanent de către un codificator care asociază fiecărei taste (dincolo de procedurile de recunoaștere a tastei apăsate) un cod binar prelucrat ulterior pentru dialogul operator-calculator.

Exemplul cel mai sugestiv îl constituie codificatorul binar, implementarea unui astfel de codificator, având șapte intrări și trei ieșiri, cu descriere conceptuală în figura III.5, presupune ca la activarea (numai a) intrării I_i la ieșire să se genereze codul în binar (natural) pentru numărul de ordine i al intrării, adică: $i = E_0 \cdot 2^0 + E_1 \cdot 2^1 + E_2 \cdot 2^2 = E_2 E_1 E_0 B$, cu E_j privite ca funcții logice conform tabelului de adevăr III.2.

La întocmirea tabelului de adevăr s-a avut în vedere că dintre cele 2^7

I_7	I_6	I_5	I_4	I_3	I_2	I_1	E_2	E_1	E_0
0	0	0	0	0	0	1	0	0	1
0	0	0	0	0	1	0	0	1	0
0	0	0	0	1	0	0	0	1	1
0	0	0	1	0	0	0	1	0	0
0	0	1	0	0	0	0	1	0	1
0	1	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	1	1	1

Tabelul III. 2

combinații distincte ale variabilelor de intrare sunt utilizate numai șapte (cu o singură intrare activă la un moment dat, din cei șapte biți unul singur are valoarea logică unu). S-a exclus intrarea I_0 , tratată în sensul arătat cu 000B, identică aici cu starea „toate intrările inactice”.

Dacă pentru descrierea funcțiilor E_i se apelează de exemplu la FCND, se va obține pentru fiecare o disjuncție de patru termeni canonici de tip produs, în fiecare apare o singură variabilă nenegată. Cu specificația activării unei singure intrări, pentru simplificarea materializării, în expresia funcțiilor vor fi reținute numai aceste variabile, încât:

$$E_0 = I_1 + I_3 + I_5 + I_7$$

$$E_1 = I_2 + I_3 + I_6 + I_7$$

$$E_2 = I_4 + I_5 + I_6 + I_7$$

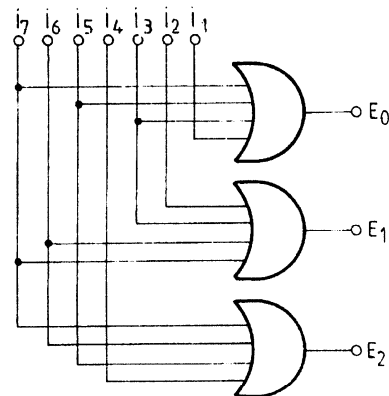


Figura III. 6. Codificator de adresă

cu materializarea codificatorului prezentată în figura III.6.

Din cauza restricției activării pentru mai mult de o intrare, codificatorul se spune că este *fără rejecția datelor false*.

III. 2. 1. Codificatorul de adresă prioritar

Să presupunem că pentru codificatorul în discuție nu se poate evita activarea simultană a două intrări. Atunci construcția din figura III.6 se poate înlocui cu așa numitul codificator de adresă prioritar la care, -de exemplu- pentru activarea a două intrări simultan, este tratată (codificată) intrarea cu prioritatea (fie aceasta egală cu numărul de ordine i) cea mai mare.

	I_7	I_6	I_5	I_4	I_3	I_2	I_1
I_7	I_7	I_7	I_7	I_7	I_7	I_7	I_7
I_6	I_7	I_6	I_7	I_6	I_7	I_6	I_7
I_5	I_7	I_7	I_5	I_5	I_7	I_7	I_5
I_4	I_7	I_6	I_5	I_4	I_7	I_6	I_5
I_3	I_7	I_7	I_7	I_7	I_3	I_3	I_3
I_2	I_7	I_6	I_7	I_6	I_3	I_2	I_3
I_1	I_7	I_7	I_5	I_5	I_3	I_3	I_1

Tabelul III. 3

Precizăm că activarea simultană a două intrări poate genera la ieșire un cod fals și numai în acest caz apare necesitatea tratării prioritare concretizată prin blocarea intrării de rang inferior de către intrarea de rang superior. Situația afectării reciproce a intrărilor cu generarea codurilor false, dedusă pe baza materializării din figura III.6, este prezentată în tabelul III.3. Acesta descrie –conform locațiilor evidențiate- cazurile de generare a codurilor false de adresă, lectura se poate face pornind de pe verticală sau de pe orizontală (de exemplu –conform cu tabelul III.2 și cu figura III.6- la acționarea simultană a intrărilor I_5 și I_6 se generează codul intrării I_7), tabelul prezentând simetrie față de diagonala principală. Pentru locațiile neevidențiate nu se generează cod fals.

Pe aceste considerente, construcția codificatorului de adresă prioritar este prezentată în figura III.7. Prioritățile sunt intermediate de către porțile $\$I1$ ÷ $\$I7$, având o intrare comună EI (Enable Input), de autorizare a funcționării (dacă $EI = 0$ atunci porțile $\$I$ sunt blocate, cu ieșirile invariabil în zero logic). Cu I_i^P s-au notat intrările condiționate de prioritate. Poarta i are

sistematic drept intrare pe I_i , iar dacă această intrare determină un cod fals (conform cu tabelul III.3) la activarea simultană cu intrarea I_j ($j > i$) atunci

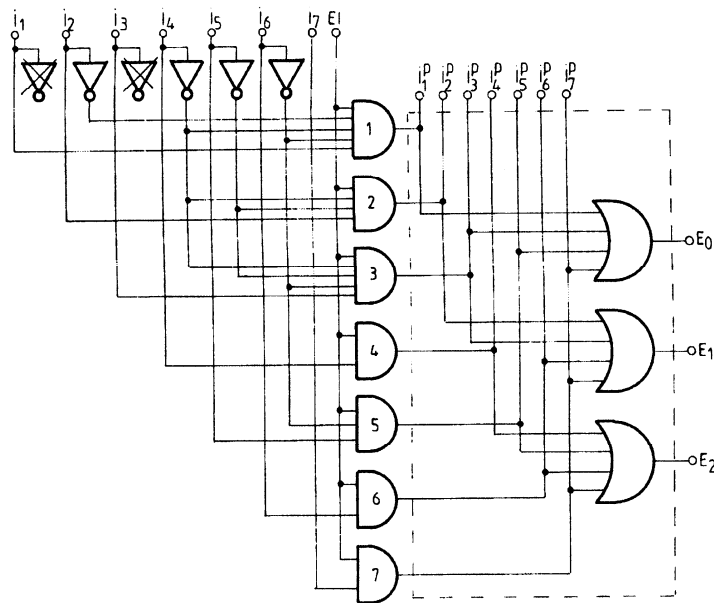


Figura III. 7. Codificator de adresă prioritar

poarta i are drept intrare suplimentară pe $\overline{I_j}$, prin aceasta poarta i fiind de fapt blocată, tratarea prioritară fiind astfel realizată.

Entitatea punctată din figura III.7 reia de fapt construcția prezentată la figura III. 6. Este ușor de constatat că prin construcția din figura III. 7 se realizează de fapt rejectia completă a tuturor datelor false (oricâte intrări ar fi acționate simultan, totdeauna este tratată numai intrarea de rang maxim).



Figura III. 8.

Referitor la rejecția datelor false să studiem problema eliminării parțiale a acestora la transmiterea printr-un mediu care le poate vicia, după

x_2	x_1	Corect după paritate?
0	0	Nu
0	1	Da
1	0	Da
1	1	Nu

Tabelul III. 4

modelul (referitor la un vector $X=(x_1,x_2)$ cu două variabile) din figura III.8.

Mediul de transmitere poate fi de tipul serie (variabilele se transmit una câte una) sau paralel (variabilele transmise toate odată). Pentru un vector

oarecare X de n variabile, din cele 2^n seturi de valori, jumătate au sumă pară a valorilor logice zero sau unu. Să definim acum un indicator de paritate I_p cu valoarea unu logic dacă suma în cauză este pară. Fie –pentru cazul figurii III. 8- starea $X = (1, 0)$ la emisie, cu $I_p = 0$.

Să presupunem rezolvată generarea valorii pentru indicatorul de paritate, atașat și acesta la setul de date, vehiculat prin mediul de transmitere. Vectorul X poate fi recepționat în oricare dintre situațiile prezentate în tabelul III. 4. Considerând recepția corectă a indicatorului de paritate, din cele patru situații de recepție se pot înlătura două ca fiind incorecte (indicatorul de paritate zero, cu suma variabilelor la recepție având valoare pară). Se spune că s-a realizat rejecția a 50 % din erori (evident rămân posibile erori nedetectate, de exemplu dacă sunt viciate la transmitere ambele variabile).

Generarea indicatorului de paritate, ca funcție logică de două variabile, se poate face prin procedurile deja prezentate, pe baza tabelului (III. 5) de adevăr, din FCND:

x_2	x_1	I_p
0	0	1
0	1	0
1	0	0
1	1	1

Tabelul III. 5

$$(III.14) \quad I_p = \overline{x_2} \cdot \overline{x_1} + x_2 \cdot x_1$$

Se observă că $I_p = 1$ numai dacă ambele variabile coincid ca valoare, materializarea se face corespunzător cu funcția f_{10} din capitolul II, cu utilizarea simbolului acesteia din tabelul II.11 (COINCIDENȚA). Dacă se

inversează maniera de definire a indicatorului de paritate este ușor de observat că materializarea s-ar face cu funcția f_7 (negata funcției f_{10}).

x_2	x_1	I_p	V
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Tabelul III. 6

Fie acum un indicator de validare V , generat la recepție, având valoarea logică unu dacă transmiterea s-a făcut corect (cu sumă pară a variabilelor $I_p = 1$ sau cu sumă impară $I_p = 0$ atunci $V=1$), cu sinteza acestuia (ca funcție de x_2 , x_1 și I_p) determinată pe baza tabelului III.6, care prezintă setul ordonat al variabilelor x_2 , x_1 , I_p . Completarea tabelului (referitor la coloana indicatorului de validare V) se face după exemplul liniei patru: cu

sumă impară și indicator de paritate unu logic atunci transmiterea s-a făcut incorect ($V = 0$), respectiv liniei cinci: cu suma impară și indicator de paritate zero atunci transmiterea s-a făcut corect ($V=1$).

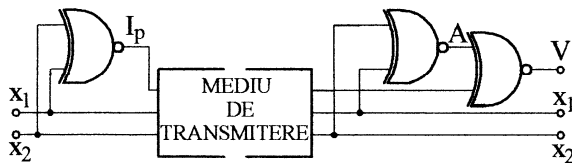
Din FCND rezultă expresia:

(III.15)

$$V = \overline{x_2} \cdot \overline{x_1} \cdot I_p + \overline{x_2} \cdot x_1 \cdot \overline{I_p} + x_2 \cdot \overline{x_1} \cdot \overline{I_p} + x_2 \cdot x_1 \cdot I_p$$

cu rescrierea: $V = I_p \cdot (\overline{x_2} \cdot \overline{x_1} + x_2 \cdot x_1) + \overline{I_p} \cdot (\overline{x_2} \cdot x_1 + x_2 \cdot \overline{x_1})$

și cu notația $A = \overline{x_2} \cdot \overline{x_1} + x_2 \cdot x_1$, pe baza rezultatelor de la (III.12), cu $\overline{A} = \overline{x_2} \cdot x_1 + x_2 \cdot \overline{x_1}$, se obține:



(III.16)

$$V = I_p \cdot \overline{A} + \overline{I_p} \cdot A$$

Adică pentru V se va utiliza în materializare simbolul funcției f_7 ($V=V(I_p, A)$) din tabelul II.11, (la fel

Figura III. 9. Rejecția datelor false cu indicator de paritate la transmiterea datelor

pentru funcția $A=A(x_2, x_1)$).

Materializarea întregului lanț de transmitere se face conform figurii III. 9.

Cu specificația că se consideră recepția datelor sigur incorectă dacă indicatorul de validare $V=0$ (chiar dacă $V=1$ nu există certitudinea totală a transmiterii corecte, cu schema propusă se asigură creșterea siguranței transmiterii datelor, în mod concret aici se detectează cert dacă *una* dintre variabile a fost afectată, și-a schimbat valoarea logică).

Pentru un vector X oarecare detecția erorilor prin bit de paritate se face numai dacă sunt viciate un *număr impar* de variabile simultan. Evident rejecția a 50 % din erori contează pe transmiterea corectă a indicatorului de paritate.

III. 3. Decodificatoare

Sunt structuri logice combinaționale cu proprietatea că activează una sau mai multe ieșiri funcție de un cuvânt de cod aplicat la intrare. Aplicațiile acestora sunt foarte diverse, legate de adresarea memoriilor, afișarea datelor, circuite de distribuire a datelor, etc..

III. 3. 1. Decodicatorul de adresă

Este o structură logică combinațională care activează ieșirea a cărei cod numeric (adresă, aici în binar) s-a

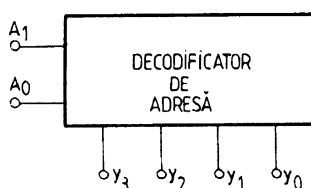


Figura III. 10.

A ₁	A ₀	y ₃	y ₂	y ₁	y ₀
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Tabelul III. 7

Este o structură logică combinațională care activează ieșirea a cărei cod numeric (adresă, aici în binar) s-a aplicat la intrare. Dacă la intrare se aplică un cod binar pe n biți, rezultă că un decodicator de adresă cu n biți va avea la ieșire 2^n biți. Figura III.10 prezintă conceptual un decodicator cu intrarea activată cu o adresă cu doi biți, a cărei sinteză se va face pe baza tabelului de adevăr III.7. Aici

componentele vectorului de intrare au fost notate cu A_1 și A_0 , vectorul Y de ieșire are $m=4$ (cu $n=2$).

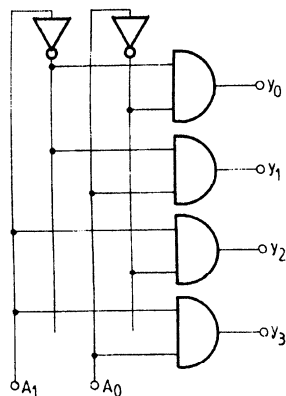


Figura III. 11.
Decodificator de adresă

Sinteza fiecărei funcții de ieșire se va face evident (număr minim de valori unu logic pe fiecare coloană) pe baza FCND (se obține direct forma minimă), conform cu:

$$y_0 = \overline{A_1} \cdot \overline{A_0} \qquad y_1 = \overline{A_1} \cdot A_0$$

$$y_2 = A_1 \cdot \overline{A_0} \qquad y_3 = A_1 \cdot A_0$$

Materializarea decodificatorului se prezintă în figura III.11.

III. 3. 2. Decodificatorul BCNZ-zecimal

Codul BCNZ –definit în capitolul I- corespunde codificării binare (cod natural) a fiecărei cifre din scrierea în sistemul zecimal (de la 0 la 9) cu utilizarea unei tetrade binare (patru biți).

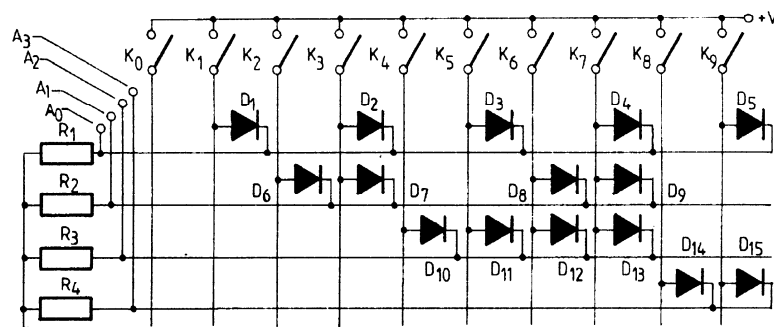


Figura III. 12. Codificator zecimal-BCNZ cu diode semiconductoare

Pentru ineditul rezolvării se prezintă mai întâi, în figura III.12, o construcție de codificator zecimal-BCNZ, cu utilizarea însă (spre deosebire de

figura III.6) a diodelor semiconductoare, construcție folosită la echipamentele mai vechi.

Dacă se activează (închide) contactul K_j atunci căderile de tensiune de pe rezistorii R_{j+1} ($j = 0 \div 3$) descriu nivelele logice ale ieșirilor A_j pe care se regăsește tetrada binară asociată intrării zecimală i . Dacă -la o tensiune $+V$ corespunzătoare- se înlocuiesc rezistorii cu diode electroluminiscente (LED-uri) sau chiar cu lămpi cu incandescență, atunci starea biților A_j poate fi descrisă și luminos.

Rolul diodelor semiconductoare plasate la intersecția liniilor și a coloanelor este de a evita influența reciprocă a intrărilor (*regula de bază la materializarea SLC este ca intrările să nu se influențeze între ele*). De exemplu, dacă dioda D_8 se înlocuiește cu un conductor, la activarea contactului K_4 , potențialul pozitiv sosit pe linia doi (prin D_7) se regăsește (prin substitutul lui D_8) pe verticala lui K_7 , la ieșire regăsindu-se codul lui $i=7$, corespunzător unei tratări false. Același fenomen are loc la străpungerea diodei D_8 . Ca și la figura III.6, și această structură generează cod fals la activarea simultană a două sau mai multe intrări (de exemplu la activarea simultană pentru K_1 și K_8 , se obține codul lui $i=9$). Un dezavantaj al materializării este tratarea cu toate ieșirile în zero logic a situațiilor „nici o intrare activată” respectiv „ K_0 activat”, acesta fiind în fapt introdus formal. Evident, codificatorul din figura III. 12 poate fi structurat pentru orice cod binar la ieșire (de exemplu codul Gray), practic –spre exercițiu- prin redenumirea contactelor.

Pentru decodificatorul conform titlului se poate utiliza materializarea din figura III.13 (dezvoltare a construcției propuse la figura III.11) prezentată direct, lăsând drept exercițiu elementele de sinteză ale acesteia.

Pe figura III.13 au fost specificate valorile variabilelor în toate punctele domeniului de definiție, pentru constituirea facilă a termenilor canonici de tip produs pentru materializarea din FCND. Evident că opțiunea materializării din FCNC ar fi nerealistă.

Acest tip de decodificator validează din cele $2^4 = 16$ stări ale vectorului de intrare $X=(A_3, A_2, A_1, A_0)$ numai primele zece, celelalte fiind considerate false, aplicate eventual la intrare sunt ignorate (nici o ieșire activată, trecută în unu logic). Construcția se numește cu rejecția datelor false.

Ca și aferent figurii III. 12, decodificatorul din figura III. 13 poate fi

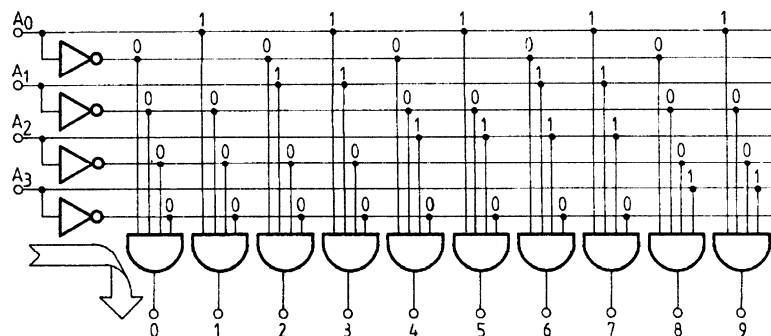


Figura III. 13. Decodificator BCNZ-zecimal

structurat –spre exercițiu- pentru aplicarea oricărui cod binar (diferit de cel natural) la intrare.

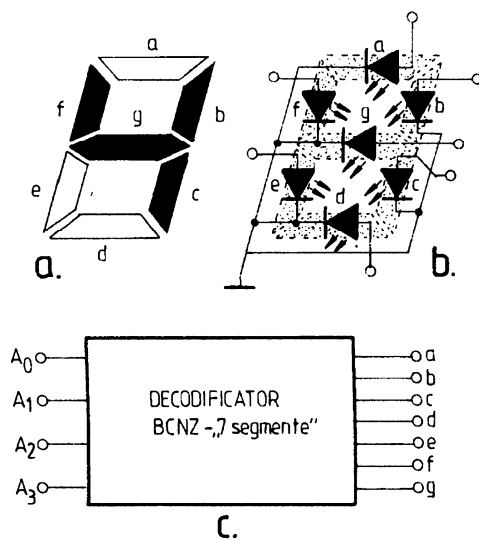


Figura III. 14. Decodificatorul BCNZ-„7 segmente”. Definiere conceptuală

III. 3. 3. Decodificatorul BCNZ-„7 segmente”

Sistemul de afișare a cifrelor zecimale utilizând codul „7 segmente” (prezentat în capitolul I) operează cel mai adesea prin intermediul unui decodificator (figura III. 14. c) care primește la intrare cifra codificată pe patru biți (tetradă binară din BCNZ, rezultat al procesării datelor, din sistemele de calcul) și furnizează la ieșire codul „7 segmente” corespunzător.

Cele șapte segmente sunt de fapt materializate cu câte o diodă electroluminiscentă (LED), dispuse

conform figurii III.14.a (pentru a asigura percepția vizuală a cifrelor zecimale, aici de exemplu cifra 4), și alimentate conform figurii III.14.b (aici diodele au catodul comun). Stările ieșirilor **a, b, c, d e, f, g** (ca nivele de tensiune) sunt aplicate anozilor diodelor corespunzătoare (aici cu convenția segment înnegrit-unu logic).

Segmentele luminoase se pot materializa și cu diode cu anodul comun, pentru construcțiile mai vechi au fost utilizate chiar lămpi cu incandescență.

De regulă structura din figura III.14 este implementată pe o construcție distinctă (de exemplu afișoare de un digit cu sau fără punct zecimal).

	BCNZ				7 segmente							CZ
	A ₃	A ₂	A ₁	A ₀	a	b	c	d	e	f	g	
1	0	0	0	0	1	1	1	1	1	1	0	0
2	0	0	0	1	0	1	1	0	0	0	0	1
3	0	0	1	0	1	1	0	1	1	0	1	2
4	0	0	1	1	1	1	1	1	0	0	1	3
5	0	1	0	0	0	1	1	0	0	1	1	4
6	0	1	0	1	1	0	1	1	0	1	1	5
7	0	1	1	0	1	0	1	1	1	1	1	6
8	0	1	1	1	1	1	1	0	0	0	0	7
9	1	0	0	0	1	1	1	1	1	1	1	8
10	1	0	0	1	1	1	1	1	0	1	1	9
11	1	0	1	0	×	×	×	×	×	×	×	(10)
12	1	0	1	1	×	×	×	×	×	×	×	(11)
13	1	1	0	0	×	×	×	×	×	×	×	(12)
14	1	1	0	1	×	×	×	×	×	×	×	(13)
15	1	1	1	0	×	×	×	×	×	×	×	(14)
16	1	1	1	1	×	×	×	×	×	×	×	(15)

Tabelul III. 8

Sinteza decodicatorului (ca SLC cu $m=7$ și $n=4$) presupune definirea tabelului de adevăr III.8, cu starea intrărilor A_i conform codului binar natural și a ieșirilor **a, b, c, d e, f, g** conform descrierii cifrelor zecimale din figura III.15.

Pe tabelul III. 8 a fost precizată (ultima coloană) și cifra zecimală **CZ** percepută vizual).

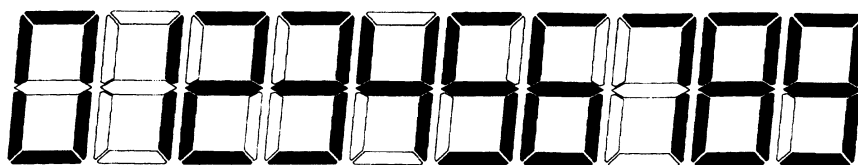


Figura III. 15. *Descrierea cifrelor zecimale pe afișorul cu șapte segmente*

Cercetând tabelul de adevăr se observă tratarea cu simbolul \times a valorilor funcțiilor **a, b, c, d e, f, g** pentru punctele domeniului de definiție pentru care $CZ > 9$ (acum formală) ($A_3A_2A_1A_0B \geq 10D$), din cele 16 puncte ale domeniului de definiție aici se folosesc numai primele 10. Dacă setul de valori A_i se regăsește întotdeauna printre primele 10 puncte, valorile funcțiilor (notate cu \times) pot fi oarecare (0 sau 1). Despre aceste funcții se spune că sunt incomplet definite. Dacă condiția $A_3A_2A_1A_0B < 10D$ nu poate fi respectată, aplicarea acestor date la intrare (aici considerate false) trebuie să găsească decodificatorul în situația de *rejecție* a acestora, cu toate segmentele stinse, simbolul \times se înlocuiește cu **0**.

La sinteza din formele canonice a funcțiilor **a, b, c, d e, f, g** și la minimizarea algebrică a acestora procedurile sunt greoaie (mai ales la utilizarea FCND) prin numărul mare de termeni canonici, la rândul lor cu număr mare de factori. O apreciere sumară asupra tabelului III. 8 recomandă evident utilizarea FCNC (prin preponderența valorilor de unu). Dacă semnele \times sunt privite ca zero logic atunci evident se preferă FCND.

Propunem în continuare o metodă de minimizare din cadrul procedurilor sistematice, cunoscută ca metoda **Veitch-Karnaugh**. În prealabil să introducem două noi concepte:

1. Conceptul de termeni (factori) canonici adiacenți

Din exemplele de minimizare algebrică prezentate s-a observat că cel mai adesea s-a aplicat principiul terțului exclus, principiul contradicției și

legile elementului neutru. Fie doi termeni canonici (utilizați în FCND), care diferă numai prin valoarea de adevăr a unei singure variabile, despre care vom spune în continuare că sunt adiacenți. De exemplu, pentru $X = (x_1, x_2, x_3, x_4)$ termenii canonici $x_4 \cdot \overline{x_3} \cdot \overline{x_2} \cdot x_1$ și $x_4 \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1}$ sunt adiacenți, variabila de adiacență (VA) fiind x_1 . Pentru X cu n componente fie doi termeni canonici adiacenți oarecare notați cu T_1 și T_2 care au variabila de adiacență VA și partea comună notată cu PCT, adică, $T_1 = VA \cdot PCT$ și $T_2 = \overline{VA} \cdot PCT$. În exemplul anterior $VA = x_1$ și $PCT = x_4 \cdot \overline{x_3} \cdot \overline{x_2}$. Cu acestea, disjuncția celor doi termeni canonici adiacenți oarecare este:

(III.17)

$$T_1 + T_2 = VA \cdot PCT + \overline{VA} \cdot PCT = PCT \cdot (VA + \overline{VA}) = PCT$$

Adică disjuncția a doi termeni canonici adiacenți are drept rezultat numai partea comună (principiul terțului exclus). Pentru cei doi termeni considerați anterior:

$$x_4 \cdot \overline{x_3} \cdot \overline{x_2} \cdot x_1 + x_4 \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1} = x_4 \cdot \overline{x_3} \cdot \overline{x_2} \cdot (x_1 + \overline{x_1}) = x_4 \cdot \overline{x_3} \cdot \overline{x_2}$$

Fie acum doi factori canonici adiacenți (utilizați în FCNC), cu dezvoltarea exemplului anterior: $x_4 + \overline{x_3} + \overline{x_2} + x_1$ și $x_4 + \overline{x_3} + x_2 + \overline{x_1}$, cu variabila de adiacență aceeași x_1 , cu generalizare F_1 și F_2 . Fie aceeași notație pentru variabila de adiacență (VA, în exemplu $VA = x_1$), iar pentru partea comună PCF, în exemplu $PCF = x_4 + \overline{x_3} + \overline{x_2}$.

Cu acestea, conjuncția a doi factori canonici adiacenți oarecare F_1, F_2 este dată de:

$$F_1 \cdot F_2 = (VA + PCF) \cdot (\overline{VA} + PCF) = VA \cdot \overline{VA} + VA \cdot PCF + PCF \cdot \overline{VA} + PCF \cdot PCF$$

Cu aplicarea principiului contradicției (primul termen zero) și a legii de idempotență (ultimul termen PCF), ultimul rezultat se scrie:

$F_1 \cdot F_2 = PCF \cdot (VA + \overline{VA} + 1) = PCF$ (principiul terțului exclus sau legele elementului neutru, factorul doi este unu logic). Deci:

$$(III.18) \quad F_1 \cdot F_2 = PCF$$

Adică conjuncția a doi factori canonici adiacenți are drept rezultat numai partea comună a acestora. Se propune ca exercițiu verificarea proprietății (III.18) pentru exemplul considerat.

Cel de al doilea concept este legat de:

2. Partiția de variabile

Acesta se referă la separarea unui șir de variabile în două grupe. Pentru șirul (aferent vectorului X), $x_n, x_{n-1}, \dots, x_2, x_1$ se consideră în general partiția $[x_n, x_{n-1}, \dots, x_p]$, $[x_{p-1}, x_{p-2}, \dots, x_2, x_1]$ cu $p = \frac{n}{2}$

(dacă n este par) sau $p = \frac{n+1}{2}$ (sau $p = \frac{n-1}{2}$) dacă n este impar. Cele două grupe vor avea –pe cât posibil– un număr egal de variabile. Pentru $X = (x_1, x_2, x_3, x_4)$, o partiție de variabile este de exemplu: $[x_4, x_3], [x_2, x_1]$.

Metoda **Veitch-Karnaugh** de minimizare presupune mai întâi o reordonare matricială a valorilor unei funcții logice, rezultând o nouă formă de reprezentare, alături de (și plecând de la) tabelul de adevăr. Pentru un argument X de n variabile al funcției logice, matricea prezintă cele 2^n puncte ale domeniului de definiție distribuite pe $2^l \times 2^m$ locații (matricea având 2^l coloane și 2^m coloane, l și m fiind numărul de variabile din prima respectiv a doua grupă a partiției, cu $l + m = n$, în exemplul anterior $l = m = 2$). O locație oarecare a matricii se localizează și se identifică prin linia și coloana la intersecția căreia se găsește. Identificarea liniilor și a coloanelor se face prin seturile de valori ale variabilelor din prima respectiv a doua grupă a

partiției. Ordonarea seturilor de valori ale variabilelor din ambele grupe ale partiției se face după codul **Gray**, la care două seturi consecutive de variabile diferă prin valoarea unei singure variabile (conform cu capitolul I prezintă proprietatea de adiacență, de fapt se poate utiliza orice cod având această proprietate, aici se preferă codul **Gray** pentru sistematica sa).

Tabelul III.9 prezintă codul **Gray** de patru variabile (ca dezvoltare a tabelului III.1), de fapt o reordonare a seturilor de valori din codul binar

x_4	x_3	x_2	x_1
0	0	0	0
0	0	0	1
0	0	1	1
0	0	1	0
0	1	1	0
0	1	1	1
0	1	0	1
0	1	0	0
1	1	0	0
1	1	0	1
1	1	1	1
1	1	1	0
1	0	1	0
1	0	1	1
1	0	0	1
1	0	0	0

Tabelul III. 9

natural, după următoarea sistematică: pe coloana variabilei x_i se trec pe primele 2^{i-1} poziții valoarea zero, urmează apoi o succesiune de câte 2^i valori unu respectiv zero logic, în limitele de ocupare a spațiului.

Pentru ordonarea fiecăreia dintre cele două grupe ale partiției din exemplul considerat (ca și pentru dezvoltarea aferentă decodificatorului în discuție) se va folosi numai porțiunea marcată a tabelului III.9.

Reordonarea valorilor funcției „a” din tabelul III.8 în matricea (numită uneori și diagrama) **Veitch-Karnaugh** se face conform figurii III.16 (aici s-au redenumit variabilele de intrare $x_i = A_{i-1}$).

Cu $l = m = 2$ matricea are patru linii și patru coloane, identificate prin seturile de valori ale partițiilor $[x_4, x_3]$ și $[x_2, x_1]$.

Reordonarea valorilor funcției „a” se face –de exemplu- conform locației de la intersecția coloanei doi cu linia doi, alipindu-se setul de identificare a coloanei cu cel al liniei, rezultând un cod binar cu patru biți,

0101B, ca set de valori pentru vectorul X, regăsit în tabelul III.8 pe linia 6 (consemnată în colțul din dreapta sus pe locația 2-2 din figura III.16) pentru care funcția „a” are valoarea 1 (consemnată în centrul locației 2-2).

Evident că -la acest stadiu al prezentării-diagrama **Veitch-Karnaugh** poate fi utilizată la fel ca și tabelul de adevăr pentru definirea termenilor (factorilor) canonici.

De exemplu, locației 2-2 (marcată pe

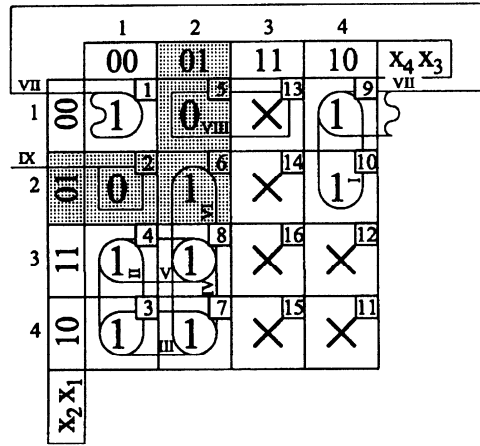


Figura III. 16. Matricea (diagrama) Veitch- Karnaugh pentru funcția „a”

figură) îi corespunde termenul canonic $\overline{x_4} \cdot x_3 \cdot x_2 \cdot \overline{x_1}$.

Pe diagramă se localizează -corespunzător definirii din FCND- toate vecinătățile de unu logic pe verticală și pe orizontală, cu condiția ca toate valorile de unu să se regăsească cel puțin în interiorul unei vecinătăți (pe figură notate cu I÷VII). Dacă scrierea din FCND a funcției „a” conform tabelului III.8 este:

(III.19)

$$a = \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_4} \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_3 \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_4} \cdot x_3 \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_3 \cdot \overline{x_2} \cdot x_1 + \overline{x_4} \cdot x_3 \cdot x_2 \cdot x_1 + x_4 \cdot \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + x_4 \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1} + x_4 \cdot \overline{x_3} \cdot \overline{x_2} \cdot x_1 + x_4 \cdot \overline{x_3} \cdot x_2 \cdot x_1 + x_4 \cdot x_3 \cdot \overline{x_2} \cdot \overline{x_1} + x_4 \cdot x_3 \cdot \overline{x_2} \cdot x_1 + x_4 \cdot x_3 \cdot x_2 \cdot \overline{x_1} + x_4 \cdot x_3 \cdot x_2 \cdot x_1$$

Descrierea aceleiași funcții dar ținând seama de vecinătățile din figura III.16 , în ordine, începând cu vecinătatea I (cu convenția: la vecinătățile de pe coloană se începe cu termenul corespunzător lui unu logic de pe linia superioară, la vecinătățile de pe linie se începe cu termenul corespunzător lui unu logic de pe coloana din stânga), este:

(III.20)

$$\begin{aligned}
\mathbf{a} = & \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_4} \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_3 \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_4} \cdot x_3 \cdot x_2 \cdot \overline{x_1} + \\
& + \langle \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} \rangle + \overline{x_4} \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1} + \langle \overline{x_4} \cdot \overline{x_3} \cdot x_2 \cdot \overline{x_1} \rangle + \\
& + \overline{x_4} \cdot x_3 \cdot \overline{x_2} \cdot \overline{x_1} + \langle \overline{x_4} \cdot x_3 \cdot \overline{x_2} \cdot \overline{x_1} \rangle + \langle \overline{x_4} \cdot x_3 \cdot x_2 \cdot \overline{x_1} \rangle + \\
& + \langle \overline{x_4} \cdot x_3 \cdot \overline{x_2} \cdot \overline{x_1} \rangle + \overline{x_4} \cdot x_3 \cdot x_2 \cdot \overline{x_1} + \langle \overline{x_4} \cdot x_3 \cdot x_2 \cdot \overline{x_1} \rangle + \\
& + \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1}
\end{aligned}$$

Analizând relația (III.20) se observă că -față de (III.19)- au apărut o serie de termeni canonici care se repetă (scrierea $\langle \rangle$ indică o repetare a termenului cu numărul de ordine i). Pe baza legii de idempotență și a comutativității (termenii apar în (III.20) scriși în altă ordine) relațiile (III.19) și (III.20) sunt identice.

În (III.20) se observă că termenii i și $i+1$ (i numai valori impare) sunt întotdeauna adiacenți, plasându-ne în condițiile relației (III.17), a cărei aplicare pentru fiecare dintre termenii menționați permite rescrierea pentru (III.20) în forma:

(III.21)

$$\begin{aligned}
\mathbf{a} = & \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} + \overline{x_4} \cdot \overline{x_3} \cdot x_2 + \overline{x_4} \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_3 \cdot \overline{x_2} + \overline{x_4} \cdot x_2 \cdot \overline{x_1} + \\
& + \overline{x_4} \cdot x_3 \cdot x_1 + \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1}
\end{aligned}$$

Față de (III.19) s-a obținut o formă cu numai șapte termeni elementari, fiecare dintre aceștia având numai trei factori. Formal scrierea (III.21) se poate face direct plecând de la figura III.16 dacă pentru fiecare

vecinătate se reține câte un termen (canonic, devenit elementar) cu $n-1$ variabile (aici $n = 4$) din care lipsește variabila de adiacență. Pentru fiecare vecinătate variabila de adiacență este cea care apare cu valori de adevăr diferite.

De exemplu în vecinătatea I variabila x_1 apare cu valori diferite (0 și 1), neschimbate rămân x_4 (=1), x_3 (=0), x_2 (=0), termenul elementar corespunzător fiind deci $\overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2}$. Este ușor de observat că pentru vecinătățile definite pe coloană variabila de adiacență trebuie căutată între linii, respectiv între coloane pentru vecinătățile definite pe linie.

Să reluăm termenii 2, 3, 4, 5 din (III. 21) cu rescrierea în ordinea 2, 4, 3, 5: $\overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} + \overline{x_4} \cdot \overline{x_3} \cdot x_2 + \overline{x_4} \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_2 \cdot x_1$. Cu observația că din nou termenii apar doi câte doi adiacenți, se obține:

$$\begin{aligned} \text{(III.22)} \quad & \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} + \overline{x_4} \cdot \overline{x_3} \cdot x_2 + \overline{x_4} \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_2 \cdot x_1 = \overline{x_4} \cdot \overline{x_2} + \overline{x_4} \cdot x_2 = \\ & = \overline{x_4} \cdot x_2 \end{aligned}$$

Același rezultat se obține dacă în figura III.16 se consideră o vecinătate unică, rectangulară, incluzând vecinătățile II, III, IV, V, corespunzătoare termenilor menționați. Acestei vecinătăți îi va corespunde un termen elementar ce conține numai variabilele ce apar neschimbate, aici x_4 (=0, între coloane x_3 apare cu valori diferite) și x_2 (=1, între linii x_0 apare cu valori diferite). Se obține deci termenul elementar $\overline{x_4} \cdot x_2$. Constatarea admite generalizare, și rămâne valabilă chiar dacă vecinătatea rectangulară are dimensiuni diferite pe orizontală și pe verticală (a se vedea figura III.34).

Cu rezultatele din (III.22) relația (III.21) se rescrie:

$$\begin{aligned} \text{(III.23)} \quad & \overline{a} = \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} + \overline{x_4} \cdot \overline{x_3} \cdot x_2 + \overline{x_4} \cdot x_2 \cdot \overline{x_1} + \overline{x_4} \cdot x_2 \cdot x_1 \\ & a = \overline{A_3} \cdot \overline{A_2} \cdot \overline{A_1} + \overline{A_3} \cdot A_1 + \overline{A_3} \cdot A_2 \cdot A_0 + \overline{A_2} \cdot A_1 \cdot A_0 \end{aligned}$$

Forma (III. 23) –cu a doua scriere revenind la notația inițială a variabilelor- poate fi considerată ca rezultat al minimizării relației (III.19), dedusă numai pe baza utilizării diagramei **Veitch-Karnaugh**, în esență utilizând noi proprietăți de structurare a informației din tabelul de adevăr. După cum va fi arătat ulterior există situații –de definiere a funcției- în care metoda **Veitch-Karnaugh** nu se poate aplica (nu se pot defini vecinătăți). Să reținem modul de definiere a vecinătății **VII**, pentru valorile unu plasate la capetele liniei 1, corespunzătoare ultimilor doi termeni (canonici adiacenți) din (III.20). Dacă apar valori de unu logic izolate, acestea se reflectă prin termeni canonici corespunzători (formal prin vecinătăți de un singur element).

Definirea funcției „a” se poate face cu utilizarea aceleiași diagrame din figura III.16, dar plecând de la **FCNC**, pe baza vecinătăților de zero logic, pe figură notate cu **VIII** și **IX** (chenar rectangular). Deoarece simbolurile \times descriu o valoare indiferentă (0 sau 1) a funcției, acesta se consideră zero în vecinătatea **VIII**. Fiecare vecinătate descrie câte doi factori adiacenți (având proprietatea (III.18)), cu scrierea funcției „a”:

(III.24)

$$a = (x_4 + \overline{x_3} + x_2 + x_1) \cdot (\overline{x_4} + \overline{x_3} + x_2 + x_1) \cdot (x_4 + x_3 + x_2 + \overline{x_1})$$

S-a respectat aceeași ordine de scriere ca și pentru (III.20), corespunzător definirii factorilor canonici, ultimul termen corespunde „vecinătății” **IX**. Cu x_4 variabila de adiacență în primii doi factori, (III. 24) devine:

$$(III.25) \quad \begin{aligned} a &= (\overline{x_3} + x_2 + x_1) \cdot (x_4 + x_3 + x_2 + \overline{x_1}) \\ a &= (\overline{A_2} + A_1 + A_0) \cdot (A_3 + A_2 + A_1 + \overline{A_0}) \end{aligned}$$

Dacă relația (III.23) este cu rejecția datelor false (cu toate simbolurile \times înlocuite cu zero, aplicarea combinațiilor $A_3A_2A_1A_0B \geq 10D$ determină stingerea tuturor segmentelor), relația (III.25) –cu a doua scriere revenind la notația inițială a variabilelor- nu realizează acest lucru, la sinteză

simbolurile \times au fost ignorate (contând totdeauna pe o combinație $A_3A_2A_1A_0B < 10D$). Se propune ca exercițiu determinarea formei din

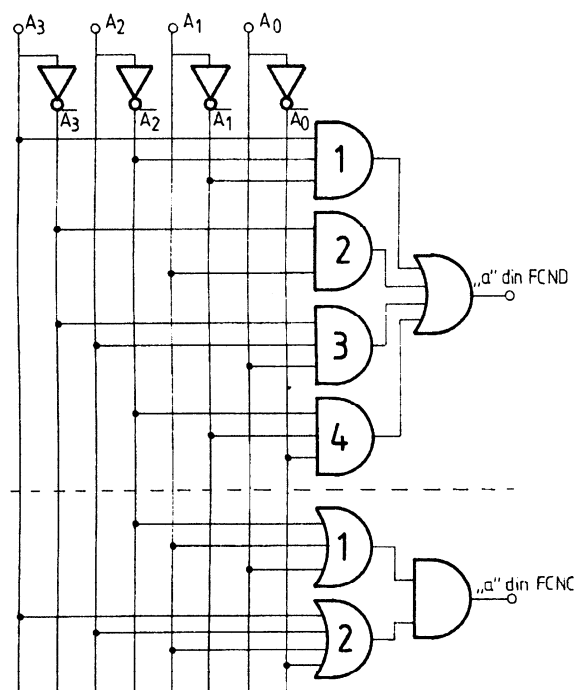


Figura III. 17. Materializări ale funcției „a”

FCNC, cu rejecția datelor false.

Materializarea celor două forme pentru funcția „a” se prezintă în figura III. 17.

Poarta **i** materializează termenul (factorul) **i** din relația corespunzătoare.

Asemănător procedurilor prezentate se poate face sinteza, minimizarea și materializarea celorlalte segmente. În practică există circuite integrate digitale care înglobează întregul decodificator.

Ca element de istorie a prezentării, cu utilitate în aplicații locale (de exemplu afișarea rezultatelor la competițiile sportive), ca dezvoltare a construcției propuse în figura III.12, se prezintă în figura III.18 un (de)codificator zecimal-„7 segmente”.

Închiderea contactului K_i implică alimentarea diodelor electroluminiscente corespunzătoare a segmentelor **a**, **b**, **c**, **d**, **e**, **f**, **g** pentru percepția cifrei zecimale **i**. Rămân valabile toate considerațiile făcute în orizontul figurii III.12 referitoare la rolul diodelor semiconductoare și la activarea simultană a două sau mai multe contacte.

Segmentele **a, b, c, d, e, f, g** se pot descrie și folosind alte tipuri de surse de radiație luminoasă în spectrul vizibil (lămpi cu incandescență, sau cu

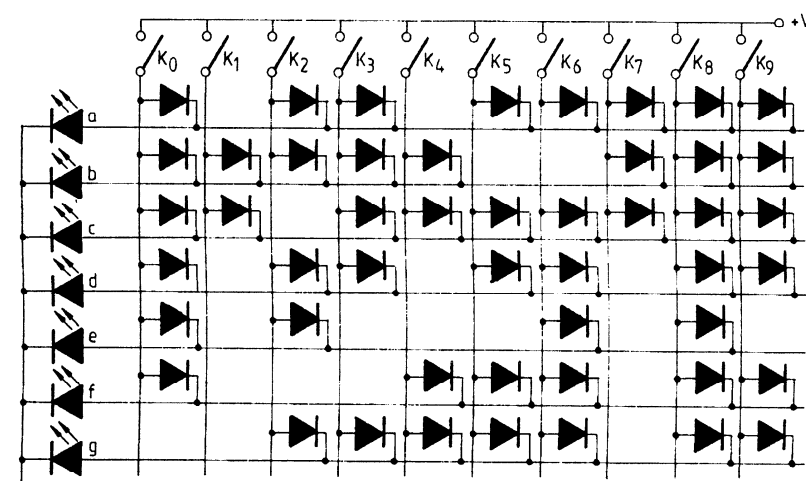


Figura III. 18. (De)codificatorul zecimal-„7 segmente” cu diode semiconductoare

descărcare în gaze).

Din cele $2^7 = 128$ combinații posibile pentru starea celor șapte segmente, aici se folosesc numai 11 (simbolurile pentru cele zece cifre plus „starea toate stinse”). Uneori se pot imagina și alte simboluri, folosite la afișare pentru descrierea unor stări dintr-un sistem monitorizat (de exemplu la aparatura de reproducere prin procedeul xerox, pentru semnalizarea stărilor: lipsă hartie, lipsă toner, temporizare pentru încălzire, avarie neprecizată, etc.).

III. 4. Multiplexoare

Sunt structuri logice combinaționale ale căror intrări se structurează ca intrări de date și ca intrări de adrese. Multiplexoarele (MUX) au o singură ieșire la care se regăsește starea (valoarea logică) acelei **intrări de date** care a fost selectată prin **intrările de adresă**. Frecvent intrările de adresă sunt structurate ca entitate numită și cuvânt de adresă. Cu un cuvânt de adresă cu **n** biți se pot codifica 2^n stări, deci se pot selecta 2^n intrări.

III 4. 1. Multiplexorul cu două intrări

Utilizează un cuvânt de adresă cu un singur bit, și este descris conceptual în figura III.19 a. Sinteza acestuia se face pe baza tabelului de

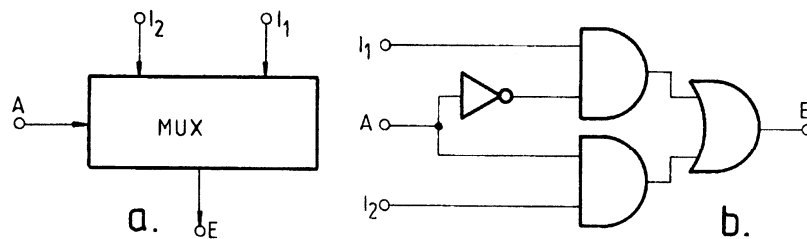


Figura III. 19. Multiplexorul cu două intrări. Concept (a), materializare (b)

adevăr III.10, în care ieșirea $E = E(A, I_2, I_1)$ copie starea intrării I_1 sau I_2 după cum intrarea de adresă este în zero (zona marcată pe tabel) sau unu logic. Pe baza FCND:

$$(III.26) \quad E = \bar{A} \cdot \bar{I}_2 \cdot I_1 + \bar{A} \cdot I_2 \cdot I_1 + A \cdot I_2 \cdot \bar{I}_1 + A \cdot I_2 \cdot I_1$$

Se observă adiacența termenilor 1 cu 2 și 3 cu 4, ca atare:

$$(III. 27) \quad E = \bar{A} \cdot I_1 + A \cdot I_2$$

Materializarea multiplexorului cu două intrări se prezintă în figura III.19. b.

Legat de tabelul III.10 și relația (III.27), deoarece atunci când este selectată una dintre intrări ieșirea este indiferentă față de cealaltă intrare, sinteza multiplexorului se poate face și pe baza unui tabel III.11 de adevăr simplificat, în care liniile 1÷4 și 5÷8 din tabelul III. 10 sunt descrise cu liniile 1, 2 și 3, 4 din tabelul III.11, simbolul \times arată că variabila de intrare poate fi zero sau unu (înlocuit ca atare se obține tabelul III.10). Dacă la sinteza din

A	I ₂	I ₁	E
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Tabelul III. 10

A	I ₂	I ₁	E
0	×	0	0
0	×	1	1
1	0	×	0
1	1	×	1

Tabelul III. 11

FCND pentru E, factorul corespunzător marcării cu simbolul × se ignoră în expresia termenului canonic, atunci se obține:

(III.28)

$$E = \bar{A} \cdot I_1 + A \cdot I_2$$

Adică aceeași expresie cu cea descrisă de (III.27), procedura fiind utilizată mai departe pentru dezvoltare după cum urmează:

III 4. 2. Multiplexorul cu patru intrări

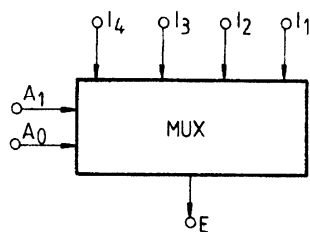


Figura III. 20.

Este descris conceptual în figura III.20, utilizează un cuvânt de adresă cu doi biți, cu descrierea funcționării pe baza tabelului III.12. (realizat conform considerentelor de la tabelul III.11).

Selecția accesului intrării I_i la ieșirea E se face cu cuvântul de adresă $A_1A_0B + 1 = i$. Evident că selecția se poate face și pe alte criterii.

La sinteza pe baza FCND pentru funcția $E = E(A_1, A_0, I_4, I_3, I_2, I_1)$ se obține:

(III.29)

$$E = \overline{A_1} \cdot \overline{A_0} \cdot I_1 + \overline{A_1} \cdot A_0 \cdot I_2 + A_1 \cdot \overline{A_0} \cdot I_3 + A_1 \cdot A_0 \cdot I_4$$

A_1	A_0	I_4	I_3	I_2	I_1	E
0	0	x	x	x	0	0
0	0	x	x	x	1	1
0	1	x	x	0	x	0
0	1	x	x	1	x	1
1	0	x	0	x	x	0
1	0	x	1	x	x	1
1	1	0	x	x	x	0
1	1	1	x	x	x	1

Tabelul III. 12

III. 5. Demultiplexoare

Sunt structuri logice combinaționale cu funcționare complementară multiplexoarelor.

Demultiplexoarele (DEMUX) au o singură intrare de date și mai multe ieșiri. Prin selectare cu un cuvânt de adresă (și acesta ca element de intrare), starea intrării se poate regăsi pe una (oricare) dintre ieșiri. Cu un cuvânt de adresă cu n biți poate fi selectat accesul intrării către 2^n ieșiri. Starea ieșirii neselectate se consideră zero logic.

Cu materializarea conform figurii III. 21.

Utilitatea multiplexoarelor constă în aceea că mai multe intrări (de date) pot avea acces selectiv (condiționat de starea cuvântului de adresă) către o ieșire comună careia îi transmite starea logică (conform aplicațiilor ce vor fi prezentate ulterior).

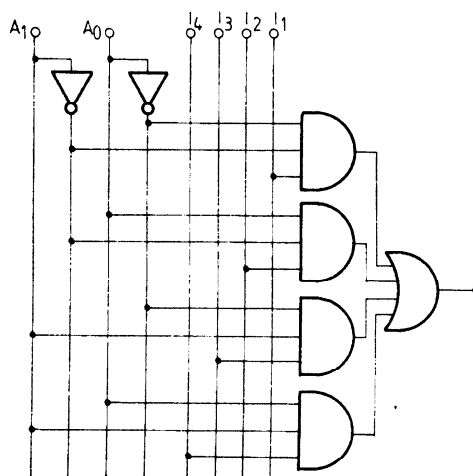


Figura III. 21. Multiplexorul cu patru intrări

În afara aplicațiilor propuse ulterior, demultiplexoarele se aplică frecvent în structurile de accesare a memoriilor. Ca și la structurile precedente, se face prezentarea graduală după cum urmează:

III. 5. 1. Demultiplexorul cu două ieșiri

Demultiplexorul cu două ieșiri este prezentat conceptual în figura III. 22, cu sinteza funcțiilor E_2, E_1 pe baza FCND din tabelul de adevăr III.13. Cu

$A = 0$ ieșirea E_1 copie starea intrării, cu $A = 1$ ieșirea E_2 copie starea intrării

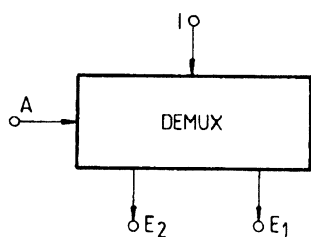


Figura III. 22.

A	I	E_2	E_1
0	0	0	0
0	1	0	1
1	0	0	0
1	1	1	0

Tabelul III. 13

(conform zonelor marcate pe tabelul de adevăr). Ieșirea neselectată se află în zero logic indiferent. Fiecare dintre cele două ieșiri vor fi definite cu:

(III.30)

$$E_1 = \bar{A} \cdot I \quad E_2 = A \cdot I$$

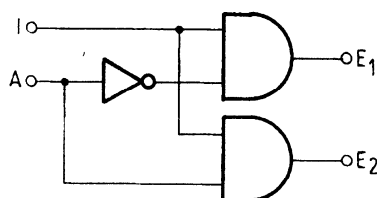


Figura III. 23. Demultiplexorul cu două ieșiri

Materializarea demultiplexorului cu două ieșiri se prezintă în figura III.23.

III. 5. 2. Demultiplexorul cu patru ieșiri

Este prezentat conceptual în figura III.24, cu funcționarea descrisă în tabelul III.14. Aici starea intrării I se transmite ieșirii E_j cu $j = A_1A_0B$, conform

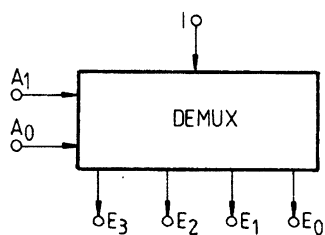


Figura III. 24.

zonelor marcate în tabel, cu $E_k = 0$ pentru $k \neq j$. Definierea analitică pentru fiecare dintre ieșiri rezultă din FCND conform cu:

(III.31)

$$E_0 = \overline{A_1} \cdot \overline{A_0} \cdot I \quad E_1 = \overline{A_1} \cdot A_0 \cdot I \quad E_2 = A_1 \cdot \overline{A_0} \cdot I \quad E_3 = A_1 \cdot A_0 \cdot I$$

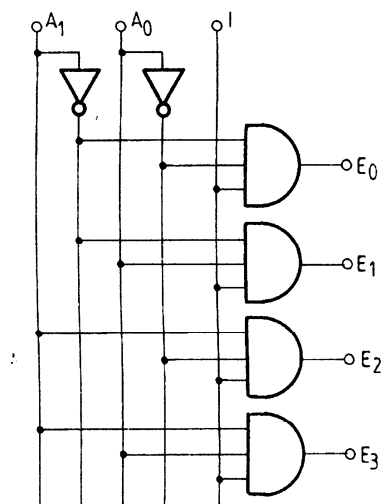


Figura III. 25. Demultiplexorul cu patru ieșiri

ționale de genul celor din enunț, cu număr mare și foarte mare de

A_1	A_0	I	E_3	E_2	E_1	E_0
0	0	0	0	0	0	0
0	0	1	0	0	0	1
0	1	0	0	0	0	0
0	1	1	0	0	1	0
1	0	0	0	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	0	0
1	1	1	1	0	0	0

Tabelul III. 14

Materializarea demultiplexorului cu patru ieșiri se prezintă în figura III 25.

III. 6. Aplicații cu multiplexoare și demultiplexoare

III. 6. 1. Extinderea capacității multiplexoarelor și demultiplexoarelor

În multe aplicații (memorii, sisteme de afișare, dispozitive de intrare/ieșire în/din calculatoare) sunt necesare structuri logice combinaționale de genul celor din enunț,

intrări(MUX)/ieșiri(DEMUX). Rezolvarea sintezei și a materializării acestora în modul arătat anterior este neproductivă, preferată fiind dezvoltarea cu asocierea ierarhică, pornind de exemplu de la structuri de MUX (DEMUX) cu număr fixat de intrări/ieșiri, eventual chiar materializate fizic.

Un exemplu în acest sens îl constituie construcția unui multiplexor cu 16 intrări folosind ca entități structurale multiplexoare cu câte patru intrări, conform figurii III.26.

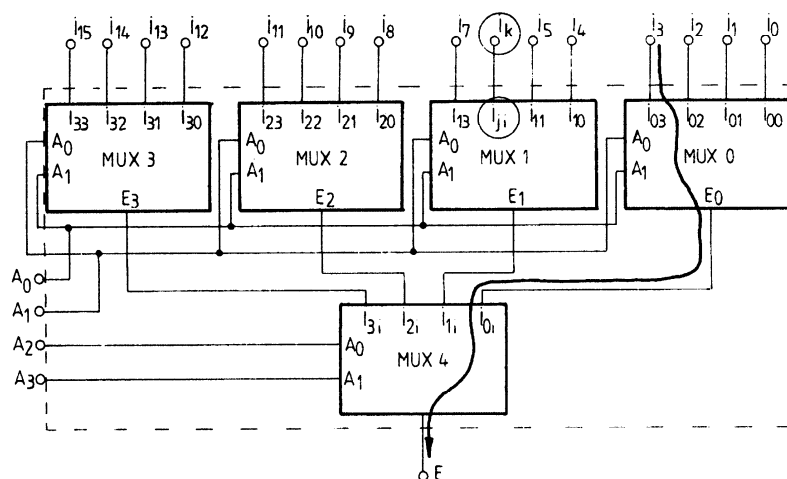


Figura III. 26. Extinderea capacității multiplexoarelor.
Multiplexorul cu 16 intrări

Multiplexorul –conform titlului, localizat prin entitatea punctată– utilizează pentru cele $2^4=16$ intrări un cuvânt de adresă cu 4 biți. Cele 16 intrări sunt tratate primar prin intermediul a patru multiplexoare, cu legarea intrării I_k (notație externă, $k=0\div 15$) la intrarea I_{ji} (notație internă, $j = 0\div 3$, $i = 0\div 3$), cu corespondența: $k|_{10} = ji|_4$, adică $k = j \cdot 4^1 + i \cdot 4^0$.

Tratarea (selecția) primară se referă la prescrierea valorii pentru variabila i cu ajutorul biților A_0 și A_1 (există o notație externă a acestora și una internă generică, pentru fiecare multiplexor). La ieșirea E_j a multiplexorului MUX_j ($j = 0\div 3$) are acces intrarea I_{ji} . Cu $i=2$, spre exemplu, (cu j deocamdată oarecare), se realizează legăturile

$I_2 = I_{02} \rightarrow E_0$, $I_6 = I_{12} \rightarrow E_1$, $I_{10} = I_{22} \rightarrow E_2$, $I_{14} = I_{32} \rightarrow E_3$, agreate la selecție fiind deci numai intrările I_2, I_6, I_{10}, I_{14} . Dintre acestea va fi aleasă (pentru transmiterea către ieșirea E), acea intrare decisă pe baza selecției secundare, legată de precizarea valorii lui j , cu ajutorul biților A_2, A_3 din cuvântul de adresă, aplicați pe intrările de selecție din MUX_4 (în starea precizată anterior, prin transmiterea ieșirilor E_j către MUX_4 , intrările acestuia comunică în ordine cu intrările I_2, I_6, I_{10}, I_{14}).

Dacă $j=0$ atunci (cu $i=2$) $k=2$ și $I_2 \rightarrow E$, dacă $j=1$ atunci $k=6$ și $I_6 \rightarrow E$, dacă $j=2$ atunci $k=10$ și $I_{10} \rightarrow E$, dacă $j=3$ atunci $k=14$ și $I_{14} \rightarrow E$.

Dacă $i=3$ și $j=0$ atunci $k=3$ (selecția secundară presupune alegerea multiplexorului MUX_0) cu $I_3 \rightarrow E$ (conform figurii). Dacă se dorește selecția intrării I_{13} , cu $k = 13$, atunci (pe baza algoritmului expus la (I.8) pentru sistemul de numerație cu baza 4) $j=3$ și $i=1$. Deoarece $i|_{10} = A_1 A_0|_2$ și $j|_{10} = A_3 A_2|_2$, adică $k|_{10} = A_3 A_2 A_1 A_0|_2$, pe baza aceluiași algoritm, structura cuvântului de adresă va fi **1101B** ($13 = 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0$).

Pe aceleași considerente (dintre care este evident cel al ierarhizării arborescente) se pot imagina structuri extinse pentru un număr mai mare de intrări. Se propune drept exercițiu sinteza unui demultiplexor cu 16 intrări.

III. 6. 2. Transmiterea serie a informațiilor

Cele două tipuri de structuri logice combinaționale prezentate (**MUX**, **DEMUX**) pot fi utilizate pentru raționalizarea utilizării resurselor de dialog la transmiterea informațiilor printr-un mediu cu restricții.

Să presupunem conform figurii III.27 necesitatea structurării unei modalități de dialog între două centre, **A** și **B**.

Un utilizator oarecare arondat unei intrări I_j^t (pe care o poate plasa în zero sau unu logic) aferente centrului A dorește să comunice în sensul săgeții cu un utilizator oarecare arondat unei ieșiri E_k^t ($j = 0 \div l$, $k = 0 \div m$, în general $l \neq m$) aferente centrului B.

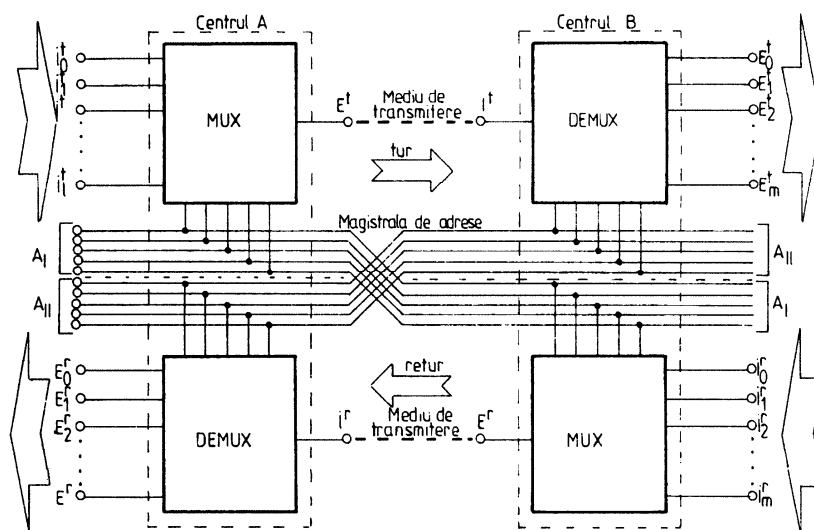


Figura III. 27. Structură cu MUX-DEMUX pentru transmiterea serie a informației

Comunicarea presupune ca starea intrării I_j^t să se transmită numai ieșirii E_k^t . Dacă nivelele logice sunt privite ca nivele de tensiune atunci această comunicare se poate face prin câte doi conductori electrici, pe principiul „fiecare cu fiecare” fiind necesari $2 \cdot (l+1) \cdot (m+1)$ conductori. De exemplu pentru $l = m = 127$ (128 de utilizatori din orașul A doresc comunicarea cu 128 de utilizatori din orașul B) sunt necesari 32768 conductori, iar dacă cele $(l+1) \cdot (m+1)$ legături au fir de masă comună sunt necesari numai $(l+1) \cdot (m+1) = 16384+1=16385$ conductori. Evident această soluție este nerațională din cauza volumului fizic al mediului de transmitere coroborat cu distanța dintre cele două centre.

Din cauza probabilității foarte mici ca o legătură oarecare să se realizeze la un moment dat (în majoritatea timpului suportul fizic nu este utilizat) este rațională utilizarea unui mediu de transmitere cu numai doi conductori (dintre care unul de masă), la care să aibă acces orice intrare către orice ieșire dar nesimultan, pe rând, serial, o singură legătură la un moment dat (protocolul de acces nu face obiectul acestei prezentări). Apare evidentă condiționarea accesului (dincolo de evitarea suprapunerii utilizatorilor) în sensul selecției utilizatorului de intrare și a celui de ieșire.

Aceste deziderate se realizează dacă intrările din centrul **A** sunt tratate cu ajutorul unui multiplexor (cu **l** intrări) către ieșirea E^t (intrarea în mediul de transmitere, aici conductorul de masă nu a fost figurat), și dacă ieșirea I^t din mediul de transmitere este deservită de către un multiplexor cu **m** ieșiri. Pentru selecția în MUX este folosit cuvântul de adresă A_I (aici reprezentat formal), pentru selecția în DEMUX este folosit cuvântul de adresă A_{II} (aici reprezentat formal). Pentru exemplul menționat ambele cuvinte de adresă vor avea câte șapte biți ($2^7 = 128$). Dacă decizia de selecție se face la centrul **A** atunci către centrul **B** se transmite numai cuvântul A_{II} , pentru exemplul dat comunicația se va face utilizând un număr total de 9 conductori (unul pentru date, șapte pentru selecția la DEMUX centrul **B**, unul de masă).

Pentru comunicația bilaterală (de la centrul **A** la centrul **B**) se completează schema din figura III. 27 cu calea de retur, cei $m + 1$ utilizatori din centrul **B** pot răspunde sau interoga cei $l + 1$ utilizatori din centrul **A** dacă este utilizat pentru intrare un MUX iar pentru ieșire un DEMUX, pentru selecția cărora se utilizează în ordine cuvintele de adresă A_I respectiv A_{II} (utilizatorul **k** din centrul **B** utilizează ieșirea E_k^t pentru recepție și intrarea I_k^r pentru emisie, utilizatorul **j** din centrul **A** utilizează intrarea I_j^t pentru emisie și ieșirea E_j^r pentru recepție). Pentru exemplul dat, între cele două centre de comunicație este necesară utilizarea a 17 conductori (doi pentru tur/retur mediu de transmitere, patrusprezece pentru cele două cuvinte de comandă structurate aici ca magistrală de adrese, unul pentru masă).

Dacă ieșirea E_k^t se leagă la intrarea I_k^r atunci se poate face testarea simultană a celor două medii de transmitere, dacă pe intrarea I_j^t (cu j descris prin cuvântul de adresă A_I) se aplică un nivel logic transmis către E_k^t (cu k descris prin cuvântul de adresă A_{II}), acesta trebuie regăsit (dacă transmisia s-a făcut corect) pe ieșirea E_j^r . Asemănător se poate face verificarea dinspre centrul B . Evident că cele două centre pot comunica și independent pe cele două sensuri.

Dacă toate ieșirile din DEMUX la centrul B se leagă la intrările corespondente ale MUX și se structurează un cuvânt de adresă prin alipirea celor două părți A_I și A_{II} , la parcurgerea ordonată a tuturor combinațiilor acestui cuvânt există posibilitatea testării tuturor legăturilor posibile în dublu sens.

Dacă $I = m$ și se dorește transmiterea unui cuvânt (de date) cu $I + 1$ biți din A în B atunci acesta se aplică pe intrări cu convenția „bitul i ($i = 0 \div I$) la intrarea I_i^t ”. Cu cele două cuvinte de adresă identice, parcurgând întreg setul ordonat de (aceleași) valori atunci cuvântul de date se transmite bit cu bit, pe rând, către centrul B , bitul i regăsindu-se pe ieșirea E_i^t , unde poate fi memorat (cu structuri prezentate ulterior) pentru a fi reconstituit.

Informația vehiculată între cele două centre poate fi mult mai complexă decât cea legată de simpla transmitere a unor stări logice. Astfel, pe principiul secvențializării, al unui protocol de comunicație predefinit, prin mediul de transmitere pot fi vehiculate -de exemplu- conform figurii III.28 a. trenuri de impulsuri (grupe de impulsuri, un impuls fiind descris de succesiunea zero-unu-zero, numite și trenuri de impulsuri, cu pauze între ele).

Fiecare tren de impulsuri este particularizat prin numerele de impulsuri (primul tren este detaliat în figura III. 28 b.), în figura III. 28 a. aceste numere descriu poziția literei corespunzătoare din alfabet. Dacă emițătorul realizează codificarea literă/număr receptorul realizează decodificarea număr/literă, în cazul de față mesajul transmis fiind “HELLO”.

În fapt acestea au fost rațiunile apariției alfabetului MORSE. Serializarea informației stă la baza comunicațiilor de date începută istoric cu teleimprimatoarele (aparatele telex) și exploatată la extrem de procedurile de dialog dintre calculatoare intermedicate de rețeaua telefonică.

Există aplicații la care se utilizează același mediu de transmitere

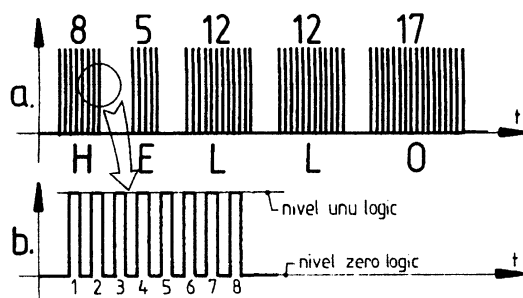


Figura III. 28. *Serializarea informațiilor complexe*

pentru comunicația în ambele sensuri, eventual cu construcții de **MUX-DEMUX** ce acceptă circulația informației în ambele sensuri (un **MUX** la transmitere devine **DEMUX** la recepție și reciproc). Mai mult există posibilitatea ca și cuvintele de adresă să

fie vehiculate pe același mediu de transmitere (pe considerentele figurii III.28 se definește un caracter de start și unul de stop informație, respectiv câte un caracter de start/stop transmitere adrese, se trimite întâi adresa apoi mesajul) între cele două centre se lucrează utilizând numai doi conductori. Acesta este de fapt principiul de lucru al unei centrale telefonice (telegrafice) respectiv al comunicației dintre calculatoare pe rețea și la mare distanță (cu utilizarea liniilor telefonice), dezavantajul serializării (timp de așteptare legați de deservirea pe rând a utilizatorilor) fiind surmontat prin viteza foarte mare de lucru (trenurile cu impulsuri extrem de scurte).

III. 6. 3. Localizarea prin contact pe rețea matricială plană

Să presupunem o grupare de 16 taste numerice conform figurii III.29, fiecare dintre ele acționând câte un contact normal deschis.

Această grupare este utilizată în construcția perifericelor de intrare în sistemele de operare, și prin extensie poate fi asimilată tastaturilor alfanumerice ale calculatoarelor (keyboards). Se pune problema sintezei unei structuri de identificare a tastei apăsate (concretizată prin închiderea

contactului corespunzător) la un moment dat, identificarea constând de exemplu în determinarea numărului de ordine al tastei apăsate, număr utilizat ulterior pentru efectuarea unor comenzi prestabilite.

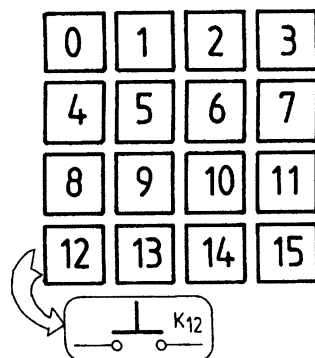


Figura III. 29. Grupare de taste

Identificarea se poate face conform figurii III.30 a. utilizând o structură dezvoltată în jurul unui multiplexor cu 16 intrări. Contactele k_i ($i = 0 \div 15$) sunt legate în paralel între o intrare comună A plasată în unu logic (aici nivelele logice sunt privite ca nivele de tensiune) și fiecare dintre intrările multiplexorului, la care convenim că o

intrare al cărei contact nu este acționat –lăsată în gol- se află în zero logic.

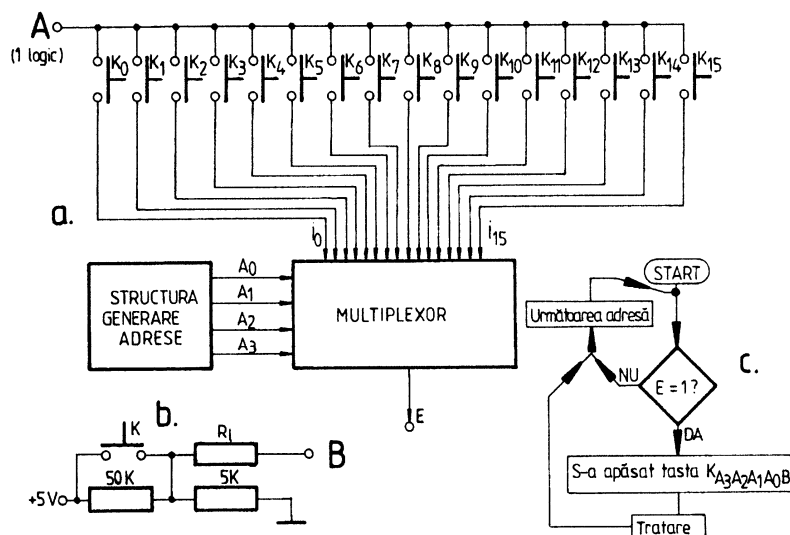


Figura III. 30. Asigurarea identificării tastei apăsate cu ajutorul unui multiplexor

Această convenție înlocuiește –formal- o construcție mai complicată, conform figurii III.30 b, cu care fiecare dintre intrările din multiplexor sunt atacate cu

câte o intrare **B**. Cu contactul **K** –aici generic- deschis, potențialul din **B** (față de masă) –dacă curentul cerut de fiecare intrare este foarte mic, influența rezistorului de limitare R_i este neglijabilă- este $5V \cdot 5/55 = 0,45V$ un potențial suficient de mic pentru a fi considerat zero logic. Cu **K** închis potențialul devine $5V$, corespunzător unei valori de unu logic.

O structură de generare a adreselor asigură parcurgerea setului complet al cuvântului de adresă cu patru biți, toate combinațiile din aproape în aproape, ciclic (atingerea stării **1111B** duce la reluarea de la **0000B**). In capitolul referitor la structurile logice secvențiale se va vedea că o asemenea structură se numește numărător direct cu patru biți.

Să convenim că în orice moment nu poate exista decât cel mult o tastă acționată. La parcurgerea setului ordonat de valori pentru cuvântul de comandă cu $i = A_3A_2A_1A_0B$, fiecare dintre intrările I_i au pe rând acces la ieșirea **E**. Dacă $E=1$ atunci contactul K_i a fost acționat, valoarea i fiind reținută ca rezultat al identificării, al cărei algoritm este redat în schema logică din figura III.30 c.

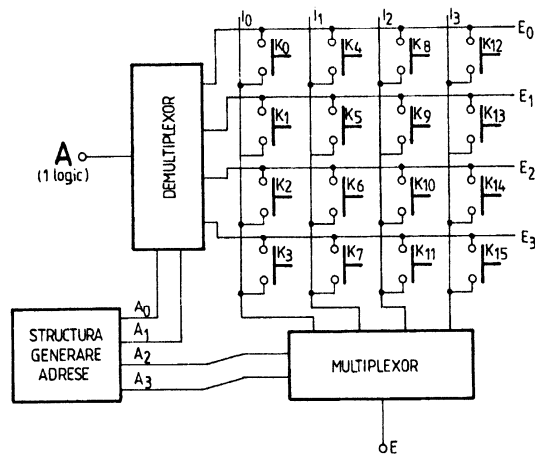


Figura III. 31. Identificarea prin organizare pe rețea matricială plană

și de utilizarea unui multiplexor cu 16 intrări, modalitatea de identificare propusă poate fi perfecționată conform cu figura III.31.

Se definește o rețea matricială cu patru conductori orizontali și patru verticali. Pentru fiecare punct de intersecție este prevăzut câte un contact

De exemplu, dacă K_4 este acționat, pentru toate valorile i ieșirea **E** va fi zero logic cu excepția situației $i=4$. Prin testarea permanentă a situației intrărilor se realizează de fapt o supraveghere a tastelor.

Din cauza dezavantajelor legate de generarea stărilor logice (figura III. 30 b)

normal deschis, corespunzător fiecărei taste (și în fapt corespunzător dispunerii acestora din figura III.29). Conductorii orizontali sunt legați la ieșirile E_0, E_1, E_2, E_3 ale unui demultiplexor cu patru ieșiri, a cărei intrare A se pune în unu logic (de exemplu utilizând montajul –numai unul singur!– din figura III.30 b, cu ieșirea B legată la intrarea A din figura III.31).

Conductorii verticali sunt legați la intrările I_0, I_1, I_2, I_3 ale unui multiplexor cu patru intrări. O structură de generare a unui cuvânt de adresă cu patru biți, (exact în aceleași condiții cu figura III.30 a) asigură selecția pentru demultiplexor (cu primii doi biți) și pentru demultiplexor (cu ultimii doi biți). Numerotarea contactelor s-a făcut în legătură cu logica selecției. La intersecția orizontalei E_i cu verticala I_j se plasează contactul K_k unde $k = j \cdot 4^1 + i \cdot 4^0$, cu $i = A_1 \cdot 2^1 + A_0 \cdot 2^0$ și $j = A_3 \cdot 2^1 + A_2 \cdot 2^0$, de unde valoarea indicelui: $k = A_3 \cdot 2^3 + A_2 \cdot 2^2 + A_1 \cdot 2^1 + A_0 \cdot 2^0 = A_3 A_2 A_1 A_0 B$.

Identificarea se face exact cu aceleași proceduri, legate și de schema logică din figura III. 30 c. Cu cuvântul de adresă 0000B se injectează un unu logic pe prima orizontală, ($i = 0$ aritmetic, $E_0 = 1$ ca stare logică, aceasta copie intrarea A), în timp ce multiplexorul transmite starea conductorului legat la verticala I_0 ($j = 0$). Se spune că se testează starea contactului K_0 (dacă acesta este închis atunci orizontala E_0 este în legătură cu verticala I_0 , în consecință $E = 1$). Pentru următorul set al cuvântului de comandă (0001B) se păstrează verticala ($j = 0$) și se trece la următoarea orizontală ($i = 1$), se testează K_1 . După epuizarea tuturor orizontalelor (cu adresa 0011B), se trece la a doua verticală și la prima orizontală (cu adresa 0100B), ș.a.m.d..

După testarea contactului K_{15} (cu adresa 1111B), ciclul se reia. Pentru tastaturile calculatoarelor timpul complet de baleiere este de ordinul milisecundelor. Codul tastei apăsată (adresa $k = A_3 A_2 A_1 A_0 B$) este reținut în structuri corespunzătoare de memorie, pentru prelucrare.

Sistemul are nete avantaje față de construcția propusă la figura III.30, fie și numai legat de înlocuirea multiplexorului (complicat, vezi construcția

din figura III.26). Evident construcția admite extindere, pentru o matrice de taste de orice dimensiuni (chiar neregulată), dintre care unele au semnificație numerică, altele semnificație literală), etc.. În afara calculatoarelor sistemul se utilizează ca periferic pentru telefoanele digitale, interfoane de acces, etc..

Dacă matricea are dimensiuni suficient de mari atunci fiecare dintre contacte poate avea și o semnificație pozițională prin coordonatele x, y față de unul din colțurile matricii (cea mai adecvată situație pentru titlul aplicației), pentru dezvoltarea unor aplicații de tipul ecranelor senzoriale (calculatoare cu tastatura materializată virtual pe monitor), interfețe de desenare de tipul „transferă pe ecran și în memoria calculatorului ceea ce desenez cu creionul”, ce fac deliciul caricaturiştilor (aici dimensiunile matricii sunt legate de rezoluția sistemului).

III 6. 4. Rotorul

Ne propunem în continuare sinteza unei structuri logice combinaționale care să realizeze rotirea unei configurații binare la stânga sau la dreapta. Rotirea unei configurații binare la stânga cu o poziție presupune

pas	configurația binară								
I		1	0	1	0	1	0	1	0
II	1	0	1	0	1	0	1	0	
III		0	1	0	1	0	1	0	1

Tabelul III.15

pas	configurația binară								
I	1	0	1	0	1	0	1	0	
II		1	0	1	0	1	0	1	0
III	0	1	0	1	0	1	0	1	

Tabelul III. 16

conform tabelului III. 15 deplasarea acesteia (precizată la pasul **I**) cu o poziție la stânga (bitul i trece pe poziția bitului $i+1$) conform cu pasul **II**, urmată de reintroducerea primului bit din stânga (poziția cea mai semnificativă) pe poziția primului bit din dreapta (pe poziția cea mai puțin semnificativă) conform pasului **III**. De fapt (ca prim exemplu de

aplicație) deplasarea unei configurații binare permite efectul de text dinamic

de pe structurile de afișare a mesajelor (conform cu considerațiile aferente

N	$x_1x_0\mathbf{B}$	x_1	x_0	\mathbf{O}_3	\mathbf{O}_2	\mathbf{O}_1	\mathbf{O}_0
0	0	0	0	\mathbf{I}_3	\mathbf{I}_2	\mathbf{I}_1	\mathbf{I}_0
1	1	0	1	\mathbf{I}_2	\mathbf{I}_1	\mathbf{I}_0	\mathbf{I}_3
2	2	1	0	\mathbf{I}_1	\mathbf{I}_0	\mathbf{I}_3	\mathbf{I}_2
3	3	1	1	\mathbf{I}_0	\mathbf{I}_3	\mathbf{I}_2	\mathbf{I}_1
4	0	0	0	\mathbf{I}_3	\mathbf{I}_2	\mathbf{I}_1	\mathbf{I}_0

Tabelul III. 17

tabelelor I.10 și I.12), rotirea permite în plus reintroducerea textului pe la stânga panoului de afișare.

Pentru rotirea la dreapta cu o poziție, conform exemplului din tabelul III.16, se

realizează deplasarea la dreapta (pasul II) cu reintroducerea bitului din poziția cea mai nesemnificativă pe poziția cea mai semnificativă (pasul III). Particularitatea alegerii configurației binare arată că rotirea la stânga sau la dreapta cu același număr de poziții întoarce aceeași configurație.

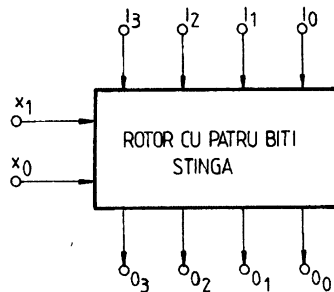


Figura III. 32. Rotor stânga (conceptual)

Să considerăm rotirea la stânga a unei configurații binare cu patru biți, cu o structură conceptuală conform figurii III.32, în care pe intrările $\mathbf{I}_3, \mathbf{I}_2, \mathbf{I}_1, \mathbf{I}_0$ se introduce configurația binară care apare rotită pe ieșirile $\mathbf{O}_3, \mathbf{O}_2, \mathbf{O}_1, \mathbf{O}_0$ cu $x_1x_0\mathbf{B}$ poziții la stânga, conform și cu tabelul III.17. În tabelul III.17, \mathbf{N} indică numărul de rotiri la stânga, pe coloanele ieșirilor sunt specificate intrările a căror stare

este copiată.

Este ușor de constatat că patru rotiri la stânga înseamnă de fapt reinstalarea configurației inițiale (a se vedea coloanele corespunzătoare pentru $\mathbf{N}=0$ respectiv $\mathbf{N}=4$). S-a presupus rotirea cu câte o poziție la parcurgerea ordonată în sens crescător a setului $x_1x_0\mathbf{B}$ (pe figura III.32 intrările sunt structurate ca intrări de date și de selecție).

Ne propunem cercetarea după tabelul III.17 a rotirii la dreapta. Dacă

se face o nouă aranjare a liniilor în tabel în ordinea

N	x_1x_0 B	x_1	x_0	O_3	O_2	O_1	O_0
0	0	0	0	I_3	I_2	I_1	I_0
1	3	1	1	I_0	I_3	I_2	I_1
2	2	1	0	I_1	I_0	I_3	I_2
3	1	0	1	I_2	I_1	I_0	I_3
4	0	0	0	I_3	I_2	I_1	I_0

Tabelul III. 18

$$x_1x_0B = 0,3,2,1,0,$$

conform tabelului III.18 atunci se obține de fapt logica rotirii la dreapta, dacă deci setul de selecție este parcurs din

aproape în aproape dar în sens invers.

Dacă structura din figura III.32 se completează (referitor la intrările de selecție x_1x_0) cu o structură logică combinațională (conceptual prezentată în figura III.33) care să determine parcurgerea setului de selecție în sens direct sau în sens invers atunci se obține un rotor stânga/dreapta.

Structura determină -conform tabelului de adevăr III.19- pentru același sens de parcurgere a seturilor

A_1A_0 (aici direct, cu semnificație crescătoare), parcurgerea în sens direct sau invers a seturilor x_1x_0 după cum intrarea de selecție S este în starea

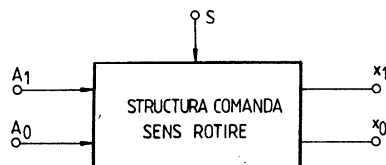


Figura III. 33.

zero sau unu logic.

Propunem pentru sinteza acestei structuri minimizarea din FCND pe baza diagramelor Veitch-Karnaugh, redate în figura III.34, cu vecinătățile prezentate în zonele marcate.

S	A_1	A_0	x_1	x_0	x_1x_0B
0	0	0	0	0	0
0	0	1	0	1	1
0	1	0	1	0	2
0	1	1	1	1	3
1	0	0	0	0	0
1	0	1	1	1	3
1	1	0	1	0	2
1	1	1	0	1	1

Tabelul III. 19

Pentru x_1 se obține:

	00	01	11	10	SA ₁
0	0	1	1	0	
1	0	1	0	1	
A ₀	Pentru x ₁				

	00	01	11	10	SA ₁
0	0	0	0	0	
1	1	1	1	1	
A ₀	Pentru x ₀				

Figura III. 34. Diagrame Veitch-Karnaugh

(III.32)

$$x_1 = \bar{S} \cdot A_1 + A_1 \cdot \bar{A}_0 + S \cdot \bar{A}_1 \cdot A_0$$

Pentru x_0 , având în vedere definirea vecinătății rectangulare la care se aplică (chiar dacă nu este pătratică) concluziile legate de figura III.16, vecinătățile II, III, IV și V, care conduc la:

(III.33)

$$x_0 = A_0$$

(au dispărut variabilele care apar cu valori logice diferite, aici S și A₁).

Relația (III.33) este evidentă și legată de identitatea tuturor valorilor celor două funcții, așa cum apar ele în tabelul III. 19 (coloanele III și V).

Materializarea structurii de rotire conform cu (III.32) și (III.33) precum și a rotorului în ansamblu (patru poziții stânga-dreapta) se face conform figurii III.35. Rotorul propriu-zis este realizat cu multiplexoarele MUX0 ÷ MUX3, pe ale căror ieșiri apare configurația binară rotită cu A₁A₀B poziții în sensul comandat prin intrarea de selecție S (aici notațiile A₁, A₀ la nivelul multiplexoarelor au semnificații locale).

Configurația binară inițială se aplică pe intrările I₀, I₁, I₂, I₃, ultima pentru bitul cel mai semnificativ. Aceste intrări se aplică la nivelul

intrărilor locale I_jⁱ în multiplexoarele MUX i. Logica aplicării pe intrările locale este legată de funcționarea conform tabelului III.17 sau III.18 și ea este reluată sintetic în tabelul III.20 (a se urmări coloanele marcate cu „Ia”). Fiecare dintre intrări se leagă la intrările locale specificate pe coloanele alăturate dreapta. Indicele superior al intrării locale este același cu cel al multiplexorului, același cu indicele inferior al ieșirii (care marchează coloana

de la care s-a făcut trimitere). Indicele superior este valoarea zecimală pentru x_1x_0B .

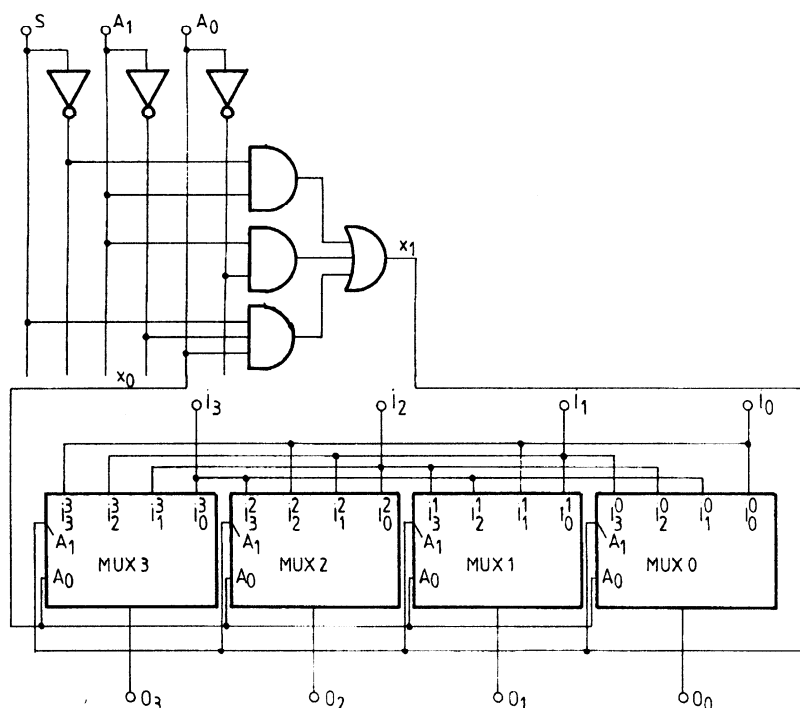


Figura III. 35. Materializarea rotorului stanga/dreapta pentru configurații binare cu patru biți

De exemplu –conform și cu zonele marcate pe tabelul III.20, intrarea I_0 se leagă la I_0^0 , la I_1^1 , la I_2^2 și la I_3^3 . Tabelul III.20 este de fapt o reluare –completată- a tabelului III.17, din care s-a suprimat ultima linie.

În tabelul III.21 se face o nouă prezentare a modului de legare a configurației de intrare la intrările locale, pe baza reorganizării datelor din tabelul III.20.

Conform acestuia, dacă pe intrările de adresă ale multiplexoarelor se aplică setul $x_1x_0B = 2$, atunci –conform tabelului III.21, linia marcată- pe fiecare dintre ieșirile O_i (cu $i = 3 \div 0$) apar stările intrărilor I_k , unde k

trebuie văzut valoric ca indicele superior în coloana marcată, în aceeași ordine, deci (pentru ordinea dată a lui i) I_1, I_0, I_3, I_2 , ceea ce conform

x_1	x_0	O_3	I_3	O_2	I_2	O_1	I_1	O_0	I_0
0	0	I_3	I_0^3	I_2	I_0^2	I_1	I_0^1	I_0	I_0^0
0	1	I_2	I_1^3	I_1	I_1^2	I_0	I_1^1	I_3	I_1^0
1	0	I_1	I_2^3	I_0	I_2^2	I_3	I_2^1	I_2	I_2^0
1	1	I_0	I_3^3	I_3	I_3^2	I_2	I_3^1	I_1	I_3^0

Tabelul III. 20

tabelelor III.17 sau III.18 corespunde unei rotiri cu două poziții.

Totuși, construcția prezentată este susceptibilă de îmbunătățiri. Un neajuns al acesteia este descris de

exemplu de liniile 4 și 8 din tabelul III.19. Pentru același cuvânt de adresă la trecerea de la rotirea stânga la rotirea dreapta ($S = 0 \rightarrow S = 1$), configurația (până atunci rotită cu 3 poziții) apare rotită cu o singură poziție (se contrazice independența intrărilor). Același aspect referitor și la liniile 2 și 6.

I_3	I_2	I_1	I_0
I_0^3	I_0^2	I_0^1	I_0^0
I_1^0	I_1^3	I_1^2	I_1^1
I_2^1	I_2^0	I_2^3	I_2^2
I_3^2	I_3^1	I_3^0	I_3^3

Tabelul III. 21

Este interesant de remarcat și faptul că în rest schimbarea sensului de rotire nu afectează configurația de ieșire.

III. 7. Comparatoare

Rezolvarea cu SLC a comparării a două numere **A**, **B** prezentate sub formă binară cu număr mare de biți, cu furnizarea rezultatului **<**, **>**, **=**, presupune prezentarea succesivă a unor situații de comparare după cum urmează:

III. 7. 1. Comparatorul cu doi biți

A	B	A>B	A<B	A=B
0	0	0	0	1
0	1	1	0	0
1	0	0	1	0
1	1	0	0	1

Tabelul III. 22

(III.34)

$$b_{<} = A \cdot B$$

$$b_{>} = A \cdot B$$

$$b_{=} = A \cdot \bar{B} + A \cdot B$$

Comparația a două numere de câte un bit **A**, **B** se poate face conform tabelului III. 22 pe baza căruia se poate deduce structura funcțiilor prezentată în (III.34) cu materializarea în figura III. 36.

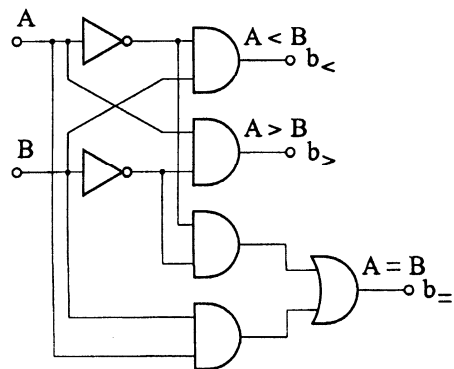


Figura III. 36. Comparator cu doi biți

Fortând notația, să considerăm pentru raționamentele următoare ieșirile **b<**, **b>** și **b=** notate chiar cu **A<B**, **A>B** și **A=B** conform și cu figura III. 36.

III. 7. 2. Comparatorul cu patru biți

Comparația a două numere $A = A_1 \cdot 2^1 + A_0 \cdot 2^0$ și $B = B_1 \cdot 2^1 + B_0 \cdot 2^0$ de câte doi biți presupune o analiză mai complexă conform tabelului III.23.

$A_1:B_1$	$A_0:B_0$	$A < B$	$A > B$	$A = B$
<	×	1	0	0
>	×	0	1	0
=	<	1	0	0
=	>	0	1	0
=	=	0	0	1

Tabelul III.23

Comparația începe cu biții cei mai semnificativi $A_1:B_1$, relația dintre aceștia (cu excepția egalității) determinând direct relația dintre cele două numere (indiferent –simbolul ×- de relația dintre biții mai puțin semnificativi $A_0:B_0$). Numai în situația egalității acestora (ultimele trei linii) relația $A:B$ este dictată de relația $A_0:B_0$.

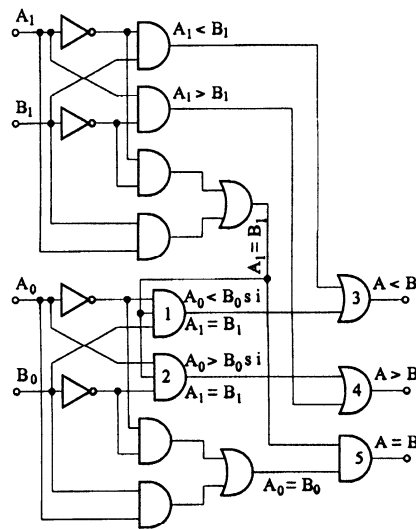


Figura III. 37. Comparatorul cu patru biți

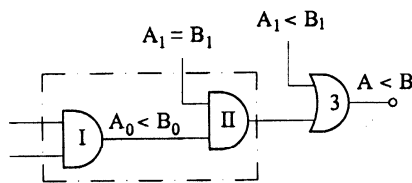


Figura III. 38. Asupra sintezei $A < B$

Conform tabelului II. 23 liniile 1 și 3, $A < B$ dacă $A_1 < B_1$ sau $A_1 = B_1$ și $A_0 < B_0$ concluzie concretizată în figura III. 38 în care poarta 3 materializează

Prima concluzie este că se folosește comparația biților de același rang, doi câte doi, dezvoltată anterior, cu utilizarea a două blocuri în figura III.37 (excepție modificarea numărului de intrări pe porțile 1 și 2).

Conform ultimei linii $A = B$ dacă $A_1 = B_1$ și $A_0 = B_0$, motiv pentru care s-a inserat pe figură poarta 5.

disjuncția **sau** iar poarta **II** materializează conjuncția **și**. Având în vedere că $A_0 < B_0$ este generat de o poartă **SI** (pe figură notată cu **I**), întreaga entitate din chenarul figurii III. 38 se poate înlocui cu o poartă **SI** cu trei intrări, ceea ce explică apariția porții **SI** 1 cu trei intrări din figura III. 37 (de fapt la poarta **SI** din comparatorul biților $A_0:B_0$ s-a adăugat încă o intrare). Rațiuni asemănătoare în legătură cu poarta **2** deoarece conform liniilor 2 și 4 din tabelul III. 23 $A > B$ dacă $A_1 > B_1$ **sau** $A_1 = B_1$ **și** $A_0 > B_0$.

III. 7. 3. Comparatorul cu patru biți și intrări/ieșiri de expandare

Făcând abstracție de considerațiile simplificatoare legate de porțile 1 și 2 din figura III. 37 și, acceptând o reprezentare conceptuală a comparatoarelor cu doi biți, comparatorul cu patru biți se poate descrie ca în figura III. 39.

Entitatea încadrată cu linie întreruptă poate fi descrisă conceptual conform figurii III. 40 rezultând un comparator cu

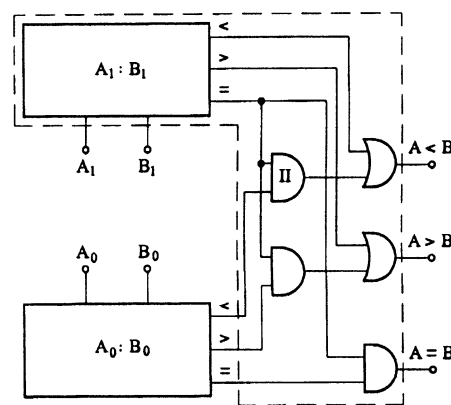


Figura III. 39. Comparator cu patru biți (conceptual)

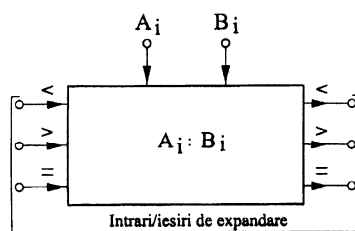


Figura III. 40. Comparator cu doi biți și intrări/ieșiri de expandare

imediat atunci când se pune problema generalizării comparării pentru numere

doi biți și intrări/ieșiri numite de expandare, a căror utilitate va rezulta imediat. Acesta are ca intrări starea biților de rang i (A_i și B_i) precum și rezultatul comparației biților de rang inferior ($i-1$). Cele trei ieșiri ($<$, $>$ și $=$) descriu rezultatul comparației. Utilitatea acestui tip de comparator rezultă

cu câte $n+1$ biți, caz în care structurarea comparatorului este descrisă în figura III. 41.

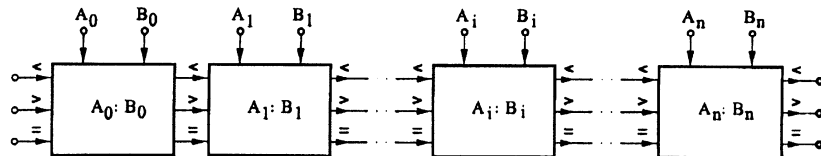


Figura III. 41. Comparator a două numere de câte $n+1$ biți

Se observă imediat că se folosește o dezvoltare (extindere, expandare) a structurii prezentate în figura III. 40 pe baza intrărilor/ieșirilor de expandare (<, > și =), fiecare comparator elementar folosește biții curenți corobați cu ieșirile din comparatorul anterior și furnizează rezultatul comparatorului următor (de rang superior). Pe intrările <, >, = ale primului comparator (al biților cel mai puțin semnificativi) se aplică în această ordine 0, 0, 1 ca valori logice. Rezultatul final al comparației apare pe ieșirile ultimului comparator.

Pe baza celor prezentate se propune drept exercițiu sinteza unui comparator conform titlului § III. 7. 3. În figura III. 39 se înlocuiesc conceptual fiecare dintre cele două comparatoare cu doi biți cu comparatoare cu patru biți (prezentate în figura III. 37). Se vor reconstitui figurile III. 39, III. 40 și III. 41 cercetându-se cazul comparației cu $n+1$ impar. Se vor face considerații privind rațiunile economice ale noii materializări.

Indicație:

Se consideră pentru fiecare dintre numerele $A = A_3 \cdot 2^3 + A_2 \cdot 2^2 + A_1 \cdot 2^1 + A_0 \cdot 2^0$ și $B = B_3 \cdot 2^3 + B_2 \cdot 2^2 + B_1 \cdot 2^1 + B_0 \cdot 2^0$ scrierea $A = A_{II} + A_I$ respectiv $B = B_{II} + B_I$ cu implicarea a două părți, ca descriind partea cea mai semnificativă (II, biții 3 și 4) și mai puțin semnificativă (I, biții 1 și 2). Se pleacă de la reconstruirea tabelului echivalent lui III. 23 cu reconsiderarea indicilor.

III. 8. Sumatorul binar

Rezolvarea cu SLC a adunării în binar pentru două numere oarecare

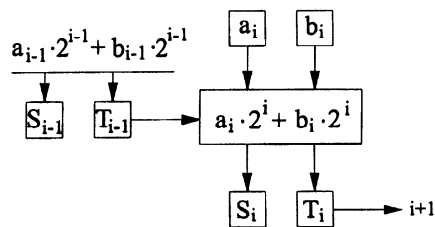


Figura III. 42. Considerații privind sinteza unui sumator elementar

poate urma aceeași logică a prezentării graduale și a expandării. Să cercetăm la început sumarea biților de rang *i* (*a_i* și *b_i*) pentru două numere binare **A** și **B** conform figurii III. 42.

Ca intrări în sumatorul elementar se prezintă valorile logice ale biților *a_i* și *b_i* dar și

valoarea logică *T_{i-1}* a transportului din rangul anterior (generat cu valoarea logică unu numai dacă două din cele trei intrări ale sumatorului *i-1* au valoarea unu). Ca ieșiri se generează suma curentă *S_i* din rangul *i* dar și transportul *T_i* către rangul următor (generat în condiții identice).

Cu observațiile suplimentare că dacă toate intrările sunt în zero atunci toate ieșirile sunt în zero, dacă una dintre intrări este unu atunci suma este unu și transportul zero, dacă toate intrările sunt unu logic

<i>T_{i-1}</i>	<i>a_i</i>	<i>b_i</i>	<i>S_i</i>	<i>T_i</i>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tabelul III. 24

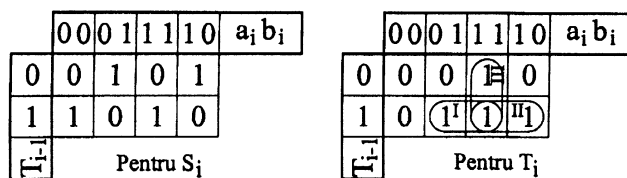


Figura III. 43. Diagrame V-K

atunci ambele ieșiri sunt în unu logic, rezultă imediat tabelul de adevăr III. 24. Să utilizăm pentru sinteza

și minimizarea din FCND diagramele V-K conform figurii III. 43.

Pentru sinteza ieșirii S_i după cum se observă –cu titlu de exemplu- nu se poate utiliza pentru minimizare diagrama V-K. Ca atare vom proceda la descrierea analitică (III. 35) direct din FCND fără minimizare.

(III. 35)

$$S_i = \overline{T_{i-1}} \cdot \overline{a_i} \cdot b_i + \overline{T_{i-1}} \cdot a_i \cdot \overline{b_i} + T_{i-1} \cdot \overline{a_i} \cdot \overline{b_i} + T_{i-1} \cdot a_i \cdot b_i$$

Pentru sinteza T_i localizarea celor trei vecinătăți permite minimizarea în forma descrisă în (III. 36).

(III. 36)

$$T_i = T_{i-1} \cdot b_i + T_{i-1} \cdot a_i + a_i \cdot b_i$$

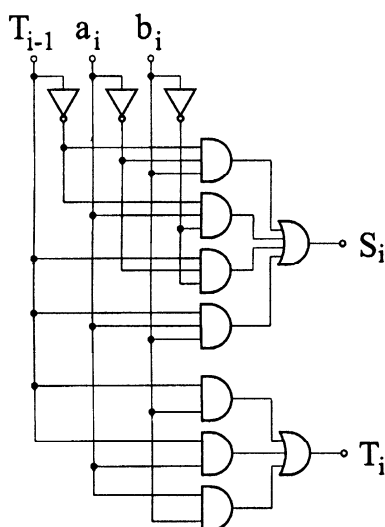


Figura III. 44. Sumator elementar

Materializarea

sumatorului elementar se prezintă în figura III. 44.

Să cercetăm acum fundamentele unei materializări mai simple pentru SLC după cum urmează.

Fie disjuncția $x+y$ și dubla ei negație căreia i se va aplica formula **De Morgan** conform cu (III. 37).

(III. 37)

$$x+y = \overline{\overline{x+y}} = \overline{\overline{x} \cdot \overline{y}}$$

Ceea ce permite materializarea unei porți SAU cu două intrări conform cu figura III. 45

(rezultatul completează cele constatate la figura II. 8). Evident concluzia

rămâne valabilă pentru o conjuncție de oricâte variabile. De aici porțile SAU

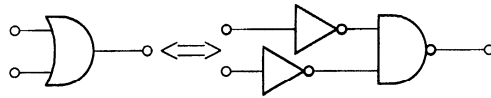


Figura III. 45. Variantă pentru o poartă SAU

din figura III. 44 se pot înlocui cu porți SI NU, iar porțile NU din dezvoltarea figurii III. 45 transformă porțile SI deasemeni în porți SI

NU. Concluzia imediată este că sumatorul elementar din figura III. 44 se poate materializa numai cu porți SI NU. Această afirmație este întărită și dacă se face dubla negație a relațiilor (III. 35) și (III. 36) cu aplicarea formulelor De Morgan. Se exemplifică pentru ultima relație.

$$(III. 37) \quad T_i = \overline{\overline{T_{i-1} \cdot b_i \cdot \overline{T_{i-1} \cdot a_i \cdot a_i \cdot b_i}}$$

Sumatorul elementar poate fi redat într-o nouă accepțiune conform cu figura III. 46.

Generalizând se poate formula o concluzie importantă:

1. Orice SLC se poate materializa folosind numai porți SI NU.

Dacă se face materializarea din FCNC, pe aceleași considerente (aferente și figurii II. 8) se poate arăta că:

2. Orice SLC se poate materializa folosind numai porți SAU NU.

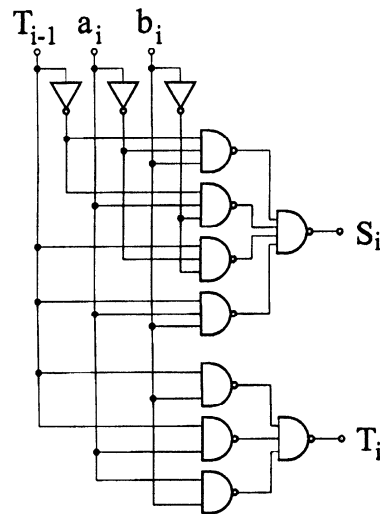


Figura III. 46. Sumator elementar cu porți SI NU

În practică prima concluzie are implicații economice importante legate de cost, porțile SI-NU având o structură electronică internă mai simplă.

Având la dispoziție sumatorul elementar se poate dezvolta un sumator pentru două numere pe câte $n+1$ biți prin interconectarea a $n+1$ sumatoare elementare, conform figurii III. 47.

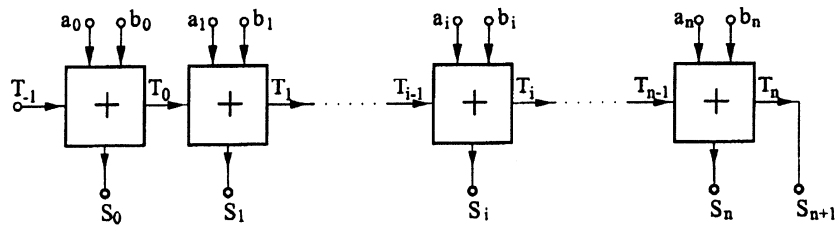


Figura III. 47. Structura sumatorului a două numere de $n+1$ biți

Cele două numere se aplică bit cu bit pe intrările notate generic cu a_i și b_i , rezultatul adunării se regăsește pe ieșirile S_i . Intrarea de transport în primul sumator se pune în zero logic, ieșirea de transport T_n din ultimul sumator se constituie în bitul cel mai semnificativ S_{n+1} al rezultatului adunării (suma a două numere de câte $n+1$ biți necesită un format al ieșirii pe $n+2$ biți).

Propunem drept exercițiu studiul condiționărilor la utilizare pentru numere descrise cu p, l ($p, l < n$) biți.

III. 9. Elemente de structură internă a porților logice SI NU

Concluzia 1 din § III. 8 impune prezentarea succintă a unor elemente de materializare pe suport electronic, de exemplu în forma integrată electronic TTL (Tranzistor-Tranzistor-Logic).

Cea mai simplă materializare a acesteia se prezintă în figura III. 48. a.

Elementul esențial al acestei materializări îl

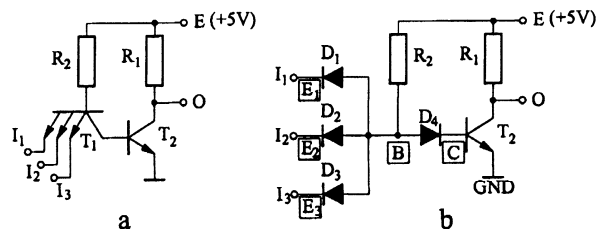


Figura III. 48. O materializare a porții SI NU (a) și structură echivalentă cu diode (b)

constituie tranzistorul multiemitor T_1 (n-p-n) de la intrare care, pentru facilitarea înțelegerii, se consideră înlocuit cu o schemă echivalentă cu diode în care diodele D_1 , D_2 , D_3 au semnificația joncțiunilor emitor-bază (E_1 , E_2 , E_3)-B din tranzistorul T_1 iar dioda D_4 joncțiunea bază-colector (B-C).

Să precizăm aici că valorile logice vor fi descrise prin nivele de tensiune, zero logic cu potențial coborât, aproape de 0V (potențialul masei, GND, Ground) și unu logic cu potențial ridicat, aproape de +5V (potențialul sursei, E).

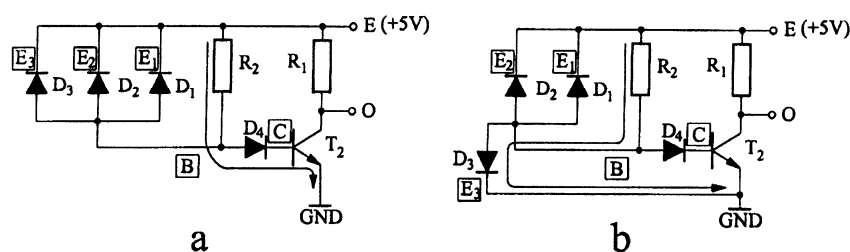


Figura III. 49. Detalii funcționale pentru poarta SI NU, structură echivalentă

Dacă toate intrările (I_1 , I_2 , I_3) sunt în unu logic (pe figura III. 49. a. legate la +5V) atunci diodele D_1 , D_2 , D_3 sunt polarizate invers deci blocate (catodii la plus). Conform traseului evidențiat se stabilește o cale de curent prin rezistorul R_2 , dioda D_4 (polarizată direct) și joncțiunea bază-emitor din T_2 ceea ce face ca acesta să fie în conducție, căderea de tensiune între colectorul și emitorul său fiind neglijabilă (se poate considera substituit cu un contact închis) deci potențialul ieșirii O este aproape de 0V adică s-a obținut starea

x_2	x_1	SI	SI NU
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Tabelul III. 25

zero logic la ieșire (corespunzător și liniei patru din tabelul III. 25). Comportarea rămâne aceeași chiar dacă toate intrările sunt în gol.

Dacă însă cel puțin o singură intrare este în zero logic (de exemplu I_3) atunci catodul diodei D_3 (conform figurii III. 49. b) se poate considera legat la masă stabilindu-se –conform marcajului– o cale de curent ce implică rezistorul R_2 și dioda D_3 de această dată polarizată direct deci în conducție. Ca atare potențialul din B (anodul diodei D_4) este

egal cu căderea de tensiune pe dioda D_3 . Acest potențial (formal 0,75V) se aplică circuitului serie format din D_3 și joncțiunea bază-emitor din T_2 (formal tot o diodă). Pentru a se deschide, acest circuit are nevoie însă de $2 \times 0,75 = 1,5V$ ca atare tranzistorul T_2 rămâne blocat neexistând injecție de curent pe joncțiunea bază-emitor, ceea ce înseamnă că potențialul său de colector este ridicat, aproape de al sursei, ca atare ieșirea O se află în unu logic (corespunzător și stărilor descrise în primele trei linii din tabelul III. 25). Se poate imagina în această situație tranzistorul T_2 substituit între emitor și colector printr-un rezistor R_T de valoare foarte mare. Ieșirea O culege tensiunea de pe un divizor de tensiune R_1 - R_T format între sursă și masă, valoarea potențialului $P_O = E \cdot R_T / (R_1 + R_T)$. Cu $R_T \gg R_1$ atunci P_O tinde la E .

Comportarea rămâne aceeași pentru o poartă cu oricâte intrări, din acest motiv s-a făcut trimitere la tabelul III. 25.

Dacă structura prezintă o singură intrare atunci se obține poarta inversoare NU (funcția NU).

Propunem spre studiu următoarea problemă: se poate renunța la dioda D_4 pe structura echivalentă?

Pentru creșterea vitezei de comutație se preferă o materializare a porții SI NU conform figurii III. 50.

Să presupunem toate intrările legate în unu logic. Există o cale de curent prin rezistorul R_1 , joncțiunea B-C din T_1 (a se vedea dioda D_4), joncțiunea B-E din T_2 și joncțiunea B-E din T_4 astfel încât tensiunea de bază în T_1 poate fi descrisă cu:

$$U_{B(T_1)} = U_{B-C(T_1)} + U_{B-E(T_2)} + U_{B-E(T_4)} = 3 \cdot 0,75 = 2,25V$$

(ca fiind suma a trei căderi de tensiune pe trei joncțiuni aflate în conducție)

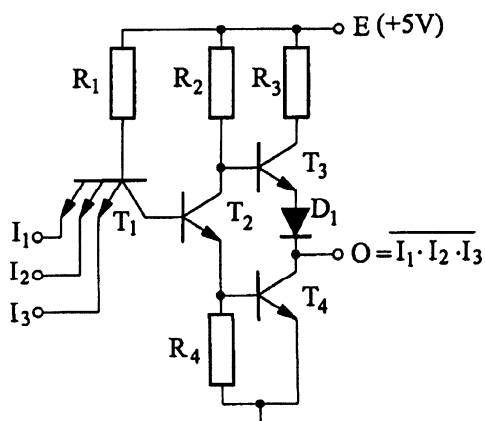


Figura III. 50. Poartă SI NU cu viteză mare de comutație

Acest potențial este mai mic decât potențialul oricărei intrări, ca atare tranzistorul T_1 este polarizat invers în joncțiunile bază-emitori, deci acesta este blocat (pentru conducție un tranzistor **n-p-n** are nevoie de o diferență pozitivă de potențial $+0,75V$ - între bază și emitor, aici diferența este $-2,75V$).

Pe calea de curent definită mai sus T_2 este deschis la saturație (prin rezistorul R_1), tensiunea sa de emitor (căderea de tensiune pe R_4) asigură deschiderea la saturație a lui T_4 , ceea ce implică o tensiune de colector foarte mică, ca atare ieșirea **O** este în zero logic. Saturația unui tranzistor înseamnă că acesta s-a deschis complet, nu mai există resurse de dirijare a curentului de colector prin reglarea tensiunii de bază.

Potențialul bazei lui T_3 este: $U_{B(T3)} = U_{C-E(T2)} + U_{B-E(T4)}$ în timp ce potențialul emitorului acestuia este: $U_{E(T3)} = U_{(D1)} + U_{C-E(T4)}$. Având în vedere că $U_{C-E(T2)} = U_{C-E(T4)}$ (ambele tranzistoare deschise la saturație) și că $U_{B-E(T4)} = U_{(D1)}$ (joncțiuni polarizate direct) rezultă că $U_{E(T3)} = U_{B(T3)}$, nu există diferența de potențial care să asigure conducția pentru T_3 (altfel zis tensiunea măsurată cu un voltmetru între bază și emitor este practic zero), acesta rămânând blocat.

Dacă cel puțin o intrare se pune în zero logic atunci T_1 intră în conducție (există o cale de curent între sursă și masă prin intermediul rezistorului R_1 și una dintre joncțiunile lui T_1) scăzând potențialul bazei lui T_2 (curentul de colector al lui T_1 deschis elimină rapid –deci în timp nenul-sarcina stocată capacitiv pe joncțiunea B-E din T_2) care se blochează determinând scăderea potențialului bazei lui T_4 (baza acestuia este conectată la un divizor rezistiv cu $R_4 \ll R_2 + R_{C-E(T2)}$) care se blochează la rândul său. De această dată baza lui T_3 apare legată pe un divizor la care $R_2 \gg R_4 + R_{C-E(T2)}$ (de remarcat rolul de rezistor comandat -de valoare $R_{C-E(T2)}$ - pentru joncțiunea E-C din T_2) ceea ce înseamnă intrarea acestuia în conducție și deschiderea la saturație, adică creșterea potențialului său de emitor deci a ieșirii **O** către unu logic (numai dacă sarcina între ieșire și masă –de exemplu impedanța instrumentului de măsură- este mai mică decât $R_{C-E(T2)}$). Creșterea vitezei de comutație este legată pe de o parte de comportarea ca rezistor controlat a lui T_2 pe de altă parte de prezența rezistorului R_4 care, prealabil intrării în conducție pentru T_4 , asigură o cădere de tensiune pentru polarizarea bazei și asigură un circuit de eliminare locală rapidă a sarcinii de pe baza aceluiași tranzistor la blocare.

Este important de remarcat că deschiderea respectiv blocarea unui tranzistor se face prin acumularea respectiv descărcarea capacitivă de sarcină

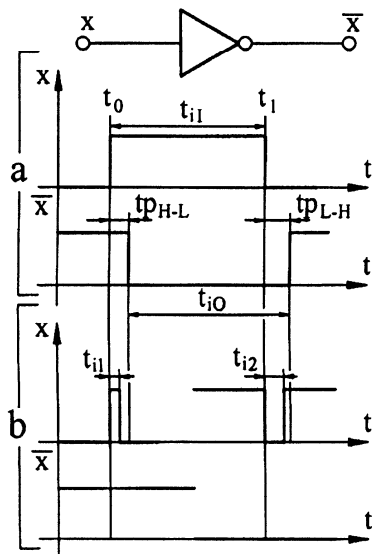


Figura III. 51. Unele aspecte privind întârzierea la propagare

pe baza tranzistorilor (joncțiunea generează un câmp electric intern care trebuie anulat prin acumulare de sarcină în zona **n** la deschidere respectiv reinstalat prin descărcarea ei la blocare).

De fapt joncțiunea se comportă ca un condensator de capacitate mică de unde și utilizarea diodelor varicap (prin variația unui potențial se obține variația unei capacități) în circuitele de acord radio automat.

Să facem câteva considerații referitoare la tranzițiile de nivel logic pentru o poartă **NU** conform și cu figura III. 51.

Un impuls **0-1-0** cu durata t_{i1} aplicat la intrare la momentul t_0 (zona a) determină la ieșire o succesiune de evenimente după cum urmează. Tranziția sus-jos (**H-L**) se face cu întârzierea t_{pH-L} (dacă se consideră fronturile de semnal idealizate –vezi figura II. 12) în timp ce tranziția jos-sus (**L-H**) se face cu o întârziere t_{pL-H} (notațiile aici legate de timpul de propagare High-Low respectiv Low-High). Cum în general timpii de propagare sunt diferiți, practic rezultă la ieșire nu numai o decalare în timp a impulsului dar și schimbarea duratei acestuia. Aspectele sunt esențiale în sincronizarea funcționării sistemelor cu impulsuri.

O altă consecință importantă -conform zonei b- este legată de faptul că impulsuri extrem de scurte prezente la intrare nu sunt tratate, ieșirea rămâne indiferentă, pentru cele două situații, dacă înainte de a se termina prima propagare semnalul de intrare se schimbă din nou (nu s-a terminat eliminarea respectiv stocarea sarcinii pe joncțiuni). Acest aspect este foarte important și limitează inferior durata și superior frecvența impulsurilor în sistemele secvențiale, deci performanțele acestora. Dacă utilizând tranzistoare

cu efect de câmp cu tehnologia anilor 80 acești timpi de întârziere erau de ordinul a 10-20 ns, actualmente procesoarele și sistemele aservite din calculatoarele personale acceptând generatoare de tact cu frecvența de peste 1 GHz ating timpi de întârziere cu mult sub 1 ns. Interesant este că timpii de propagare sunt în același timp un inconvenient legat de viteza de procesare dar și un element esențial ce condiționează funcționarea structurilor de calcul secvențiale (acestea nu lucrează decât dacă există fenomenul de întârziere la propagare).

Să analizăm acum construcția din figura III. 52 care dezvoltă structura prezentată în figura III. 50.

Una dintre intrările porții SI NU din figura III. 50 (aici I_3) poate fi pusă la masă dacă tranzistorul T_6 intră în conducție (atunci când intrarea EI negat $\bar{E}I$ se află în unu logic).

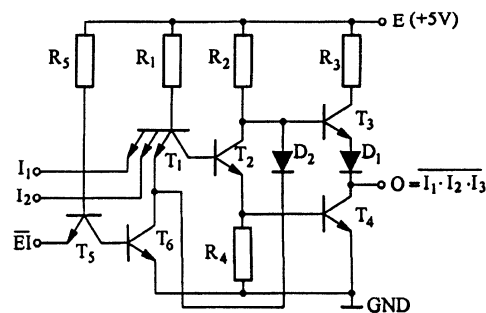


Figura III. 52. Poartă SI-NU cu trei stări

Urmare acestui fapt T_2 se blochează și -consecință directă- se blochează și T_4 . Să presupunem acum cazul cel mai defavorabil, legat de plasarea pe ieșirea O a unui consumator cu impedanță nulă (ieșirea legată la masă).

Din cauza căii de curent dintre colectorul lui T_6 și baza lui T_3 (prin intermediul diodei D_2) potențialul bazei lui T_3 va fi $U_{B(T3)} = U_{C-E(T6)} + U_{D2} = U_{D2}$. În situația de impedanță presupusă mai sus $U_{E(T3)} = U_{D1}$, ceea ce înseamnă că pe baza și emitorul lui T_3 există același potențial, deci T_3 este blocat. Acum poarta se află față de cele deja prezentate într-o a treia stare (nici unu nici zero logic), așa numita stare de mare impedanță (High Z) prin care ieșirea O se separă complet de restul circuitului (se spune că se izolează) nemainfluențându-l cu privire la curenți.

Curenții la ieșire, funcție de starea lui T_3 și T_4 , au circulația descrisă pe modelul din figura III. 53 în care se presupune că cei doi tranzistori au fost înlocuiți fiecare cu câte un contact electric (ignorându-se dioda D_1) iar pe ieșire (punctul A) s-a plasat un consumator alcătuit dintr-un divizor rezistiv cu

rezistorii R_+ și R_- (consumatorul este de regulă tot o poartă logică). Deși ambii curenți circulă între sursă și masă, semnele au avut în vedere circulația între punctele A și B.

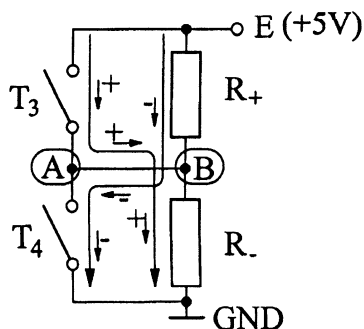


Figura III. 53. Modelul circulației curenților

O descriere succintă a funcționării se face în tabelul III. 26.

Stare ieșire	Contact T_3	Contact T_4	Sens curent
0	închis	deschis	-
1	deschis	închis	+
High Z	deschis	deschis	curent zero

Tabelul III. 26

Potențialul din punctul B (starea intrării dispozitivului electronic din aval) poate fi influențat în modurile

deja arătate pentru stările complementare ale celor doi tranzistori. Este interesant de observat că atunci când ieșirea porții logice este plasată în unu logic aceasta debitează curent dispozitivului din aval (sens +) pe când la plasarea în zero aceasta acceptă curent (sens -). Pe ieșirea unei astfel de structuri se pot plasa mai multe dispozitive de aval (la rândul lor structuri logice combinaționale materializate electronic), curenții crescând proporțional cu numărul lor. De aici se impune o limitare a acestui număr, așa numitul *fan-out*, o caracteristică importantă de catalog oferită de firmele producătoare.

Dacă însă poarta se plasează în starea de mare impedanță (High Z) atunci practic nu există nici o circulație de curenți, dispozitivul din aval este complet izolat (indiferent de starea celor două intrări de nivel logic) s-a obținut în fapt o decuplare electrică comandată (de unde și denumirea intrării: enable input, de autorizare a funcționării) a acestuia (cu tranzistori cu efect de câmp se obțin impedanțe de separare de ordinul zecilor și sutelor de megaohmi). Simbolul uzual pentru o astfel de poartă este redat în figura III. 54 stânga.

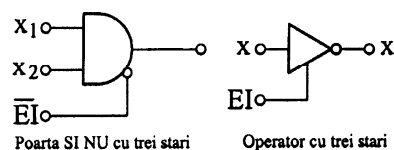


Figura III. 54

Negația intrării de autorizare este legată de logica denumirii, în mod normal un zero logic aplicat aici ar trebui să inducă starea de mare impedanță.

Astfel de dispozitive cu trei stări (Tri State Devices) sunt extrem de utile în legătură cu partajarea accesului la resursele de comunicație (pe *magistrale*) din sistemele de operare. Foarte util aici este operatorul cu trei stări (figura III. 54 dreapta). Un exemplu sumar de astfel de sistem este prezentat în figura III. 55.

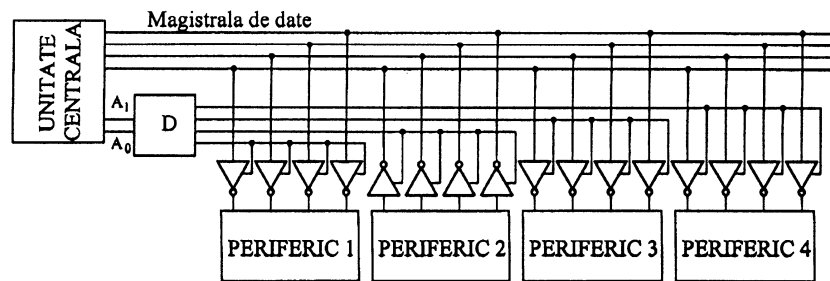


Figura III. 55. Exemplu de sistem cu partajarea accesului la resursele de comunicație folosind operatori cu trei stări

O unitate centrală (de exemplu un microprocesor) poate schimba informații –aici structurate pe cuvinte de câte patru biți- cu patru periferice (trei în mod ieșire date, unul în mod intrare) utilizând o cale comună numită în practică și *magistrală de date*. Pentru selecția accesului la periferice (unul singur la un moment dat) unitatea centrală are la dispoziție doi biți A_1 , A_0 (structural aceștia se pot considera ca un embrion de *magistrală de adrese*) pe care îi aplică unui decodificator (reprodus ca atare în figura III. 11). Codul binar aplicat la intrarea decodificatorului determină selecția perifericului i (cu $i = A_1 2^1 + A_0 2^0$) numai operatorii de la intrarea acestuia ies din starea de mare impedanță permițând schimbul de date cu unitatea centrală. Operatorii celorlalte periferice având aplicat zero logic pe intrarea de autorizare rămân izolați de magistrală. Dacă și perifericul doi este structurat în mod ieșire atunci se poate imagina un echivalent al schemei de mai sus în care fiecare dintre operatori se înlocuiește cu grupe de câte patru porți SI cu câte două intrări (una comună pentru autorizare). În această situație însă pe fiecare linie a magistralei de date se vor afla câte patru intrări active (chiar dacă trei sunt neselectate) deci curenții vehiculați de unitatea centrală vor fi sensibili mai

mari decât în cazul soluției din figura III. 55, când o singură intrare încarcă fiecare linie. Altfel, pentru sistemele mari, de exemplu cu magistrale de adrese cu opt biți se pot deservi 256 de periferice, soluția alternativă ar presupune ca fiecare linie de magistrală de date să fie încărcată cu 256 ieșiri, aspect incompatibil cu noțiunea de *fan-out* (limitarea curenților pentru gestionarea corectă a fenomenelor de disipație termică). În plus soluția nu este economică având în vedere pe de o parte funcționarea secvențială a microprocesoarelor (instrucțiunile executate una câte una, ca atare perifericele accesate *one at the time*) pe de altă parte având în vedere facilitățile operatorilor cu trei stări de a asigura structuri simple de vehiculare bidirecțională a datelor (intrare-ieșire). Să specificăm aici că sistemele de calcul utilizează și o a treia entitate de dialog numită *magistrală de comenzi* pentru stabilirea configurației perifericelor (de exemplu plasarea memoriilor în mod scriere sau mod citire) sau pentru dialog de maximă prioritate (tratarea cererilor de întrerupere, sau gestionarea conflictelor în sisteme multiprocesor).

CAPITOLUL IV

STRUCTURI LOGICE SECVENTIALE

Structurile logice combinaționale -studiate în capitolul III- nu au, în condițiile unei funcționări normale, drept variabilă de intrare timpul (excluzând fenomenele de tranziție a intrărilor și de propagare intrare-ieșire, desfășurate în timpi nenuli), altfel spus valoarea logică a variabilelor de ieșire (funcții logice) nu depinde de timp.

Structurile logice secvențiale (SLS) au această proprietate, valorile componentelor vectorului de ieșire depind de valorile variabilelor de intrare, dar și –prin variabila timp- de stări anterioare ale structurii.

SLS au în afară de capacitatea de a prelucra setul configurațiilor variabilelor de intrare și proprietatea de a opera cu date prealabil stocate, memorate, prin aceasta numindu-se și sisteme de ordinul I.

În continuare sunt prezentate gradual elementele fundamentale privind sinteza și utilizarea SLS.

IV. 1. Structură oscilantă

Să studiem comportarea unei structuri logice combinaționale cu o

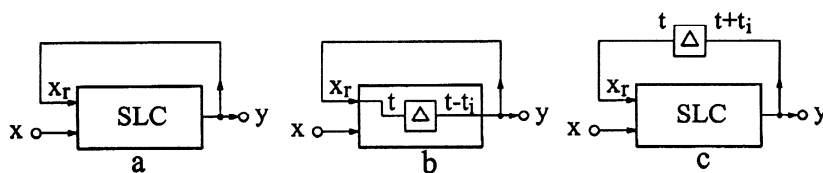


Figura IV. 1. *Structură logică combinațională cu buclă de reacție*

intrare x și o ieșire y , la care starea ieșirii este reintrodusă ca intrare x_r , stabilindu-se o așa numită buclă de reacție. Conceptual aceasta poate fi descrisă conform figurii IV. 1. a.

Datorită fenomenelor de întârziere la propagare, influența schimbării valorii logice a intrării x dar și a intrării de reacție x_r asupra mărimii de ieșire y este întârziată așa cum s-a văzut anterior (fie timpul de întârziere la propagare t_p , considerând comportarea identică la tranziția sus-jos și jos-sus). Fie intrarea x aflată stabil într-o stare logică oarecare, situație în care ieșirea y depinde numai de intrarea de reacție x_r . Influența acesteia este grevată de întârzierea la propagare, ca atare între cele două mărimi se poate introduce un element de întârziere Δ conform figurii IV.1.b. O primă concluzie, în structura logică există fenomene ce se propagă de la intrare la ieșire dar care țin esențial de două momente de timp diferite, unele în proximitatea intrării ce țin de prezent (și vor influența ieșirea în viitor) și altele în vecinătatea ieșirii și care sunt condiționate de un moment imediat anterior de timp. Există aici două posibilități (funcție de componența structurii dar și de starea intrării x), una banală în care nu există nici un fenomen de tranziție (ieșirea rămâne neschimbată indefinit în timp) și una interesând demersul de față, ieșirea se schimbă permanent în timp, se amorsează un fenomen de oscilații între cele două stări logice (la ieșirea echivalentului electronic apare un semnal rectangular).

Cunoașterea caracterului și condițiilor de apariție a oscilațiilor este importantă pe de o parte pentru situația în care apariția lor este dorită (la sinteza oscilatoarelor) dar și pe de altă parte pentru evitarea greșelilor de proiectare, când structurile pot intra în regimuri puternic instabile.

Formal elementul de întârziere Δ se poate scoate și în afara structurii, pe calea de reacție (conform figurii IV. 1. c), cu utilizarea unei noi formule de descriere a decalajului temporal (adesea notației $t+t_i$ i se preferă $t+1$, tocmai pentru a surprinde ordinea temporală). Aici apare mai evident (contând pe o funcționare a structurii fără întârzieri suplimentare) faptul că starea viitoare a ieșirii depinde de starea actuală. La fel de bine se pot utiliza pe figură oricare două momente succesive de timp de exemplu $t+2$ depinde de $t+1$, $t+3$ depinde de $t+2$, ș.a.m.d.

Să exemplificăm prin studiul comportării unor structuri după cum urmează.

Figura IV. 2. prezintă două situații legate de efectul buclei de reacție. In figura IV. 2. a. dacă contactul L este deschis, situația semnalelor în A, B, C va fi în ordine 1, 0, 1 (cu referire la A, de la § III. 9 se știe că pentru o

poartă NU intrarea în gol este tratată ca unu logic). Deoarece starea lui C și a lui A este aceeași, chiar dacă se închide contactul L (deci bucla de reacție), starea semnalelor în A, B, C rămâne neschimbată (s-a obținut de fapt comportarea banală).

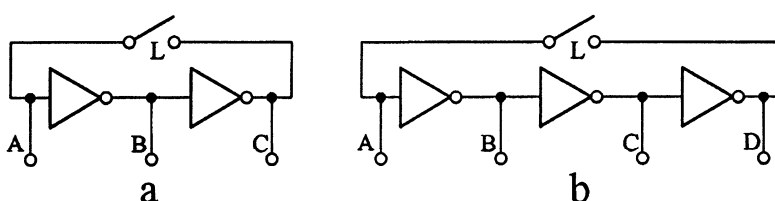


Figura IV. 2. Efecte ale buclei de reacție. Comportarea banală (a) și obținerea regimului permanent tranzitoriu, oscilant (b).

Pe considerente identice, în figura IV. 2. b., situația semnalelor din A, B, C și D va fi: 1, 0, 1 și 0. Să menținem ipoteza simplificatoare asupra timpilor de întârziere la propagare. Să observăm complementaritatea stărilor din A și D, ceea ce face ca la închiderea contactului L la momentul t în structură să se amorseze oscilații de nivel logic, conform și cu diagramele de timp din figura IV. 3.

La momentul t intrarea A (până atunci în unu logic, echivalentul aflării în gol) copie starea din D deci trece în zero. Incepe propagarea pentru prima poartă, încheiată după t_i prin trecerea lui B (până atunci în zero) în unu logic. In acest moment începe propagarea prin a doua poartă încheiată după un nou t_i prin trecerea lui C (până atunci în unu) în zero.

Identic începe propagarea prin a treia poartă încheiată după un nou t_i (la momentul t_1) prin trecerea lui D (până atunci în zero) în unu logic (a se

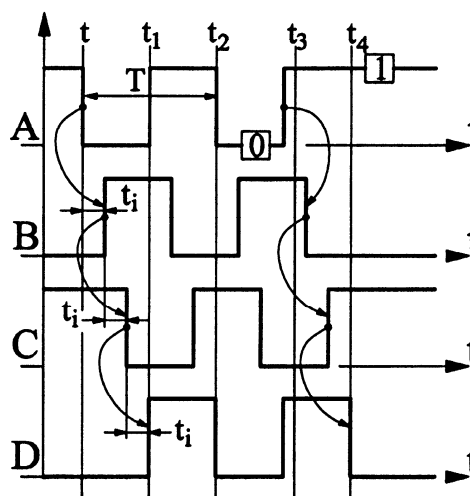


Figura IV. 3. Diagrame de timp.

urmări în lăntuirea evenimentelor prin săgeți). Din cauza contactului **L** închis starea lui **D** este instantaneu copiată de către **A**.

La momentul t_1^+ (notație folosită pentru un moment ulterior dar infinit apropiat lui t_1) starea lui **A** fiind unu logic, pe aceleași considerente se provoacă trecerea lui **B** în zero apoi a lui **C** în unu respectiv pentru **D** în zero (după intervale de timp de $t_1^+ + t_1$, $t_1^+ + 2t_1$ respectiv $t_1^+ + 3t_1$). La momentul t_2^+ starea lui **A** este identică cu cea din momentul t^+ , fenomenele se reiau și atâta timp cât **L** este deschis în structură persistă oscilații de nivel logic sub forma unui semnal rectangular cu perioada $T = 6t_1$.

Un semnal identic dar întârziat cu t_1 respectiv $2t_1$ este regăsit în **B** (dar negat, inversat) respectiv **C**.

De aici, având în vedere și figura IV. 2.a, rezultă următoarea:

Observație importantă!

Obținerea regimului permanent tranzitoriu, oscilant este condiționată de închiderea buclei de reacție peste un număr impar de porți inversoare.

Este ușor de constatat că dacă se au în vedere timpi de propagare tp_{L-H} și tp_{H-L} diferiți (considerând cele trei porți identice), atunci perioada semnalului rectangular devine $T=3(tp_{H-L}+tp_{L-H})$. Dacă la momentul t_3 contactul **L** se

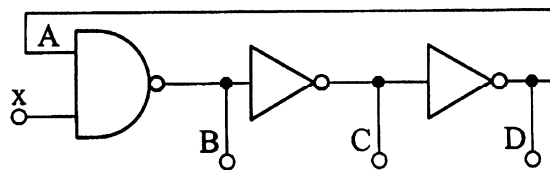


Figura IV. 4. Structură oscilantă comandată cu nivel logic.

deschide (**A** rămâne în gol, situație tratată ca unu logic, indefinit în timp) sistemul evoluează continuând ultimele propagări deja inițiate

(conform săgeților) până la momentul t_4 când se revine la situația de la t^+ pentru stările din **A**, **B**, **C**, **D** (de această dată **A** diferit de **D**).

Structura din figura IV. 2. b. poate fi dezvoltată în sensul utilizării unei intrări de nivel logic pentru amorsarea oscilațiilor, conform figurii IV. 4., și nu a unui contact electric. Pentru aceasta se folosește o poartă **SI NU** cu

două intrări, una intermediind circuitul buclei de reacție (pentru A), cealaltă (x) servind controlului acesteia (închis/deschis).

Cât timp intrarea x este în zero logic, ieșirea porții SI NU se află invariabil (și independent de starea celeilalte intrări) în unu logic. În tabelul (IV. 1) de adevăr pentru o funcție SI NU se observă că atâta timp cât o intrare se află în zero logic (de exemplu x_2 , liniile unu și doi), ieșirea se află invariabil în unu logic (starea lui x_1 nu are importanță).

Aceasta înseamnă că stările logice în punctele B, C, D și A vor fi 1, 0, 1, 1 în regim permanent (poarta SI NU insensibilă la starea lui A). În

X_2	X_1	$X_2 \cdot X_1$	$\overline{X_2 \cdot X_1}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Tabelul IV. 1.

momentul în care intrarea x trece în unu logic poarta SI NU se transformă de fapt într-o poartă NU în raport cu intrarea A. Așa cum se observă și pe tabelul IV. 1., dacă x_2 (aici cu rolul lui x) are valoarea unu (liniile trei și patru) atunci ieșirea porții SI NU (regăsită în starea lui B) redă starea negată a celeilalte intrări (x_1 , aici cu rolul lui A). Din acest moment începe (prin

inițierea procesului de trecere a lui B în zero) propagarea unui regim permanent tranzitoriu de oscilații în manieră cu totul identică cu cele prezentate referitor la figura IV. 2. b. la închiderea contactului L (din acest motiv s-au păstrat și notațiile A, B, C, D). Descrierea procesului cu diagrame de timp referitor la regimul tranzitoriu poate făcută pe baza figurii IV. 3 dacă se consideră trecerea lui x în unu la momentul t_1^+ (făcând abstracție de evenimentele de la stânga acestei noi origini de timp).

S-a obținut un oscilator controlat cu nivel logic. O aplicație ipotetică ar putea fi un generator de tren de impulsuri (GTI). Dacă intrarea x se pune în unu logic pe durata t_{GTI} la momentul t atunci de exemplu pe ieșirea B se obține un tren cu $t_{GTI}/6t_1$ impulsuri începând din momentul $t+t_1$.

IV. 2. Structură cu blocare

Fie o structură cu reacție cu porți SI NU conform figurii IV.. 5. a., în care fiecare dintre ieșirile Q respectiv Q' sunt utilizate și ca semnal de reacție încrucișat pentru porțile 2 respectiv 1.

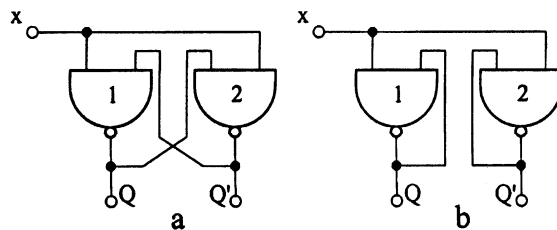


Figura IV. 5. Structură cu blocare (a) și echivalență funcțională pentru porți idealizate (b).

Să considerăm mai întâi că cele două porți sunt identice cu privire la timpii de întârziere la propagare (fie acesta t_i pentru ambele tranziții). Cât timp intrarea x se află în zero

logic atunci conform tabelului IV. 1. (liniile 1 și 2) ieșirile celor două porți se află invariabil în unu logic ($Q = Q' = 1$). Dacă x trece în unu (la momentul t) atunci la ieșiri se propagă permanent starea negată a celeilalte intrări. Prima propagare se încheie cu trecerea simultană în zero ($Q = Q' = 0$) a doua cu trecerea $Q = Q' = 1$ ș. a. m. d., amorsându-se un proces permanent de oscilații cu perioada $T = 2t_i$ conform figurii IV. 6.

În condițiile enunțate, structura din figura IV. 5. a. se poate înlocui cu cea prezentată în figura IV. 5. b., cu reacție neîncrucișată, comportarea fiind absolut identică (datorită numărului impar de porți inversoare pe buclă).

Comportarea structurii devine însă net diferită dacă cele două porți SI NU au timpii de propagare diferiți. Dacă –fără a exclude generalitatea- $tp_{H-L1} =$

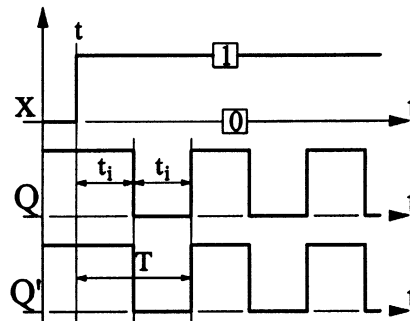


Figura IV. 6. Diagrame de timp.

t_i ; $tp_{L-H1} = 4t_i$; $tp_{H-L2} = 2t_i$; $tp_{L-H2} = 3t_i$ (aici t_i trebuie privit doar ca un element comun de raportare a timpului), atunci evoluția temporală a stării ieșirilor este cea descrisă în diagramele de timp prezentate în figura IV. 7.

Câteva comentarii (vezi și plasarea pe figură) se impun aici:

C1.-momentul trecerii intrării x pe palierul unu logic, la t^+ începe propagarea tranziției H-L pentru ambele porți (conform liniei patru din tabelul IV. 1.);

C2.-la $(t+t_i)^+$ s-a încheiat

tranziția sus-jos pentru poarta 1, cu Q în zero logic poarta 2 se află în condițiile liniei 2 sau 3 din tabelul IV. 1. ceea ce înseamnă că procesul de stocare capacitivă de sarcină din poarta 2 a fost stopat, începând eliminarea acesteia astfel că procesul inițiat la momentul t^+ (și care ar trebui să se termine pe frontul de semnal marcat cu C3) nu mai are loc, poarta rămâne în unu logic. Sistemul s-a blocat cu $Q=0$ și $Q'=1$ și rămâne în această stare indefinit în timp. Evident că în realitate prin jocul valorilor timpilor de propagare sistemul se poate bloca și în starea complementară $Q=1$ și $Q'=0$ dar, interesant de remarcat, niciodată în starea $Q=Q'=0$.

Dacă intrarea x revine în zero logic la momentul t_1 (orizontul lui C4) atunci se inițiază tranziția 0-1 pentru ieșirea Q , finalizată la momentul t_2 cu $t_2 - t_1 = 4t_i$ (orizontul lui C5) conform scenariului de timp ales.

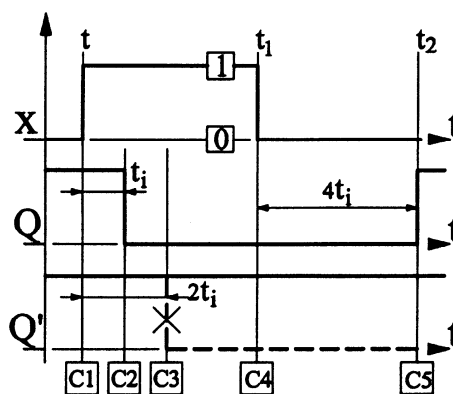


Figure IV. 7. *Diagrame de timp.*

IV. 3. Structuri basculante bistabile de tip R-S

Sunt cele mai simple SLS cu comportare controlată, apariția lor a fost legată de necesitatea unei structuri care să memoreze o stare indusă (zero sau unu logic, ambele stabile indefinit în timp) cu o configurație de semnale aplicate la intrare temporar. Funcțional acestea lucrează ca memorii cu un bit.

IV. 3. 1. Bistabilul de tip R-S cu tranzistori n-p-n

Constructiv se poate realiza conform figurii IV. 8. Bistabilul are două intrări **S** (Set) și **R** (Reset) și două ieșiri **Q** și \bar{Q} . Să presupunem că intrările **S** respectiv **R** sunt legate la masă (în zero logic) iar **T₂** este în conducție (**Q=0**) și **T₁** este blocat ($\bar{Q}=1$). Situația polarizării celor două tranzistoare este descrisă conform figurii IV. 9.

Potențialul bazei lui **T₂** (figura IV. 9. a.) este stabilit de căderea de tensiune de pe **R₄** urmare a circulației de curent pe calea **E-R_c-R₁-R₄-GND** astfel că tranzistorul este deschis la saturație. Deoarece **T₁** este blocat, el se poate asimila unui contact deschis care nu afectează circulația de curent. În același timp $R_1+R_4 \gg R_c$ pentru ca potențialul ieșirii \bar{Q} să fie suficient de ridicat, asimilabil stării de unu logic.

Chiar dacă există o posibilă cale de curent identică referitor la polarizarea lui **T₁** (figura IV. 9. b., **E-R_c-R₂-R₃-GND**), deoarece **T₁** se află în conducție (pe figură asimilat unui contact închis), potențialul ieșirii **Q** fiind foarte aproape de zero, potențialul de bază a lui **T₁** va fi aproape de zero deci

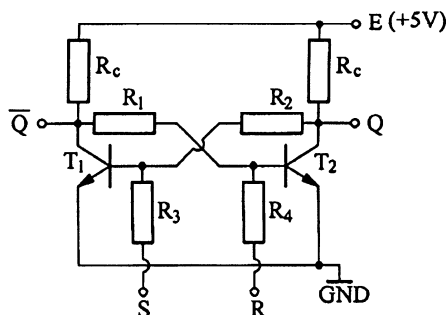


Figura IV. 8. Bistabil R-S cu tranzistori n-p-n.

acesta este blocat. Se poate concluziona deci că T_1 se află în conducție fiindcă T_2 este blocat dar și reciproc, structura conservând această stare indefinit în

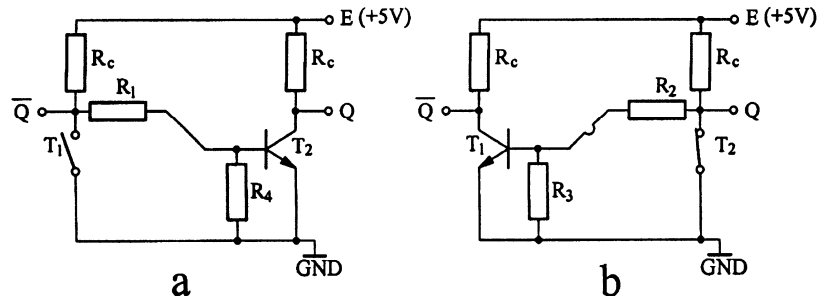


Figura IV. 9. Situații de polarizare pentru T_2 (a) și pentru T_1 (b).

timp (cu condiția menținerii alimentării electrice) și aceasta chiar dacă intrările S și R se deconectează de la masă și sunt lăsate în gol (tranzistorul T_2 polarizat pe seama circulației de curent E-R_c-R₁-joncțiunea bază-emitor T_2 – GND).

Dacă intrarea S se pune în unu logic (conectare la sursă) atunci situația evoluției polarizării lui T_1 poate fi discutată conform figurii IV. 10. Deoarece T_2 se află în conducție (asimilat unui contact închis) se amorsează un curent pe calea marcată pe figură, ceea ce determină o cădere de potențial pe rezistorul R_2 care se aplică ca atare bazei lui T_1 , care începe să intre în conducție. Aceasta înseamnă că contactul echivalent lui T_1 din figura IV. 9. a.

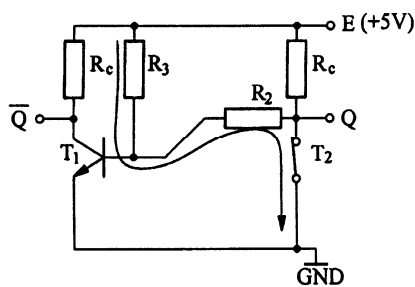


Figura IV. 10. Efecte ale plasării intrării S în unu logic.

începe să se închidă coborând potențialul bazei lui T_2 către zero, acesta începând să se blocheze. Chiar dacă prin aceasta calea de curent marcată pe figura IV. 10. dispăre, fenomenul de deschidere a lui T_1 este continuat până la saturație prin circulația de curent de această dată pe calea E-R₃-joncțiunea bază-emitor T_1 – GND, și prin consecință până la blocarea

completă a lui T_2 . Ca atare situația ieșirilor devine $Q=1$ și $\bar{Q}=0$. Chiar dacă

intrarea S revine în zero logic (sau este lăsată în gol), T_1 este menținut în conducție pe calea E-R_c-R₂-joncțiunea bază-emitor $T_1 - GND$.

Situația astfel indusă se păstrează indefinit prin același mecanism deja prezentat la figura IV. 9. (la care se vor considera de această dată contactul T_1 închis și T_2 deschis)

Interesant de remarcat aici că tranziția 0-1 pentru intrarea S a indus schimbarea (bascularea) ieșirilor, în timp ce tranziția 1-0 a rămas fără nici un efect. S-a revenit la starea anterioară a intrărilor dar ieșirile sunt în starea complementară. Se poate spune că un impuls 0-1-0 pe intrarea S a pus ieșirea Q în unu logic, de unde și denumirea intrării, *set the output to one*. S-a înscris un unu logic în celula elementară de memorie. Păstrând intrarea R în zero, oricâte alte impulsuri ulterioare pe S rămân fără efect.

După exact același raționament, păstrând pe S în zero dar plasând pe R în unu se produce bascularea structurii către o nouă stare stabilă cu $Q=0$ și $\bar{Q}=1$. Un impuls 0-1-0 pe intrarea R pune ieșirea Q în zero, înscrie un zero logic sau șterge conținutul memoriei, *reset the output*. Oricâte alte impulsuri ulterioare în aceleași condiții rămân fără efect. Dar în același timp bistabilul este din nou sensibil față de intrarea S.

Se poate spune că R respectiv S pot produce bascularea bistabilului numai dacă anterior acesta se afla într-o anumită stare, ceea ce confirmă încadrarea conform definiției în rândul structurilor logice secvențiale.

Se poate face o sinteză a comportării bistabilului conform tabelului IV. 2. din care rezultă și contextul în care bistabilul tratează starea intrărilor.

BISTABILUL COMUTA					BISTABILUL NU COMUTA				
	R	S	Q	\bar{Q}		R	S	Q	\bar{Q}
t	0	0	0	1	t	0	0	1	0
t+1	0	1	1	0	t+1	0	1	1	0
sensibil fata de S					indiferent fata de S				
	R	S	Q	\bar{Q}		R	S	Q	\bar{Q}
t	0	0	1	0	t	0	0	0	1
t+1	1	0	0	1	t+1	1	0	0	1
sensibil fata de R					indiferent fata de R				

Tabelul IV. 2.

Comportarea bistabilului se poate descrie și pe baza diagramelor de timp din figura IV. 11 în care s-au considerat timpii de propagare infinit mici

(comparativ cu duratele impulsurilor aplicate pe intrările **R** și **S**) ca atare comutația se face –formal- instantaneu.

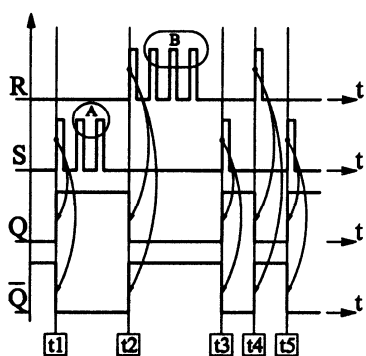


Figura IV. 11. *Descrierea cu diagrame de timp a condițiilor de comutație.*

impulsuri (marcate în zona **A**) nu sunt tratate de către bistabil acesta fiind dispus la comutație acum numai în raport cu intrarea **R**, ceea ce se și întâmplă pe **f+** din primul impuls al trenului aplicat pe **R** la momentul t_2 , bistabilul revenind la vechea stare, $Q = 0$ și $\bar{Q} = 1$ (s-a șters valoarea unu logic înscrisă la momentul t_1 înscriindu-se valoarea zero). Ca și anterior **f-** din primul impuls ca de altfel și celelalte impulsuri din zona marcată cu **B** nu produc nici un efect bistabilul fiind dispus la comutație numai în raport cu **S**. În continuare se repetă spre exemplificare situațiile de comutare legate de impuls pe **S**, **R** și din nou **S**, corespunzător momentelor t_3 , t_4 și t_5 . Pentru claritatea reprezentării sunt reluate diagramele de timp din figura IV. 11 în figura IV. 12, de această dată fără săgețile de cauzalitate.

Să notăm în final că la punerea sub tensiune bistabilul –chiar presupunând intrările **S** și **R** în zero logic (eventual conectate la masă)- se va așeza în una dintre stările stabile și complementare (printr-un mecanism ce

Fie la $t < t_1$ $R = 0$, $S = 0$, $Q = 0$ și $\bar{Q} = 1$. Se aplică la momentul t_1 un tren format din trei impulsuri pe intrarea **S**, cu **R** menținut în zero logic. În condițiile prezentate în tabelul IV. 2. bistabilul va comuta (pe frontul pozitiv, **f+**, al primului impuls) în cealaltă stare, cu $Q = 1$ și $\bar{Q} = 0$ (conform marcajului cu săgeți). După cum se observă frontul negativ (**f-**) dar și următoarele două

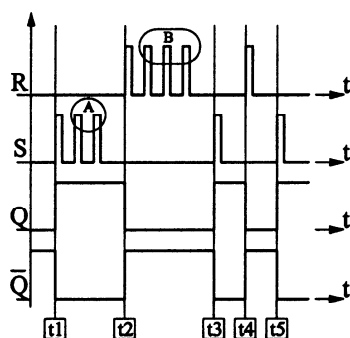


Figura IV. 12. *Diagrame de timp simplificate (fără corelații cauzale).*

ține fie de hazard fie de asimetria constructivă (diferența proprietăților componentelor, de exemplu a valorilor rezistențelor). De aceea pentru astfel de structuri se face așa numita inițializare prin comandă externă (indiferent de stare, dacă se aplică impuls pe R atunci sigur $Q = 0$ și $\bar{Q} = 1$) sau se utilizează un circuit de inițializare automată.

IV. 3. 2. Bistabilul R-S asincron, cu porți logice

După cum s-a arătat anterior, stările viitoare ale ieșirilor Q_{t+1} și

\bar{Q}_{t+1} din bistabilul R-S depind de starea intrărilor R și S dar și de stările actuale ale ieșirilor, Q_t și \bar{Q}_t , de aici și ideea abordării conceptuale

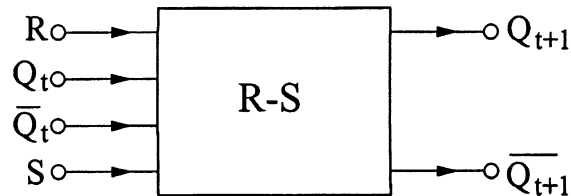


Figura IV.13. Bistabilul R-S (conceptual, ca structură logică combinațională).

R	S	Q_t	\bar{Q}_t	Q_{t+1}	\bar{Q}_{t+1}
0	0	0	1	0	1
0	0	1	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	0	1
1	0	1	0	0	1
1	1	0	1		
1	1	1	0		

Tabelul IV. 3.

Se vor lua în considerație pentru sinteza fiecărei funcții de ieșire numai trei variabile de intrare independente (Q_t și \bar{Q}_t sunt dependente conform și tabelului).

bistabilului conform figurii IV. 13, ca o structură logică combinațională cu patru intrări dintre care numai trei sunt independente (R, S și Q_t).

Se poate face organizarea valorilor de adevăr conform tabelului IV. 3. ceea ce permite de fapt tratarea structurii pe baza procedeelor de sinteza prezentate în capitolul II.

Se va considera deocamdată starea $R = S = 1$ ca interzisă (inducând o stare nedeterminată la ieșire).

De exemplu, se va considera că Q_{t+1} depinde de R, S, Q_t iar \overline{Q}_{t+1} depinde de R, S, \overline{Q}_t . Sinteza și minimizarea din FCND se poate face după cum urmează:

(IV.1)

$$Q_{t+1} = \overline{R} \cdot \overline{S} \cdot Q_t + \overline{R} \cdot S \cdot \overline{Q}_t + \overline{R} \cdot S \cdot Q_t = \overline{R} \cdot \overline{S} \cdot Q_t + \overline{R} \cdot S$$

având în vedere adiacența termenilor doi și trei din membrul drept.

(IV.2)

$$\overline{Q}_{t+1} = \overline{R} \cdot \overline{S} \cdot \overline{Q}_t + R \cdot \overline{S} \cdot \overline{Q}_t + R \cdot \overline{S} \cdot \overline{\overline{Q}_t} = \overline{R} \cdot \overline{S} \cdot \overline{Q}_t + R \cdot \overline{S}$$

având în vedere de asemeni aceeași proprietate de adiacență.

În relația (IV.2) s-a folosit notația ca atare a variabilei \overline{Q}_t care s-a tratat mai apoi după regula sintezei din FCND, de unde a apărut și dubla negație.

Să alcătuim acum un tabel care să conțină valorile variabilelor R, S și ale unor funcții legate de acestea după cum urmează (tabelul IV. 4.). Dacă se ignoră ultimele două linii din tabel (ipoteză avută în vedere anterior, la utilizarea tabelului IV. 1) rezultă două constatări interesante legate de termenii $\overline{R}S$ și $R\overline{S}$ (care apar și în formele finale din relațiile (IV. 1) și (IV. 2)) și anume:

$$(IV.3) \quad \overline{R} \cdot S = S \quad \text{și} \quad R \cdot \overline{S} = R$$

R	S	\overline{R}	\overline{S}	$\overline{R} \cdot S$	$R \cdot \overline{S}$
0	0	1	1	0	0
0	0	1	1	0	0
0	1	1	0	1	0
0	1	1	0	1	0
1	0	0	1	0	1
1	0	0	1	0	1
1	1	0	0	0	0
1	1	0	0	0	0

Tabelul IV. 4.

Cu aceste relații (IV. 1) și (IV. 2) de definire pentru funcțiile

Q_{t+1} și \bar{Q}_{t+1} devin:

$$(IV. 4) \quad Q_{t+1} = \bar{R} \cdot \bar{S} \cdot Q_t + S$$

$$(IV. 5) \quad \bar{Q}_{t+1} = \bar{R} \cdot \bar{S} \cdot \bar{Q}_t + R$$

Se aplică acum pentru (IV. 4) și (IV. 5) proprietatea (II. 1) din definirea axiomatică a algebrei booleene.

$$(IV.6) \quad Q_{t+1} = (S + \bar{S}) \cdot (S + \bar{R} \cdot Q_t) = S + \bar{R} \cdot Q_t$$

$$(IV.7) \quad \bar{Q}_{t+1} = (R + \bar{R}) \cdot (R + \bar{S} \cdot \bar{Q}_t) = R + \bar{S} \cdot \bar{Q}_t$$

având în vedere principiul (II. 3) al terțului exclus.

Să facem acum dubla negație a termenului doi din ambele relații:

$$Q_{t+1} = S + \overline{\bar{R} \cdot Q_t} = S + \overline{\bar{R}} + \overline{Q_t} = S + R + \bar{Q}_t$$

$$\bar{Q}_{t+1} = R + \overline{\bar{S} \cdot \bar{Q}_t} = R + \overline{\bar{S}} + \overline{\bar{Q}_t} = R + S + Q_t$$

cu aplicarea formulelor De Morgan și a legii dublei negații.

Se pot reține deci formele:

$$(IV. 8) \quad Q_{t+1} = S + R + \bar{Q}_t$$

$$(IV. 9) \quad \bar{Q}_{t+1} = R + S + Q_t$$

Dacă se face acum negarea ambelor relații în ambii membri se obțin

expresiile:

$$(IV. 10) \quad \overline{Q_{t+1}} = \overline{S + R + \overline{Q_t}}$$

$$(IV. 11) \quad \overline{\overline{Q_{t+1}}} = \overline{Q_{t+1}} = \overline{R + S + Q_t}$$

pe baza cărora se poate face materializarea bistabilului R-S asincron, conform figurii IV. 14..

Logica materializării are în vedere faptul că stările Q_t și $\overline{Q_t}$ respectiv Q_{t+1} și $\overline{Q_{t+1}}$ se regăsesc fizic în aceleași puncte dar la momente de timp succesive.

Astfel în (IV. 10) prima disjuncție negată $\overline{(R + \overline{Q_t})}$ se materializează cu ajutorul porții P_1 iar rezultatul este utilizat ca operand într-o nouă disjuncție negată cu doi termeni (membrul drept din (IV. 10) realizată cu poarta P_2 pe ieșirea căreia se va regăsi noua stare $\overline{Q_{t+1}}$ (membrul stâng din (IV. 10)).

Asemănător, pentru (IV. 11), poarta P_2 materializează disjuncția negată $\overline{S + Q_t}$, rezultatul intrând ca operand într-o nouă disjuncție negată cu doi operanzi (membrul drept din (IV. 11)) realizată de poarta P_1 pe ieșirea căreia apare noua stare Q_{t+1} (membrul stâng din (IV. 11)).

Să notăm că cele două ieșiri ale bistabilului sunt una negata celeilalte.

Corectitudinea demersului teoretic ca și cea a materializării bistabilului poate fi probată prin cercetarea funcționării acestuia. Pentru aceasta vom utiliza tabelul de adevăr IV.5 al disjuncției negate de două variabile.

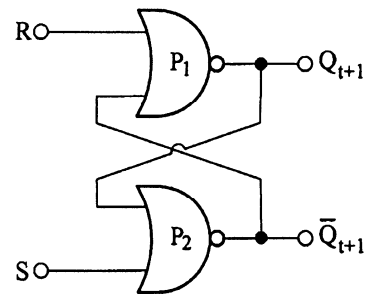


Figura IV. 14. Bistabilul R-S asincron, materializare cu porți SAU-NU

Pe baza tabelului IV. 5 se pot desprinde două concluzii importante:

X_2	X_1	X_2+X_1	$\overline{X_2+X_1}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

Tabelul IV. 5

C1. Dacă una dintre variabile se află în zero logic (pe tabel de exemplu x_2) atunci funcția ia valoarea negată a celei de a doua variabile (pe tabel x_1).

C2. Dacă una dintre variabile ia valoarea unu logic (pe tabel de exemplu x_2) atunci funcția ia invariabil (indiferent de starea celeilalte intrări) valoarea zero logic.

Fie acum aplicate intrărilor în bistabil (figura IV. 14) combinații de nivele logice după cum urmează:

CNL1: $R=0$ și $S=0$ (liniile 1 și 2 din tabelul IV.3)

Porțile P_1 și P_2 au câte o intrare în zero logic, suntem în condițiile concluziei **C1**. La ieșirile acestora se regăsește starea negată a celeilalte intrări. Pentru P_1 cealaltă intrare este $\overline{Q_t}$ ca atare ieșirea acesteia (după o convențională propagare) devine $Q_{t+1} = \overline{\overline{Q_t}} = Q_t$ adică starea ieșirii nu se schimbă. Pentru P_2 cealaltă intrare este Q_t ca atare ieșirea acesteia (după o convențională propagare) devine $\overline{Q_{t+1}} = \overline{Q_t}$, adică în mod identic starea ieșirii nu se schimbă.

CNL2a: $R=0$ și $S=1$ cu presupunerea că $Q_t = 0$ și $\overline{Q_t} = 1$ (linia 3 din tabelul IV.3)

Poarta P_2 se află în condițiile concluziei **C2** iar poarta P_1 în condițiile concluziei **C1**. Ca atare pentru P_2 cu $S = 1$ începe (necondiționat de starea celeilalte intrări) tranziția ieșirii către zero logic deci $\overline{Q_{t+1}} = 0$. La încheierea

acestei tranziții, poarta P_1 (cu ambele intrări în zero), începe și ea o tranziție la care la un moment $(t+2)$ induce la ieșire starea negată a intrării \overline{Q}_{t+1} , ca atare $Q_{t+2} = \overline{\overline{Q}_{t+1}} = \overline{0} = 1$. Această nouă stare pentru ieșirea porții P_1 nu influențează poarta P_2 (aflată în condițiile liniei IV tab. IV.5), după acest moment orice tranziție încetează. Formal se poate considera că tranziția completă s-a încheiat la momentul $t+1$ dacă se acceptă că poarta P_2 a basculat la un moment imediat anterior $(t+1)^-$. Dacă S revine în zero starea bistabilului nu se schimbă (suntem în condițiile CNL1).

CNL2b: $R=0$ și $S=1$ cu presupunerea că $Q_t = 1$ și $\overline{Q}_t = 0$ (linia 4 din tabelul IV.3).

P_1 are ambele intrări în unu P_2 ambele intrări în zero. Ca atare conform liniei 1 tab. IV.5 ieșirea lui P_1 trece în unu iar conform liniei 4 ieșirea lui P_2 trece în zero. Observăm însă că exact aceasta este starea de plecare deci tranzițiile sunt ipotetice, bistabilul este inactiv față de S. Oricâte alte ulterioare impulsuri 0-1-0 pe S (cu R în zero) sunt ignorate având în vedere situațiile CNL1-CNL2b-CNL1.

CNL3a: $R=1$ și $S=0$ cu presupunerea că $Q_t = 1$ și $\overline{Q}_t = 0$ (linia 6 din tabelul IV.3).

Prin analogie dar și prin simetrie se poate reformula raționamentul de la CNL2a. Astfel poarta P_1 se află (cu $R = 1$) în condițiile concluziei **C2** iar poarta P_2 se află (cu $S = 0$) în condițiile concluziei **C1**. De această dată poarta P_1 începe necondiționat o tranziție care se încheie cu $Q_{t+1} = 0$ care inițiază după mecanismul deja arătat tranziția ieșirii porții P_2 către unu logic deci $\overline{Q}_{t+1} = 1$ (acceptând succesiunea formală cu timp intermediar $(t+1)^-$). Revenirea lui R în zero nu are efect având în vedere CNL1.

CNL3b: $R=1$ și $S=0$ cu presupunerea că $Q_t = 0$ și $\overline{Q}_t = 1$ (linia 5 din tabelul IV.3).

Aplicând același raționament ca la CNL3a starea finală va fi $Q_{t+1} = 0$ și $\overline{Q}_{t+1} = 1$ aceasta fiind însă starea de plecare nu s-a produs deci nici o tranziție, bistabilul fiind inactiv față de R. Oricâte ale ulterioare impulsuri 0-1-0 pe R (cu S în zero) sunt ignorate având în vedere situațiile CNL1-CNL3b-CNL1. Bistabilul este însă activ la comutație la o eventuală primă tranziție 0-1 pentru S (condițiile din CN2a).

CNL4: $R=1$ și $S=1$ (liniile 7 și 8 din tabelul IV.3).

Cu precizarea că aceasta este o stare care –pentru simplificarea realizării- a fost din start declarată ca interzisă la sinteza bistabilului, să observăm că acum ambele porți se află în condițiile concluziei **C2**, ca atare indiferent de starea inițială, se inițiază o tranziție ce conduce la starea $Q_{t+1} = 0$, $\overline{Q}_{t+1} = 0$ pierzându-se deci starea de complementaritate a ieșirilor. În plus, dacă se schimbă acum nivelele logice ale ambelor intrări (cu $R = 0$ și $S = 0$) se trece obligatoriu prin una dintre stările intermediare, $R = 0$ și $S = 1$ sau $R = 1$ și $S = 0$ având în vedere că fizic tranzițiile de nivel logic sunt de fapt tranziții de tensiune. Se realizează atunci fie succesiunea CNL2-CNL1 (care are ca efect în final starea $Q_{t+1} = 1$, $\overline{Q}_{t+1} = 0$) fie succesiunea CNL3-CNL1 (care are ca efect în final starea $Q_{t+1} = 0$, $\overline{Q}_{t+1} = 1$) fără a ști cu certitudine care anume stare s-a indus, se spune că bistabilul „se agață” (*hang-up*). Evident că bistabilul nu își pierde funcționalitatea și printr-o manevră simplă (propusă spre studiu) funcționarea normală poate fi reluată.

Se poate proceda la rearanjarea sintetică a tabelului IV. 3., în tabelul IV. 6., cu precizarea valorilor numai pentru R, S și Q_{t+1} .

Astfel prima linie din tabelul IV. 6 redă conținutul primelor două linii din tabelul IV. 3. ș. a. m. d., o linie din tabelul IV. 6 sintetizează conținutul a două linii din tabelul IV. 3, cu precizarea că noua stare se instalează de fiecare dată ulterior frontului pozitiv de pe intrarea activă. Ca și anterior, starea $R=S=1$ este interzisă pentru că nu a fost avută în vedere la sinteza bistabilului (conform simplificărilor legate de tabelul IV. 4), aplicarea acesteia duce la o funcționare atipică, conform cu CNL4.

R	S	Q_{t+1}
0	0	Q_t
0	1	1
1	0	0
1	1	1

Tabelul IV. 6

Să cercetăm acum posibilitatea obținerii unui bistabil R-S asincron cu porți SI-NU.

Se face dubla negație a membrului drept din (IV.6), conform cu:

$$(IV.12) \quad Q_{t+1} = S + \bar{R} \cdot Q_t = \overline{\overline{S + \bar{R} \cdot Q_t}} = \overline{\bar{S} \cdot R \cdot Q_t}$$

Si identic pentru (IV.7), conform cu:

$$(IV.13) \quad \bar{Q}_{t+1} = R + \bar{S} \cdot \bar{Q}_t = \overline{\overline{R + \bar{S} \cdot \bar{Q}_t}} = \overline{\bar{R} \cdot S \cdot Q_t}$$

cu aplicarea formulelor De Morgan în raport cu prima negație (negata disjuncției se transformă în conjuncția negatelor).

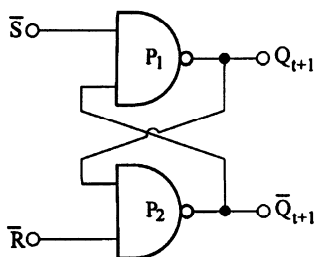


Figura IV.15 Bistabilul R-S asincron, materializare parțială cu porți SI-NU.

Figura IV. 15 descrie materializarea parțială a bistabilului utilizând ultimele două definiții, (IV.12) și (IV.13) cu aceeași specificație, că semnalele Q_t , Q_{t+1} respectiv \bar{Q}_t , \bar{Q}_{t+1} sunt localizate fizic în aceleași puncte dar la momente de timp succesive.

Astfel pentru Q_{t+1} din (IV.12) conjuncția negată $\overline{\overline{R} \cdot Q_t}$ se materializează cu ajutorul porții P_2 și participă ca operand alături de \overline{S} într-o nouă conjuncție negată (tot membrul drept din (IV.12)) realizată cu ajutorul porții P_1 . Pentru \overline{Q}_{t+1} din (IV.13) conjuncția negată $\overline{\overline{S} \cdot \overline{Q}_t}$ se materializează cu ajutorul porții P_1 și participă ca operand alături de \overline{R} într-o nouă conjuncție negată (tot membrul drept din (IV.13)) realizată cu ajutorul porții P_2 .

O materializare completă a bistabilului R-S asincron cu porți SI-NU cu privire la semnalele R și S se prezintă în figura IV. 16.

Entitatea din chenar este exact echivalentul funcțional al structurii prezentate în figura IV. 14.

Ca și în cazul materializării cu porți SAU-NU se poate face o analiză detaliată a funcționării pe care o lăsam drept exercițiu.

Să notăm că funcționarea bistabilului este asincronă, adică efectul configurației de intrare nu este condiționat (sincronizat) cu alte evenimente externe, în orice moment intrările R și S pot induce bascularea și blocarea bistabilului în una din cele două stări, din acest motiv bistabilul R-S mai este numit și *latch* (zăvor).

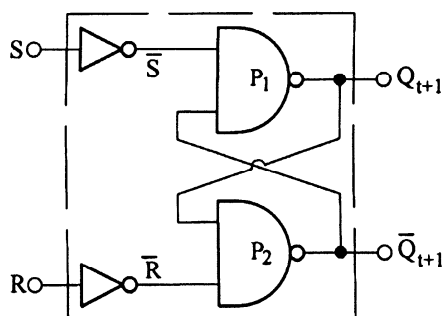


Figura IV. 16. Materializare completă a bistabilului R-S asincron cu porți SI-NU.

IV. 3. 3. Bistabilul R-S sincron, de tip D

Pentru sincronizarea cu alte evenimente externe și obținerea unui bistabil conform titlului se poate proceda ca în figura IV. 17. Se adaugă bistabilului R-S asincron (aici cu porți SAU-NU) două porți SI (1 respectiv 2) cu câte două intrări, una comună accesată de o intrare de ceas (CLK , $\underline{C}LocK$).

Intrarea comună **CLK** are două stări. Cât timp aceasta se află în zero logic, ca atare cele două intrări de comutație (**R** și **S**) nu pot accesa bistabilul. Numai la plasarea acesteia în unu logic bistabilul poate fi accesat și poate eventual comuta. Este de dorit ca schimbarea stării pentru **R** și **S** să se facă numai cât timp **CLK** este în zero.

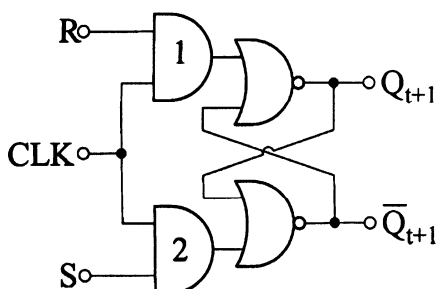


Figura IV. 17. *Bistabilul R-S sincron (cu porți SAU-NU).*

considera și că s-a realizat o ierarhizare a intrărilor. Numai dacă permite intrarea de sincronizare ($CLK=1$) atunci **S** și **R** își pot realiza funcția. Conceptual bistabilul R-S sincron se prezintă în figura IV.18.

Bistabilul R-S sincron are însă în continuare dezavantajul legat de interdicția

de comutație (**R** și **S**) nu pot accesa bistabilul. Numai la plasarea acesteia în unu logic bistabilul poate fi accesat și poate eventual comuta. Este de dorit ca schimbarea stării pentru **R** și **S** să se facă numai cât timp **CLK** este în zero. Astfel bistabilul poate comuta numai condiționat, eventual sincron cu alte dispozitive logice. Se poate

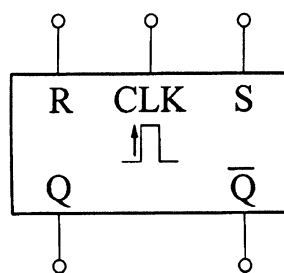


Figura IV. 18. *Bistabilul R-S sincron (conceptual).*

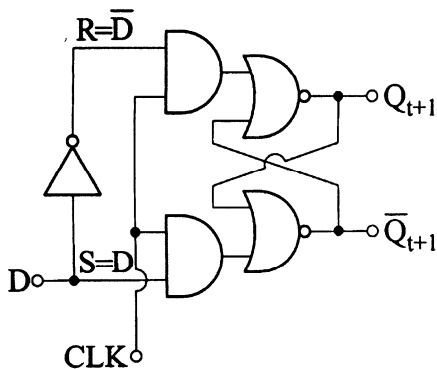


Figura IV. 19. *Bistabilul R-S sincron de tip D.*

$R=S=1$ fiind excluse, ca atare funcționarea acestui tip de bistabil poate fi descrisă conform tabelului IV. 7.

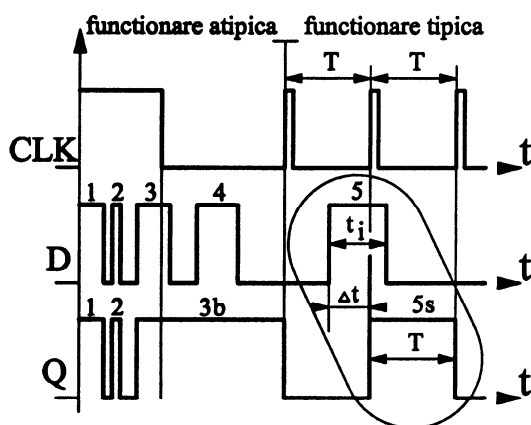
stării $R=S=1$ (tabelul IV.6, conform și cu CNL4). Acest dezavantaj dispare însă dacă între **S** și **R** (în acest sens) se plasează o poartă NU conform figurii IV. 19, obținându-se așa numitul bistabil de tip **D**. Aici $S = D$ și $R = \bar{D}$ adică $R = \bar{S}$, situațiile $R=S=0$ respectiv

acestui tip de bistabil poate fi

Cu intrarea de sincronizare în unu logic ($CLK = 1$) se observă că ieșirea bistabilului copie tot timpul starea intrării **D**. Cu $CLK = 0$ bistabilul este blocat în ultima stare indusă de **D** prealabilă trecerii intrării de sincronizare în zero logic. Funcționarea bistabilului este sincronă (tipică) dacă **D** se modifică numai atunci când intrarea de sincronizare se află în zero, conform și cu diagramele de timp din figura IV. 20.

CLK	D	R	S	Q_{t+1}
1	1	0	1	1
1	0	1	0	0
0	×			Q_t

Tabelul IV. 7.

Figura IV. 20. *Diagrame de timp.*

În diagramele de timp din figura IV. 20 sunt prezentate două situații de funcționare distincte. Una este atipică, (corespunzătoare impulsurilor 1, 2, 3 și 4), aici se observă că impulsurile 1 și 2 sunt regăsite ca atare (sub rezerva timpilor de propagare, aici neglijați), impulsul 3 este regăsit ca 3b din cauză că intervenit frontul negativ

al intrării de ceas bistabilul blocându-se în starea lui **D** din acel moment. Se observă că impulsul 4 nu mai este tratat ($CLK = 0$), frontul negativ din 3b intervine pe proximal impuls al intrării de sincronizare. Utilitatea esențială a bistabilului intervine însă în cazul funcționării tipice. Fie impulsul 5, de durată t_i , cu palierul de unu logic suprapus peste un impuls (aici cu titlu de exemplu, dintr-un tren de trei cu perioada T) al intrării **CLK**. Acesta se va regăsi pe ieșirea bistabilului transformat, sincronizat (de unde și denumirea 5s a acestuia). Impulsul 5s va fi pe de o parte transformat ca durată (acum T) pe de altă parte așezat pe fronturile pozitive ale intrării de sincronizare deci întârziat cu Δt (de unde și denumirea *D-delay*). Toate impulsurile de pe intrarea **D** care satisfac condiția de suprapunere de mai sus (indiferent de durată, dacă se

acceptă că impulsurile pe CLK sunt infinit scurte) se vor regăsi sincronizate pe ieșirea bistabilului. Conceptual bistabilul R-S

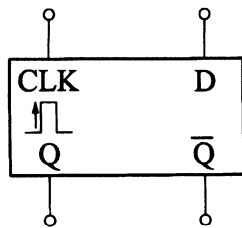


Figura IV. 21.
Bistabilul R-S sincron de tip D (conceptual).

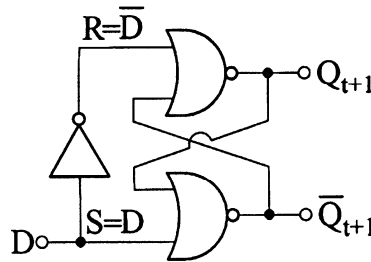


Figura IV. 22. Structură cu bistabil R-S.

sincron de tip D se prezintă în figura IV.21.

În completarea celor prezentate propunem un studiu asupra utilității structurii cu bistabil R-S prezentate în figura IV. 22. Se face precizarea că față de figura IV. 19. s-a renunțat la porțile SI și la intrarea de sincronizare CLK.

IV. 3. 4. Structură Master-Slave cu bistabili R-S

Fie mai întâi transformarea sincronă a materializării bistabilului R-S din figura IV. 16 (cu porți SI-NU) conform figurii IV. 23.

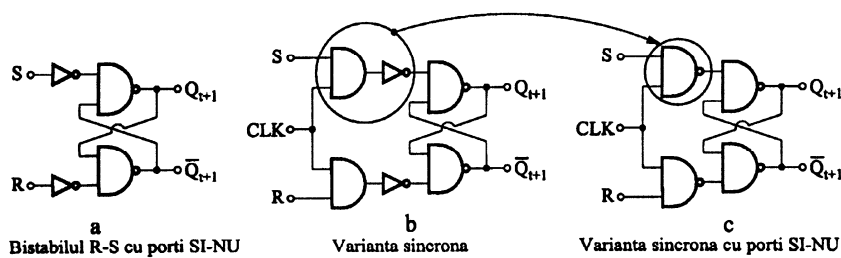


Figura IV. 23. Bistabilul R-S cu porți SI-NU, transformarea sincronă.

Mai întâi se adaugă, ca și în cazul figurii IV. 17., două porți SI cu o intrare de sincronizare comună (CLK, conform figurii IV. 23. b.). Entitatea marcată aici poate fi evident înlocuită cu o poartă SI-NU cu două intrări

(conform săgeții, atât pentru intrarea S cât și pentru intrarea R), rezultând

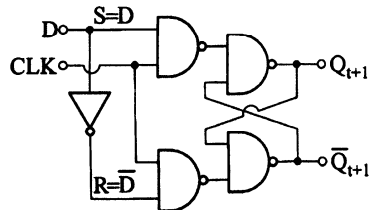


Figura IV. 24. Bistabilul R - S sincron, de tip D (materializare cu porți SI - NU)

varianta sincronă ce utilizează în materializare numai porți SI - NU conform figurii IV. 23. c. Un echivalent al figurii IV. 19 este redat în figura IV. 24.

Propunem acum spre analiză o structură care conține doi bistabili R - S sincroni, (materializați conform cu figura IV. 23. c.) și conectați între ei conform cu figura IV. 25. (asupra

denumirii se va reveni).

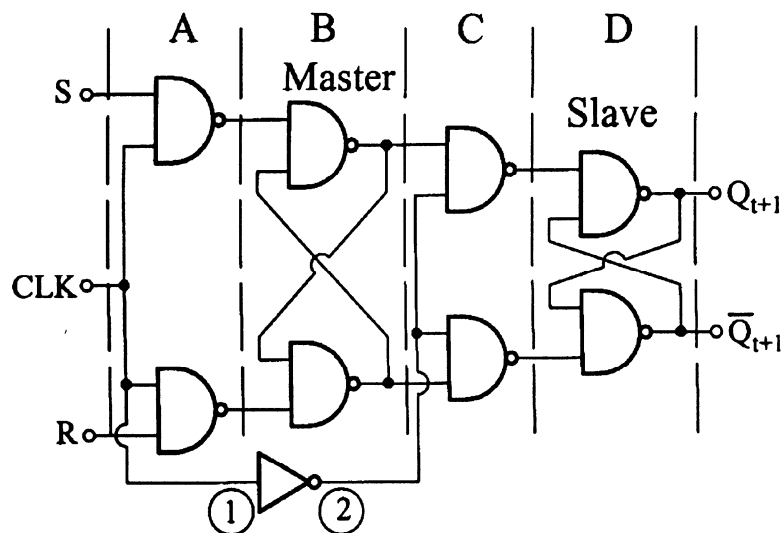


Figura IV. 25. Structură $Master$ - $Slave$ (M - S) cu bistabili R - S (materializare numai cu porți SI - NU .)

Ieșirile primului bistabil – aici numit $Master$ (stăpân) – sunt utilizate ca intrări pentru cel de al doilea, aici numit $Slave$ (sclav). Ca intrări ale structurii se vor considera intrările R , S , CLK pentru $Master$ iar ca ieșiri se vor considera ieșirile din $Slave$. Între intrările de ceas ale celor doi bistabili se plasează o poartă NU .

Se vor considera cei doi bistabili separați de porțile SI-NU prin care se face sincronizarea, cu o repartizare pe zone (limitele marcate cu linie întreruptă) A, B, C, D.

Pentru facilitarea urmăririi demersului pe mai departe, se prezintă în figura IV. 26. materializarea aceleiași structuri dar plecând de la bistabilul R-S sincron cu porți SAU-NU. Evident că structurile din figurile IV. 25 și IV. 26 au funcționare absolut identică.

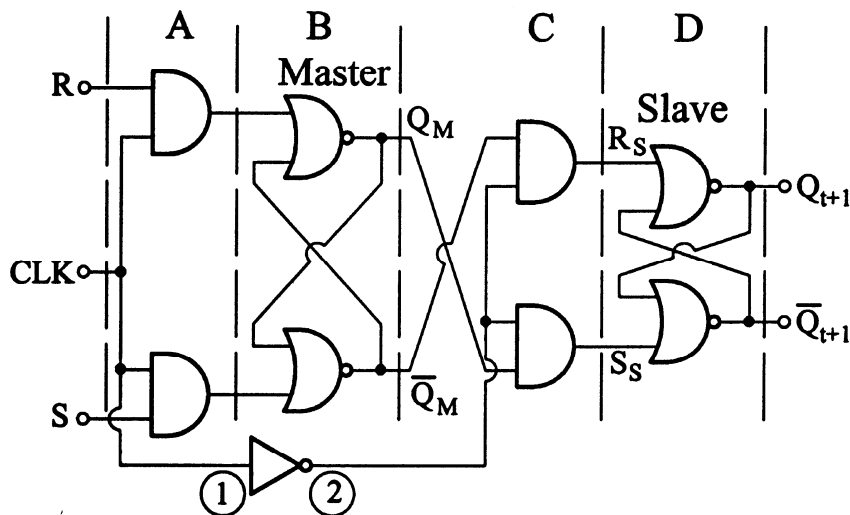


Figura IV. 26. *Structură Master-Slave(M-S) cu bistabili R-S materializați cu porți SAU-NU.*

Comportarea celor două structuri este definitiv condiționată de poarta NU dintre secțiunile A și C și în legătură cu semnalul de intrare (1, în continuare notat cu U_1) și de ieșire (2, în continuare notat cu U_2) din aceasta se vor studia proprietățile acestora.

Standardele materializării electronice prevăd descrierea nivelului zero logic cu o tensiune de la zero până la cel mult $+0,8V$ (fie această limită funcțională numită mai departe U_{maxL} , valoarea maximă a tensiunii în starea jos). Analog nivelul logic unu se descrie plecând de la o valoare minimă de $+2V$ (fie această limită numită U_{minH} , valoarea minimă a tensiunii în starea sus) până la $+4V$ (adesea până la potențialul sursei). Pentru o poartă NU dacă

se aplică la intrare un potențial cel mult egal cu $U_{\max L}$ atunci la ieșire se obține un potențial cel puțin egal cu $U_{\min H}$ dar și invers (a se urmări considerațiile la figura IV. 27.).

Fie acum aplicat pe intrarea CLK (deci în punctul 1, la intrarea în

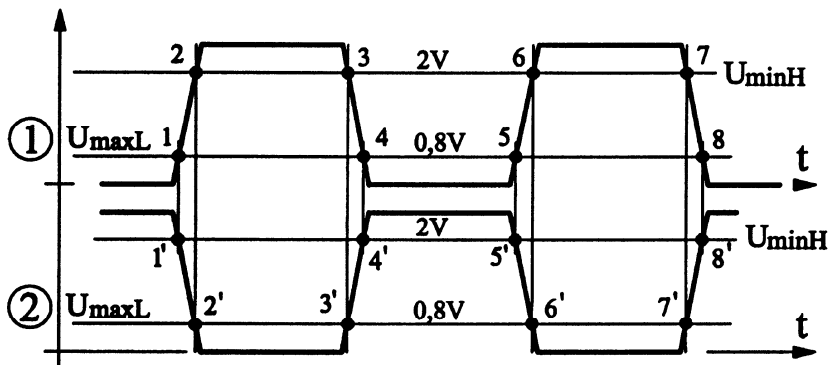


Figura IV. 27. Diagrame de timp.

poarta NU) un semnal rectangular periodic dar cu fronturile neidealizate (cu excepția simetriei), descriind în timp nenumăratele tranziții între nivelele logice, conform cu figura IV. 27. Pe aceeași figură se descrie și semnalul de la ieșirea aceleiași porți (deci în 2), aplicat secțiunii C (la fel, ca semnal de sincronizare, considerând aici timpii de propagare la întârziere nuli).

La momentul t_1 (aici indicele referindu-se la punctul corespunzător din figura IV. 27) -cu $U_1 < U_{\max L}$ - porțile din A sunt sigur închise în timp ce cele din D -cu $U_2 > U_{\min H}$ - sunt sigur deschise. Aceasta înseamnă că bistabilul din B este izolat față de intrările R și S în timp ce bistabilul din D este conectat la cel din B. Pentru $t_1 < t < t_2$ având în vedere că U_1 crește și U_2 scade, ceea ce înseamnă că porțile din C s-au închis ($U_2 < U_{\min H}$) fără ca cele din A să se fi deschis ($U_1 < U_{\min H}$). Aceasta înseamnă că bistabilul din B este izolat față de intrări, bistabilul din D este izolat față de cel din B (practic aceasta se produce la un moment de timp între cele două evenimente). Pentru $t_2 < t < t_3$ porțile din A sunt cu certitudine deschise ($U_1 > U_{\min H}$, sigur un unu logic pe intrarea comună), ceea ce înseamnă că bistabilul din B poate comuta după situația nivelelor logice de pe intrările R, S. Porțile din C sunt cu certitudine închise ($U_2 < U_{\max L}$, sigur un zero logic pe intrarea comună), ceea ce înseamnă că bistabilul din D rămâne izolat față de cel din B. La $t = t_3$ începe închiderea porților din A încât se poate considera că bistabilul din B

rămâne la $t = {}^+t_3$ blocat în ultima stare indusă de intrări la acest moment. Cu $t_3 < t < t_4$ are loc un nou fenomen tranzitoriu ce trece printr-o stare identică cu $t_1 < t < t_2$ când se produce din nou izolarea bistabililor între ei și față de intrări. La $t = {}^+t_4$ porțile din A sunt cu atât mai mult blocate bistabilul din B nu face decât să conserve starea de la $t = {}^+t_3$. Dar la același moment $t = {}^+t_4$, cu $U_2 > U_{\min H}$ porțile din C se deschid, conținutul bistabilului din B este transferat bistabilului din D și ca atare regăsit pe ieșirile Q_t, \bar{Q}_t ale structurii. Bistabilul din D doar copie și transferă ceea ce a memorat cel din B. De aici relația de subordonare, denumirea bistabililor **Master**, **Slave**, respectiv a structurii **M-S**. Având în vedere că în realitate panta fronturilor de semnal este foarte apropiată de 90° se poate spune că întotdeauna o eventuală comutație a ieșirilor Q_t, \bar{Q}_t se produce pe frontul negativ (căzător) al semnalului de ceas (CLK).

Comportarea se repetă absolut identic pentru ciclul următor, între punctele (5-8). Periodicitatea semnalului de ceas este de fapt o ipoteza nenecesară.

În figura IV. 28. se prezintă sintetic etapele de funcționare ale structurii Master-Slave cu bistabili R-S, relativ la semnalul de ceas.

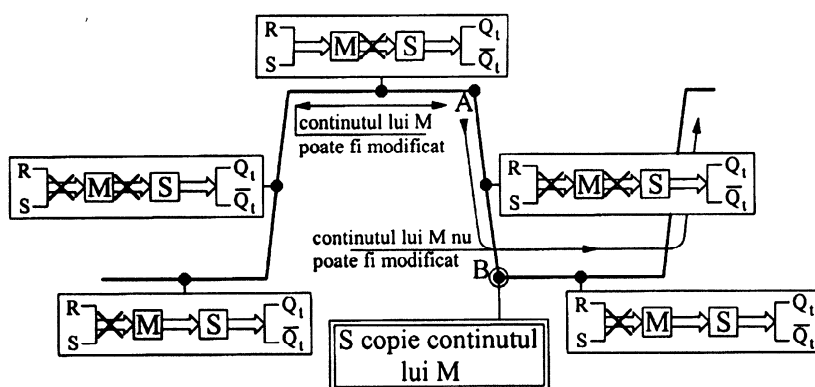


Figura IV. 28. *Descriere sintetică a funcționării structurii Master-Slave cu bistabili R-S.*

Bistabilul din M comută pe palierul de unu logic funcție de starea intrărilor R și S fără să afecteze starea bistabilului din S, față de care este

izolat. În proximitatea ulterioară a punctului A bistabilul din M memorează o ultimă stare indusă de intrări și apoi se izolează față de acestea, conținutul său rămânând stabil. Această izolare intervine înainte de punctul B, deci înainte de a se deschide calea dintre M și S. În proximitatea ulterioară a punctului B bistabilul din S primește și stochează starea lui M și totodată o menține stabil pe ieșiri pe durata unui nou ciclu zero-unu-zero pe intrarea de ceas.

De observat că starea lui S se schimbă practic întotdeauna numai pe frontul negativ (căzător), întotdeauna o singură eventuală comutație (din zero în unu sau invers) și se menține stabilă pe durata ciclului (palier zero logic-front crescător-palier unu logic) următor.

Reprezentarea simbolică a structurii M-S cu bistabili R-S este redată în figura IV. 29.

Figura

IV. 29. a. prezintă sintetic structurarea pe cei doi bistabili, deoarece bistabilul Master nu are acces direct la exterior,

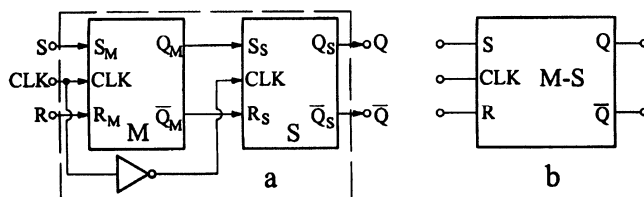


Figura IV. 29. Structură Master-Slave cu bistabili R-S. Reprezentări conceptuale.

în practică se preferă simbolizarea din figura IV. 29. b.

Pentru evitarea apariției combinației $R = S = 1$ (și indirect $R = S = 0$)

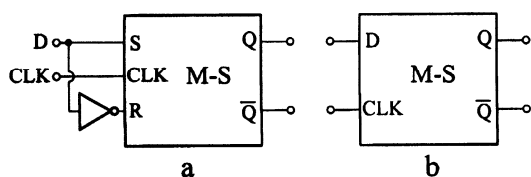


Figura IV. 30. Structură M-S de tip D cu bistabili R-S. Sinteză (a) și simbolizare (b).

se plasează o poartă inversoare între intrările R și S, obținându-se o structură Master-Slave de tip D cu bistabili R-S, cu reprezentarea conceptuală ca în figura IV. 30. Toate caracteristicile de funcționare deja prezentate se păstrează.

O aplicație imediată ce pune în evidență comportarea structurii M-S cu bistabili R-S se prezintă în figura IV. 31.

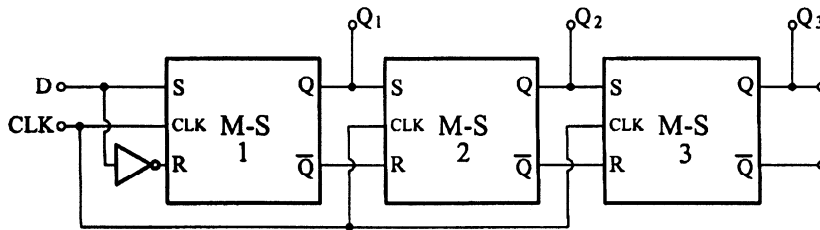


Figura IV. 31. Aplicație pentru structura Master-Slave cu bistabili R-S.

Se propune o grupare de trei bistabile R-S sincrone, cu intrarea de ceas comună, conectați ca în figură, primul structurat ca bistabil de tip D.

Presupunem aplicat pe intrarea de ceas un semnal rectangular de perioadă T și că ieșirile Q_1, Q_2, Q_3 se află în zero logic anterior acestui

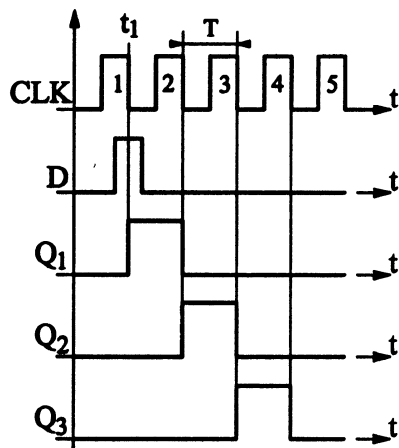


Figura IV. 32. Diagrame de timp.

moment. Pe intrarea D se aplică un unic impuls la momentul t_1 cu palierul de unu logic suprapus peste impulsul de ceas 1, conform cu diagramele de timp din figura IV. 32.

Pe palierul unu din D bistabilul M (notație bM) din M-S 1 trece în unu logic iar pe $f-$ din $i1$ (frontul cazător al impulsului 1) această stare este copiată de bistabilul S (notație bS) din M-S 1, ca atare ieșirea Q_1 trece în unu logic (se consideră timpii de propagare neglijabili). Conform figurii IV. 31 intrările din M-S 2 au acum stările S

$= Q_1 = 1$ și $R = \overline{Q_1} = 0$. Această stare se păstrează până în momentul $f-$ din $i2$.

De aici, pe palierul unu din $i2$, bM din M-S 2 trece în unu în timp ce bM din M-S 1 (cu D în zero) trece în zero. Pe $f-$ din $i2$ aceste stări sunt transferate

bistabililor Slave deci ieșirilor, ca atare Q_2 trece în unu (și se menține cel puțin până la proximal f-) iar Q_1 trece în zero (și va rămâne indefinit în timp în această stare, ca atare M-S 1 va fi ignorat în continuare).

Pe palierul unu din i3 bM din M-S 2 copie starea lui Q_1 (=0) iar bM din M-S 3 copie starea lui Q_2 (=1) iar pe frontul căzător al aceluiași impuls se transmit aceste stări ieșirilor, ca atare Q_2 (ieșirea din M-S 2) trece în zero (și rămâne în această stare indefinit în timp), Q_3 (ieșirea din M-S 3) trece în unu. Pe considerente sistematic identice, pe f- din i4 ieșirea Q_3 revine în zero.

Se observă astfel că M-S 1 face sincronizarea impulsului aplicat pe D (vezi bistabilul R-S sincron, de tip D). Acest impuls apare pe ieșirile structurilor următoare întârziat cu una respectiv două perioade ale semnalului de ceas. Generalizând (cu dezvoltarea corespunzătoare a figurii IV. 31) pe ieșirea unui virtual M-S i va apare un impuls întârziat cu i perioade. Altfel spus impulsul sincronizat este mutat la fiecare perioada de ceas pe ieșirea proximală la dreapta. S-a obținut de fapt un automat simplu cu număr finit de stări, cu un singur ciclu (asociat unui impuls pe D).

Structura prezentată în figura IV. 31 poate fi utilizată de exemplu pentru logica de comandă a unui motor pas cu pas cu trei perechi de poli, pentru care lucrează ca distribuitor de impulsuri. Un impuls aplicat pe D în condițiile diagramelor de timp din figura IV. 32 are drept consecință o rotație completă a arborelui motorului.

Propunem un studiu în următoarele direcții :

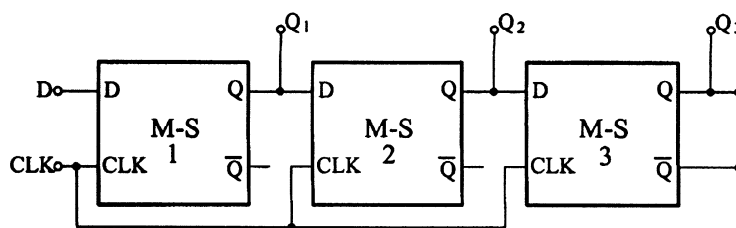


Figura IV. 33. Exercițiu de comparație.

-cercetarea proprietăților structurii propuse în figura IV. 33. comparativ cu cea prezentată în figura IV. 31.

-ce manevră prealabilă trebuie făcută asupra structurii din fig. IV. 31. pentru a fi siguri că –relativ la diagramele din fig. IV. 32.- la aplicarea impulsului pe D ieșirile Q_1 , Q_2 , Q_3 se află în zero?

-cercetarea proprietăților structurii propuse în figura IV. 34 (identică cu cea propusă în figura IV. 31, excepție adăugarea unei porți SAU și a unei intrări de reacție de la Q_3). Ce consecințe are aplicarea unui impuls pe D (în condițiile diagramelor de timp din figura IV. 32.) ?. Dar dacă ea este utilizată

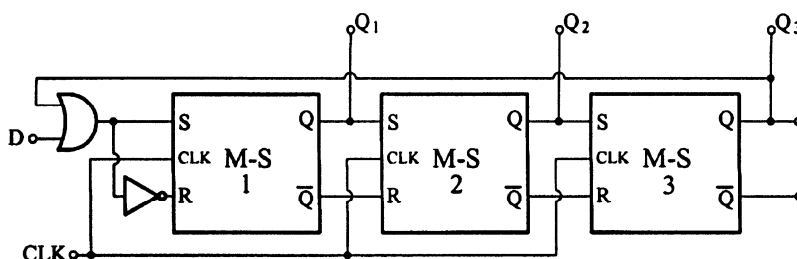


Figura IV. 34. *Exercițiu de dezvoltare.*

ca distribuitor de impulsuri pentru un motor pas cu pas?. Mai poate fi realizată condiția prealabilă $Q_1 = Q_2 = Q_3 = 0$ printr-o manevră externă fără modificări de structură?. Dacă da/nu care ar fi cea mai simplă manevră?. Este această manevră esențială pentru funcționarea structurii?.

IV. 3. 5. Bistabilul R-S sincron/asincron

Aplicația anterioară dovedește necesitatea existenței unor intrări de nivel logic prin care structurii M-S să i se impună din exterior un anumit regim de start în funcționare. De exemplu indiferent de starea intrărilor R, S, CLK la ieșire să apară sistematic zero sau după caz unu logic (așa numitul regim de inițializare). O soluție pentru aceasta ar fi utilizarea în structura M-S a unui bistabil sincron/asincron.

Să considerăm mai întâi o dezvoltare a figurii IV. 14, conform figurii IV. 35. Se adaugă pentru fiecare poartă SAU-NU câte o intrare suplimentară și se face redenumirea acestora (R_1 , R_2 respectiv S_1 , S_2). Să considerăm acum

că accesarea bistabilului astfel dezvoltat se face la un moment dat numai prin una dintre cele două perechi de intrări în timp ce cealaltă se află în zero logic.

Cu acestea să reconsiderăm tabelul IV. 5, cu trei variabile, una sistematic în zero (tabelul IV. 8.). Se observă că față de celelalte două variabile valorile de ieșire pentru funcția

	X_2	X_1	$0+X_2+X_1$	$0+\overline{X_2}+\overline{X_1}$
0	0	0	0	1
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0

Tabelul IV. 8.

SAU-NU cu trei intrări nu se schimbă, ca atare concluziile C1 și C2 (din proximitatea tabelului IV. 5) rămân neschimbate, deci comportarea bistabilului R-S față de perechea de intrări active nu se schimbă.

Să considerăm acum realizarea sincronizării acestui bistabil pentru numai o pereche de intrări conform figurii IV. 36. unde s-a procedat la redenumirea acestora (R_i , S_i , de inițializare)

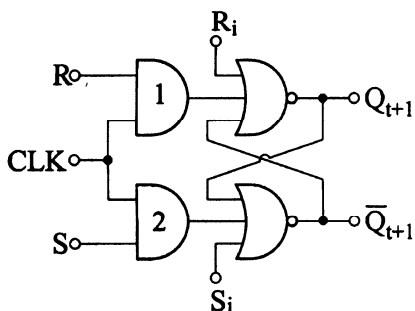


Figura IV. 36. Bistabil R-S sincron/asincron (cu porți SAU-NU)

fiind pus în mod asincron în unu (dacă $R_i = 0$ și $S_i = 1$) sau zero (dacă $R_i = 1$ și $S_i = 0$).

Având în vedere considerentele care au dus până la materializarea bistabilului R-S sincron cu porți SI-NU (fig. IV. 15, IV. 16, IV. 23) precum și

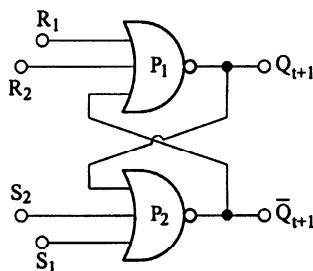


Figura IV. 35. Bistabil R-S cu două perechi de intrări.

cele aferente figurilor IV. 35. și IV. 36., se prezintă direct în figura IV. 37. bistabilul R-S sincron/asincron, materializare numai cu porți SI-NU.

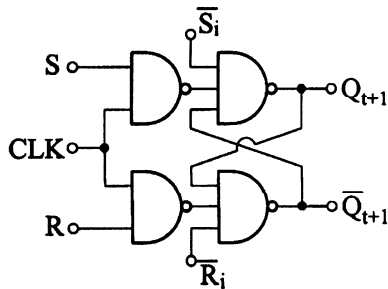


Figura IV. 37. Bistabil R-S sincron/asincron (cu porți SI-NU). Conceptual o astfel de structură se reprezintă conform figurii IV. 39. (completare a figurii IV. 29. b.).

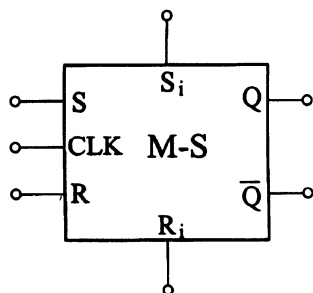


Figura IV. 39. Structură M-S cu intrări de inițializare (conceptual).

probabilitate în unu sau zero.

Pentru structura prezentată în figura IV. 33. (care utilizează structuri M-S fără intrări de inițializare) aceasta înseamnă că condiția $Q_1 = Q_2 = Q_3 = 0$ la momentul inițial nu poate fi realizată spontan (prin punerea sub tensiune). Aici din fericire există posibilitatea realizării acestei condiții prealabile prin punerea în zero a intrării D pe durata a cel puțin trei cicli de tact pentru intrarea CLK. Mai facilă este însă substituirea celor trei structuri M-S cu

parcure cu titlu de exercițiu etapele intermediare.

Se poate acum realiza (de exemplu) dezvoltarea structurii M-S din figura IV. 26. pe aceleași considerente, utilizând intrări de inițializare numai pentru bistabilul Slave, conform figurii IV. 38.

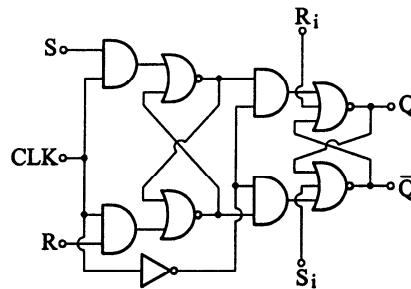


Figura IV. 38. Structură Master-Slave cu intrări de inițializare.

Prezența intrărilor de inițializare este esențială, altfel funcționarea structurii M-S (ca de altfel a tuturor SLS) este adesea improprie sau chiar imposibilă. La punerea sub tensiune a structurii M-S se poate considera că ieșirea Q se va așeza cu aceeași

structuri M-S cu intrări de inițializare, condiția $Q_1 = Q_2 = Q_3 = 0$ realizându-se dacă pe durata primului palier de unu logic din CLK se pun temporar toate intrările R_i în unu logic iar intrările D, S_i în zero logic.

În cazul structurii din figura IV. 34. generarea stărilor aleatorii la punerea sub tensiune compromite total funcționarea acesteia (dacă D rămâne în zero se propagă la infinit configurația ciclică generată la pornire, dacă D se pune pentru trei perioade de tact în unu atunci toate ieșirile se blochează invariabil în unu, singura soluție este întreruperea buclei de reacție prin poarta SAU cu D în zero logic pentru cel puțin trei perioade de tact). Ca atare se impune substituirea în figura IV. 34 cu structuri M-S cu intrări de inițializare și efectuarea aceleiași manevre (pe durata primului palier de unu logic din CLK se pun temporar toate intrările R_i în unu logic iar intrările D, S_i în zero logic).

Există pentru figura IV. 34. și o soluție tehnică pentru inițializarea automată la punerea sub tensiune dacă intrările S_i se leagă permanent la zero logic iar intrările R_i se leagă în comun pe un divizor R_1 - R_2 (cu $R_1 \gg R_2$), cu R_1 având în paralel un condensator C (câțiva picofarazi), conform cu figura

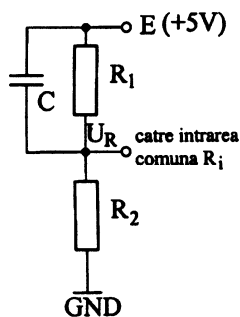


Figura IV. 40.
Circuit de inițializare.

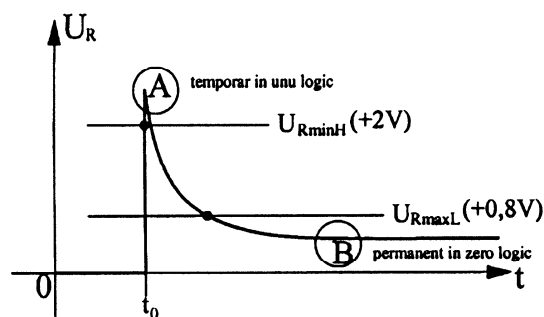


Figura IV. 41. *Generarea fizică a unui impuls de inițializare.*

IV. 40. La punerea sub tensiune (momentul t_0 în figura IV. 41) variația rapidă (aici treaptă) a tensiunii E dă naștere unui curent variabil ($i = CdE/dt$) mare dar de scurtă durată ceea ce face ca tensiunea U_R (efectul acestui curent pe rezistorul R_2) pe divizor să evolueze în impuls cu un vârf în zona de unu logic (A), după care se stinge rapid sub valoarea de prag de zero logic (B), dacă este îndeplinită condiția $U_{RmaxL} > ER_2/(R_1+R_2)$. Cu

precauțiile de rigoare asupra valorii lui C (pentru a limita vârful de tensiune) se obține astfel pentru scurt timp un impuls 0-1-0 de inițializare.

Propunem spre exercițiu cercetarea posibilității de obținere a unui impuls 1-0-1 (cu unu logic starea stabilă ulterioară).

IV. 4. Bistabilul J-K

	R	S	Q_{t+1}
	0	0	Q_t
	0	1	1
	1	0	0
	1	1	

Tabelul IV. 9

Așa cum s-a văzut anterior, pentru bistabilul R-S există în tabelul de adevăr (IV. 6, reluat mai jos ca IV. 9) starea interzisă $R=S=1$ care trebuie evitată pentru a nu obține o funcționare improprie. Ne propunem în continuare sinteza unui nou tip de bistabil cu intrările redenumite (J, K), care păstrează identic funcționalitatea bistabilului R-S dar în plus poate trata și starea

$J=K=1$. Dacă pentru bistabilul R-S setul variabilelor de intrare 00, 01, 10 implică setul Q_t , 1, 0 pentru ieșire, bistabilul J-K tratează setul complet (00, 01, 10, 11) al variabilelor de intrare, ultimei combinații fiindu-i asociată o stare diferită de Q_t , 1, 0, evident singura

(R)(S)		K	J	Q_t	\bar{Q}_t	Q_{t+1}	\bar{Q}_{t+1}
		0	0	0	1	0	1
		0	0	1	0	1	0
		0	1	0	1	1	0
		0	1	1	0	1	0
		1	0	0	1	0	1
		1	0	1	0	0	1
		1	1	0	1	1	0
		1	1	1	0	0	1

Tabelul IV.10

posibilă aici: \bar{Q}_t . Tabelul de adevăr extins se redă mai sus (tabelul IV.10, a se urmări analogia cu tabelul IV.3 al bistabilului R-S).

Cu excepția ultimelor două linii, comparația între cele două tabele arată identitatea funcțională a intrărilor **J** și **R** respectiv **S** și **K**. Conceptual bistabilul J-K se prezintă în figura IV. 42. Asemănător cu cele deja prezentate în cazul bistabilului R-S, se va

proceda la sinteza și minimizarea din FCND pentru

funcțiile $Q_{t+1}(J, K, Q_t)$ și

$\overline{Q}_{t+1}(J, K, \overline{Q}_t)$.

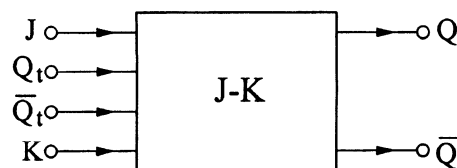


Figura IV. 42. Bistabilul J-K (conceptual).

Pentru Q_{t+1} :

$$(IV. 14) \quad Q_{t+1} = \overline{J} \cdot \overline{K} \cdot Q_t + J \cdot \overline{K} \cdot \overline{Q}_t + J \cdot \overline{K} \cdot Q_t + J \cdot K \cdot \overline{Q}_t$$

Se observă imediat adiacența termenilor 1 cu 3 (factori de adiacență **J** și \overline{J}) și a termenilor 2 cu 4 (factori de adiacență **K** și \overline{K}) ceea ce implică direct (principiul terțului exclus) o nouă formă:

$$(IV. 15) \quad Q_{t+1} = \overline{K} \cdot Q_t + J \cdot \overline{Q}_t$$

Pentru \overline{Q}_{t+1} :

$$(IV.16) \quad \overline{Q}_{t+1} = \overline{J} \cdot \overline{K} \cdot \overline{Q}_t + \overline{J} \cdot K \cdot Q_t + \overline{J} \cdot K \cdot \overline{Q}_t + J \cdot K \cdot \overline{Q}_t$$

Se observă imediat adiacența termenilor 1 cu 2 (factori de adiacență \overline{K} și **K**) și a termenilor 3 cu 4 (factori de adiacență \overline{J} și **J**) ceea ce implică identic o nouă formă:

$$(IV. 17) \quad \overline{Q}_{t+1} = \overline{J} \cdot \overline{Q}_t + K \cdot Q_t$$

Formele (IV. 15) și (IV. 17) se pot obține direct utilizând minimizarea cu ajutorul diagramelor V-K, propusă aici ca exercițiu.

În (IV.15) cu aplicarea formulelor De Morgan primul termen poate fi scris:

$$\overline{\overline{\overline{K}} \cdot Q_t} = \overline{\overline{\overline{K}} \cdot Q_t} = \overline{\overline{\overline{K}} + \overline{Q_t}} = \overline{\overline{K} + \overline{Q_t}}$$

Ceea ce implica rescrierea lui (IV.15) -cu inversarea termenilor-conform cu:

$$(IV. 18) \quad Q_{t+1} = J \cdot \overline{Q_t} + \overline{\overline{K} + \overline{Q_t}}$$

Asemănător se procedează pentru primul termen din (IV.17):

$$\overline{\overline{\overline{J}} \cdot Q_t} = \overline{\overline{\overline{J}} \cdot Q_t} = \overline{\overline{\overline{J}} + \overline{Q_t}} = \overline{\overline{J} + \overline{Q_t}}$$

Ceea ce implica rescrierea lui (IV.17) -cu inversarea termenilor-conform cu:

$$(IV.19) \quad \overline{Q_{t+1}} = K \cdot Q_t + \overline{\overline{J} + \overline{Q_t}}$$

Propunem acum negarea în ambii membri pentru ultimele rezultate. Din (IV.18) rezultă:

$$(IV.20) \quad \overline{\overline{Q_{t+1}}} = \overline{\overline{J \cdot \overline{Q_t} + \overline{\overline{K} + \overline{Q_t}}}}$$

Din (IV.19) negat în ambii membri rezultă:

$$(IV.21) \quad \overline{\overline{\overline{Q_{t+1}}}} = \overline{\overline{Q_{t+1}}} = \overline{\overline{K \cdot Q_t + \overline{\overline{J} + \overline{Q_t}}}}$$

Să facem observația că în (IV.20) se poate utiliza egalitatea:

$$\underline{K + \bar{Q}_t = K \cdot Q_t + \bar{Q}_t = (\bar{Q}_t + Q_t) \cdot (\bar{Q}_t + K)}$$

Pe baza proprietății (II.1) a distributivității. Cu substituția din partea subliniată a egalității relația (IV.20) devine:

$$(IV.22) \quad \bar{Q}_{t+1} = \overline{J \cdot \bar{Q}_t + K \cdot Q_t + Q_t}$$

Asemănător, în (IV.21) se poate utiliza egalitatea:

$$\underline{J + Q_t = J \cdot \bar{Q}_t + Q_t = (Q_t + \bar{Q}_t) \cdot (Q_t + J)}$$

Pe această bază relația (IV.21) –partea subliniată- devine:

$$(IV.23) \quad Q_{t+1} = \overline{K \cdot Q_t + J \cdot \bar{Q}_t + Q_t}$$

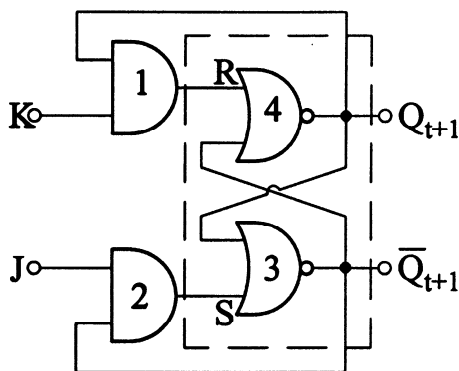


Figura IV. 43. Bistabilul J-K asincron.

Pe baza relațiilor (IV.22) și (IV.23) se face materializarea bistabilului J-K asincron, conform cu figura IV. 43. Ca și în cazul bistabilului R-S, sinteza relativ complicată a relațiilor de definiție a avut drept finalitate o materializare cât mai simplă a bistabilului. Si aici este valabilă observația că stările t și $t+1$ pentru ieșiri se regăsesc în aceleași puncte.

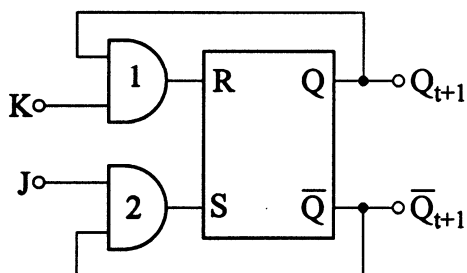


Figura 4.44. Localizarea bistabilului R-S în bistabilul J-K asincron (conceptual).

de poarta 1. Asemănător se judecă materializarea relației (IV 23).

Imediat se poate face constatarea că de fapt bistabilul J-K conține un bistabil R-S cu porți SAU-NU (entitatea marcată cu linie întreruptă în figura IV. 43, conform și cu figura IV. 14), realizându-se în plus și două reacții suplimentare ieșire-întrare prin intermediul porților 1 și 2.

Dacă se consideră

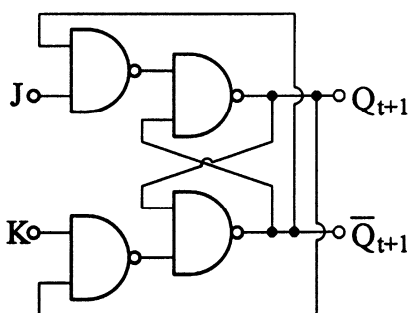


Figura IV.46. Bistabilul J-K asincron, materializari cu porți SI-NU.

Astfel conform cu (IV.22), membrul drept se materializează pe ieșirea porții 3, operanzii acestuia fiind furnizați în ordine de poarta 2 pentru $(J \cdot \bar{Q}_t)$ și poarta 4 pentru $(K \cdot Q_t + \bar{Q}_t)$. Poarta 4 la rândul ei are unul dintre operanzi $(K \cdot Q_t)$ furnizați

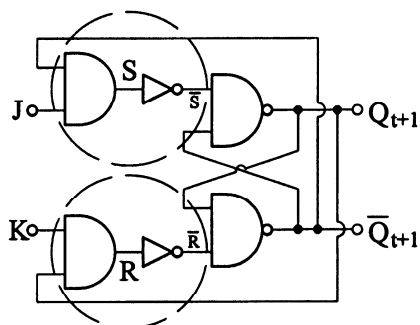


Figura IV.45. Bistabilul J-K, etapă de sinteză cu porți SI-NU.

bistabilul R-S conceptual conform figurii IV.44, atunci se poate obține o formă intermediară a bistabilului J-K conform figurii IV.45 (având în vedere materializarea propusă în figura IV. 16) apoi materializarea numai cu porți SI-NU conform figurii IV. 46 (entitățile încercuite în figura IV. 46 sunt echivalente cu câte o poartă SI-

NU.

Structural (dar și ca observație mnemotehnică) față de materializarea

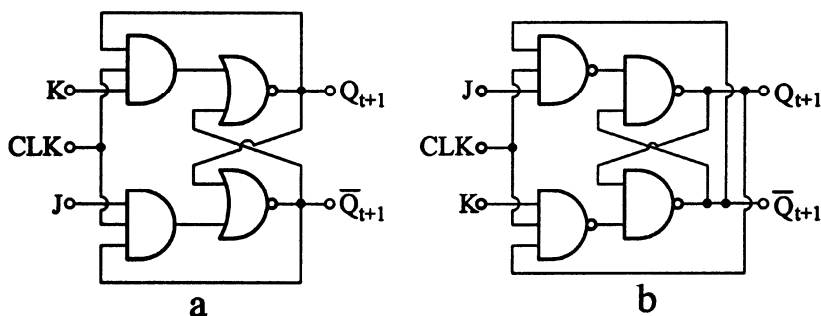


Figura 4.47. Bistabilul J-K sincron cu porți SI și SAU-NU (a), numai cu porți SI-NU (b).

din figura IV. 43 în figura IV.46 se folosesc numai porți SI-NU, se inversează atât intrările între ele cât și intrările de reacție suplimentare.

Considerente identice celor prezentate în cazul bistabilului R-S sincron sunt valabile și în cazul de față, figurile IV.47 a și IV.47 b prezintă bistabilul J-K sincron în cele două variante.

Să revenim acum la bistabilul J-K asincron (cu materializarea din figura IV. 43 și semiconceptual din figura IV.44) și să verificăm funcționarea acestuia.

Așa cum s-a văzut anterior, bistabilul J-K trebuie să funcționeze identic cu bistabilul R-S (aici K cu rolul lui R și J cu rolul lui S, vezi tabelul IV.10) pentru trei dintre configurațiile variabilelor de intrare, anume 00,01,10,

excepție făcând tratarea setului 11. Fie cu titlu de exemplu configurația $K=0, J=1$ situație în care –pe considerentele figurii IV.44- stările logice vor fi cele descrise în figura IV.48.

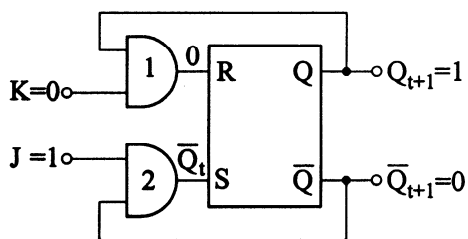


Figura IV. 48. Asupra funcționării bistabilului J-K pentru $K=0$ și $J=1$.

Cu $K=0$ poarta 1 are ieșirea invariabil în zero deci $R=0$. Cu $J=1$ ieșirea porții 2 copie celalată intrare adică

$S = \overline{Q}_t$ (revenim aici și precizăm, evenimentele de la momentul t determină pe cele ulterioare aici la momentul $t+1$). Cu acestea, bistabilul R-S din componența bistabilului J-K (figura IV.48) va funcționa conform tabelului său de adevăr (tab. IV.3) reluat alăturat.

Condiția $R=0$ limitează interpretarea funcționării la primele patru

linii. A doua condiție ($S = \overline{Q}_t$) limitează la liniile 2 și 3. Conform acestora, indiferent

de starea lui \overline{Q}_t (aici zero sau unu) la ieșirea bistabilului se regăsesc

întotdeauna stările $Q_{t+1} = 1$ respectiv $\overline{Q}_{t+1} = 0$, așa cum s-a anticipat în figura IV.48. Această stare provine din păstrarea celei anterioare (în cazul liniei 2) sau provine din comutație (în cazul liniei 3).

Această stare este stabilă, orice altă evoluție ulterioară este exclusă deoarece sunt îndeplinite acum simultan condițiile $R=0$, $Q_t = 1$, $\overline{Q}_t = 0$ (de la

proxima stare indusă anterior), $S = \overline{Q}_t$ corespunzător liniei 2 din tabelul IV.3, ceea ce implică obligatoriu păstrarea ieșirilor în vechea stare ($Q_{t+1} = 1$, $\overline{Q}_{t+1} = 0$).

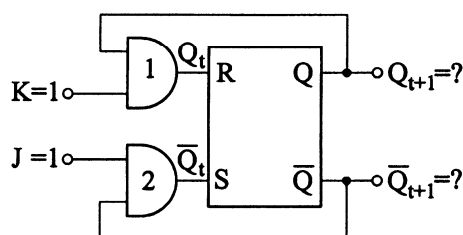
Propunem ca exercițiu cercetarea funcționării pentru celelalte două configurații de intrare ($J=0$, $K=0$; $J=1$, $K=0$) în aceeași manieră.

Să cercetăm acum funcționarea bistabilului J-K pentru situația intrărilor $J=K=1$, pe baza considerentelor din figura IV.49.

R	S	Q_t	\overline{Q}_t	Q_{t+1}	\overline{Q}_{t+1}
0	0	0	1	0	1
0	0	1	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	0	1
1	0	1	0	0	1
1	1	0	1	0	1
1	1	1	0	0	1

Tabelul IV.3

(reluare)

Figura IV.49. Asupra funcționării bistabilului J-K pentru $K=J=1$.

Se impune aici imediat constatarea că ieșirile porților 1 respectiv 2 sunt Q_t respectiv \bar{Q}_t , adică $R=Q_t$ respectiv $S=\bar{Q}_t$ (porțile 1,2 au o intrare în unu logic, atunci ieșirile copie starea celeilalte intrări, vezi intrările de reacție). Rezultă de aici că cele două intrări R respectiv S au totdeauna valori logice diferite. Formal (cu $J=K=1$) figura IV.49 poate fi înlocuită cu echivalentul din figura IV.50.

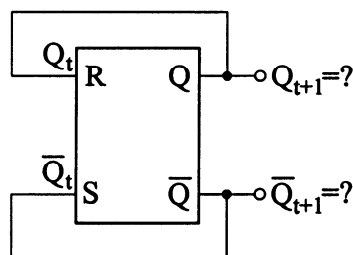


Figura IV.50. Echivalent funcțional pentru figura IV.49.

Aplicând aceste criterii de selecție în tabelul IV.3 rezultă imediat că bistabilul R-S din figura va funcționa numai conform liniilor 3 și 6, reluate în figura IV.51.

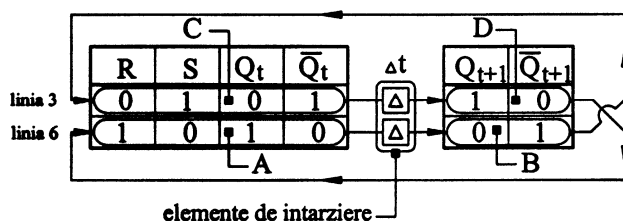


Figura IV.51. Analiza funcționării bistabilului J-K asincron cu $J=K=1$ pe baza tabelului de adevăr IV.3.

În figura IV.51 s-a fragmentat tabelul de adevăr în două părți. Prima (la stânga) descrie situația intrărilor la momentul t din care rezultă a doua parte (la dreapta), ce descrie situația ieșirilor, la momentul t+1. Între cele două părți s-au inserat două elemente de întârziere (tipic propagării intrare-ieșire).

Să presupunem că în momentul t al instalării stării $J=K=1$ deci a condițiilor figurii IV.50, bistabilul se afla în starea marcată cu A pe figura IV.51. Conform acesteia, bistabilul din fig. IV.50 începe să evolueze către o nouă stare, finalizată la momentul t+1 (cu întârzierea Δt) cu bascularea ieșirilor în starea $Q_{t+1} = 0, \bar{Q}_{t+1} = 1$ (marcată cu B, opusă celei de plecare, cu $Q_t = 1, \bar{Q}_t = 0$, se spune că bistabilul a făcut tranziția sus-jos).

Din cauza reacțiilor externe ($R=Q_t$ respectiv $S=\overline{Q}_t$) aceasta se constituie într-o nouă situație de intrare pentru bistabil, marcată cu C ($Q_t = 0$, $\overline{Q}_t = 1$, opusă total situației A). Ca atare bistabilul evoluează începând o nouă propagare condiționată de întârziere până la situația marcată cu D, când $Q_{t+1} = 1$, $\overline{Q}_{t+1} = 0$, situație opusă celei din B (se spune că bistabilul a

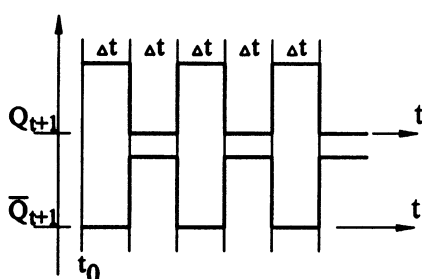


Figura IV.52. *Diagrame de timp.*

făcut tranziția jos-sus. Din cauza reacțiilor s-a ajuns din nou la situația din A, bistabilul evoluează la infinit (a se urmări traseul marcat cu săgeți), ieșirile basculând permanent între cele două stări complementare (0 și 1), conform diagramelor de timp din figura IV.52, obținându-se un așa numit astabil. În figura IV.52 s-a

considerat ipotetic o tranziție ideală pe fronturi, aceeași întârziere la propagare pentru tranziția sus-jos și jos-sus, t_0 fiind momentul instalării stării $J=K=1$. Reamintim că fizic întârzierile la propagare se datorează fenomenelor de stocare-eliminare capacitivă a sarcinii pe joncțiunile emitor-bază din tranzistoarele ce materializează porțile logice.

Funcționarea bistabilului J-K este conformă ultimelor două linii din tabelul IV. 10. Fenomenul de basculare permanentă revelat anterior poate fi util în construcția oscilatoarelor (aici frecvența poate fi controlată prin controlul timpilor de întârziere) sau -foarte important- în sinteza divizoarelor de frecvență respectiv a numărătoarelor conform considerațiilor ce urmează.

Fie bistabilul J-K sincron (figura IV.47. a) cu bistabilul R-S din structura acestuia în forma conceptuală, conform Figurii IV.53.

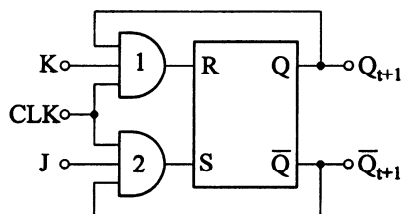


Figura IV.53. *Bistabilul J-K sincron.*

Dacă $J=K=1$ și intrarea de sincronizare CLK trece în unu logic atunci așa cum s-a văzut anterior se amorsează pe ieșiri un fenomen de basculare permanentă.

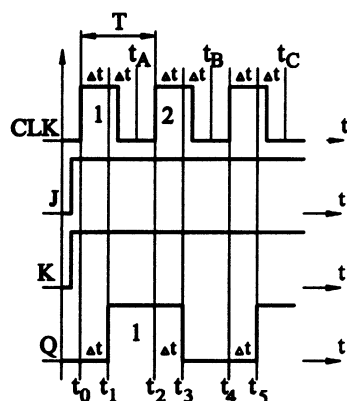


Figura IV.54. Diagrame de timp.

Fie acum aplicate pe intrări o configurație de semnale conform diagramelor de timp din figura IV.54. Să presupunem că anterior momentului t_0 ieșirea Q a bistabilului se afla în zero iar intrările J, K sunt plasate și menținute apoi permanent în unu logic. Fie acum aplicate pe intrarea de sincronizare CLK o serie de impulsuri după cum urmează.

La momentul t_0 intrarea CLK trece în unu logic, ne aflăm în condițiile figurii IV.50, începe un fenomen de tranziție jos-sus pentru ieșirea Q (plecând

din situația C, fig IV.51) încheiat la momentul $t_1=t_0+\Delta t$. Imediat începe o nouă propagare pentru Q (suntem în situația $D \equiv A$) care ar trebui să se încheie cu tranziția sus-jos pentru Q (la momentul $t_0+2\Delta t$) tranziție stopată însă de trecerea în zero a intrării de sincronizare, cu frontul cazător prealabil momentului $t_A=t_0+2\Delta t$. Aceasta înseamnă că impulsul pe CLK a fost suficient de lung pentru a asigura o primă propagare dar mai scurt decât timpul suplimentar necesar unei a doua propagări care (prin trecerea ieșirilor porților 1, 2 în zero) nu mai poate evolua, cu $R = S = 0$, bistabilul rămâne blocat cu $Q = 1$. Astfel primul impuls pe intrarea CLK a generat tranziția jos-sus pentru ieșirea bistabilului.

Să presupunem acum aplicat un al doilea impuls (cu aceleași considerații cu privire la durată) pe intrarea de sincronizare, la momentul t_2 . Suntem din nou în condițiile figurii IV.50, respectiv situația A din figura IV.51. Bistabilul poate face acum o prima tranziție (Q sus-jos) $A \rightarrow D$ după care se blochează din nou (CLK revine în zero prealabil unei noi perioade Δt) cu $Q = 0$. La momentul t_4 ne aflăm exact în condițiile de la momentul t_0 , funcționarea perpetuându-se nedefinit în timp.

Foarte important de remarcat este că în aceste condiții, bistabilul îndeplinește funcția de divizare cu doi, pentru fiecare două impulsuri aplicate

pe intrarea de sincronizare rezultă un impuls pe ieșirea Q. Dacă pe intrarea de ceas se aplică un semnal periodic (dacă t_i este durata impulsurilor în condițiile date atunci obligatoriu $T > t_i + \Delta t$) atunci se realizează funcția de divizor (cu doi) de frecvență.

Dificultățile de control ale timpilor fac ca pentru funcția de divizare sa fie preferată o altă construcție după cum urmează.

IV. 5. Bistabilul J-K Master-Slave

Fie conform figurii IV.55 reluarea semiconceptuală a structurii M-S cu bistabili R-S din figura IV.26 (§ IV.3.4)

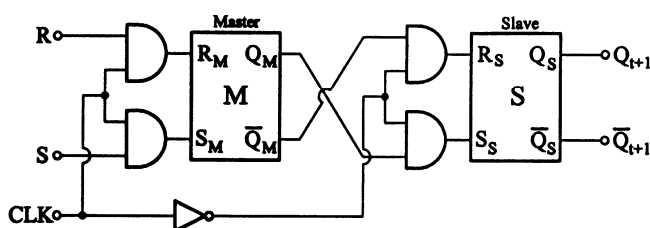


Figura IV.55. Structura M-S cu bistabili R-S, reluare semiconceptuală.

Așa cum s-a văzut anterior, bistabilul J-K conține de fapt un bistabil R-S căruia îi adaugă două intrări de reacție ieșire/intrare,

de aici imediat soluția obținerii bistabilului J-K Master-Slave pe baza structurii din figura IV.55, căreia i se adaugă două intrări de reacție suplimentară cu redenumirea

intrărilor, conform figurii IV.56.

Ca observație cu caracter general, conform și cu tabelul IV.3 (liniile 3, 4, 5, 6)

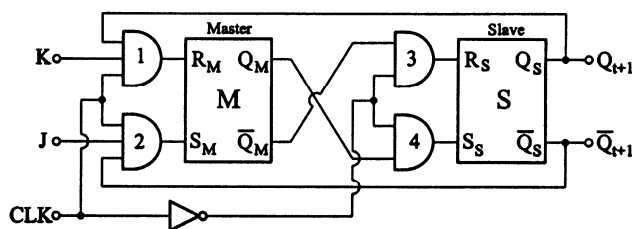


Figura IV.56. Bistabilul J-K Master-Slave (semiconceptual).

un bistabil R-S (în cazul de față bistabilul slave) copie intrările după cum

urmează: $S \rightarrow Q_{t+1}$, $R \rightarrow \overline{Q}_{t+1}$. Dacă intrarea de sincronizare (la figura IV.56) este în zero logic, porțile 3, 4 sunt deschise atunci $Q_{Mt} \rightarrow S$ și $\overline{Q}_{Mt} \rightarrow R$. Cu observația de mai sus atunci este evident că $Q_{Mt} \rightarrow S \rightarrow Q_{St+1} = Q_{t+1}$ și $\overline{Q}_{Mt} \rightarrow R \rightarrow \overline{Q}_{St+1} = \overline{Q}_{t+1}$, acesta fiind mecanismul prin care bistabilul slave copie conținutul bistabilului master.

Păstrând considerentele enunțate deja la § IV.3.4, să facem un studiu succint privind funcționarea structurii din figura IV. 56.

1. Pentru J=K=0

Porțile 1, 2 au câte o intrare în zero logic, stare regăsită și pe ieșiri, bistabilul M păstrază proxima stare indusă anterior atunci când intrarea de sincronizare trece pe unu logic. Ca atare nici bistabilul S nu este afectat.

2. Pentru J=1 și K=0

Când CLK trece pe palierul de unu logic imediat rezultă că poarta 1 are ieșirea în zero logic ($R_M = 0$) iar poarta 2 are ieșirea $S_M = \overline{Q}_S$. Aici avem două posibilități:

1. Dacă $\overline{Q}_S = 0$ atunci $S_M = 0$ deci bistabilul M nu este afectat ($R_M = 0$, $S_M = 0$) păstrându-și vechea stare. Deoarece $\overline{Q}_S = 0$ atunci $Q_S = 1$, de aici vechea stare a bistabilului din M era $Q_M = 1$.

2. Dacă $\overline{Q}_S = 1$ atunci $S_M = 1$, atunci cu $R_M = 0$ și $S_M = 1$ bistabilul din M basculează cu $Q_M = 1$.

Pe ansamblu bistabilul din M va fi necondiționat cu Q_M în unu logic, stare care este copiată întocmai de către bistabilul S pe palierul de zero logic al intrării de sincronizare deci $Q_{t+1} = 1$

3. Pentru K=1 și J=0

Pe considerente asemănătoare cu cele prezentate anterior se va urmări ca exercițiu dacă tranziția se finalizează cu $Q_{t+1} = 0$.

4. Pentru $K=1$ și $J=1$

Să facem observația că întotdeauna după impulsul de tact $Q_M = Q_S$ (bistabilul S doar copie conținutul bistabilului M). Cu $J = K = 1$ și intrarea de sincronizare CLK în unu logic, ținând seama de cele două reacții, întotdeauna $R_M = Q_S$ și $S_M = \overline{Q_S}$. Adică imediat după tranziția lui CLK în unu, $R_{Mt} = Q_{Mt}$ și $S_{Mt} = \overline{Q_{Mt}}$. Aceasta face ca să fie îndeplinite condițiile tranziției pentru bistabilul M conform aceluiași linii 3 și 6 din

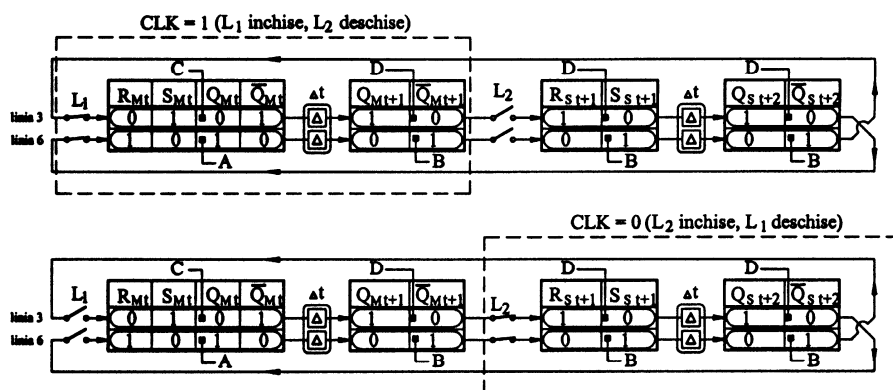


Figura IV.57. Asupra funcționării bistabilului J-K Master-Slave pentru situația $J = K = 1$.

tabelul IV.3. Descrierea funcționării poate fi făcută în continuare conform și cu figura IV.57 (cu similitudine în figura IV.51).

În figura IV.57 rolul porților logice 1, 2 este preluat de contactele L_1 (închise dacă CLK=1), cel al porților 3, 4 de către contactele L_2 (închise dacă CLK=0). Fie momentul imediat ulterior al intrării semnalului CLK în unu logic (pe figura IV.57 sus). Să presupunem că bistabilul M are configurația de plecare A ($Q_M = Q_S = 1$) și drept urmare începe tranziția cu basculare $Q_M \rightarrow 0$, regăsită la momentul $t+1$ prin stările ieșirilor din configurația complementară B. Aceste noi stări ale ieșirilor însă nu pot fi transmise bistabilului S deoarece contactele L_2 sunt deschise (porțile 3, 4 cu ieșirile invariabil în zero logic, $R_S = S_S = 0$). Situația se conservă indiferent de durata

pentru care $CLK=1$. Când intrarea CLK trece în zero (pe figura IV.57 jos), contactele L_2 se închid și bistabilul S copie starea B a bistabilului M după o nouă întârziere, la momentul $t+2$, deci $Q_s \rightarrow 0$. Această nouă stare ($Q_M=Q_s=Q=0$) nu se poate întoarce prin căile de reacție la intrarea bistabilului M deoarece contactele L_1 sunt acum închise (în fapt $R_M=S_M=0$). Situația (M în starea B, S în starea B) se conservă indiferent de durata pentru care $CLK=0$. Numai dacă apare un nou impuls pe CLK atunci starea B se transmite intrărilor R_M, S_M , se obține starea de plecare C, cu parcurgerea aceluiași etape, se obține tranziția $Q_M \rightarrow 1$ (starea D) urmată de copierea în S, în final cu ($Q_M=Q_s=Q=1$) și iarăși de blocarea căii de reacție, bistabilul rămânând în așteptare. Contactele L_1, L_2 sunt permanent în opoziție a stărilor (de fapt se poate considera că L_2 sunt normal închise, L_1 normal deschise. Funcționarea bistabilului este identică dacă se pleacă de la starea C.

Pe scurt la fiecare impuls $0 \rightarrow 1 \rightarrow 0$ pe intrarea CLK (indiferent de durata acestuia) bistabilul basculează, își schimbă starea.

Se poate considera acum că între intrare și ieșire există o singură întârziere cumulată și că tranziția are loc între momentele t și $t+1$.

Indiferent de starea intrărilor, noua stare a bistabilului apare pe ieșiri întotdeauna ulterior frontului căzător al semnalului de sincronizare (așa cum s-a văzut el este cel care dictează funcționarea motiv pentru care se mai numește și semnal de tact).

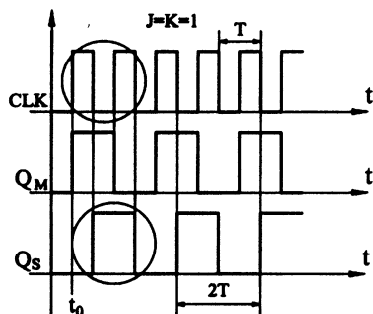


Figura IV.58. *Diagrame de timp.*

poate fi descrisă conform figurii IV.48.

Bistabilul Master comută întotdeauna pe fronturile pozitive ale semnalului de tact, bistabilul Slave pe fronturile negative. În practică se renunță la reprezentarea stărilor bistabilului Master. Dacă pe intrarea de tact

Deoarece timpii de întârziere la propagare sunt foarte mici (de ordinul nanosecundelor), formal – mai ales pentru reprezentări în diagrame de timp – se consideră că noua stare a bistabilului se instalează chiar pe frontul căzător al semnalului de tact. Evoluția stărilor în bistabil funcție de starea intrării de tact pentru $J=K=1$ (plecând din starea C)

se aplică un semnal periodic de perioadă T pe ieșire se obține un semnal cu perioada dublă.

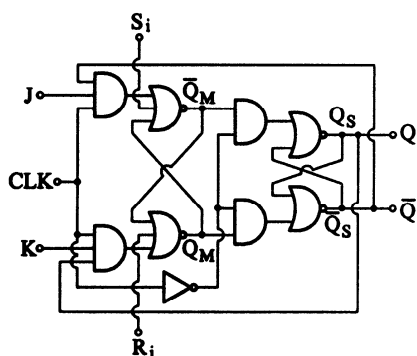


Figura IV.59. Bistabilul J-K Master Slave cu intrări de inițializare, realizare cu porți SI și SAU-NU.

SAU-NU (dezvoltare a construcției din figura IV.38).

Figura IV.60 prezintă construcția numai cu porți SI-NU (dezvoltare a structurii descrise în figura IV.25, cu considerațiile din § IV.3.5 și figura IV.37).

Se vor observa elementele de deosebire dar și cele de similitudine structurală.

Intrările de inițializare sunt utilizate de regulă numai pe palierul de zero logic al semnalului de tact. De exemplu, pentru bistabilul din figura IV.60 dacă se aplică un scurt impuls $1 \rightarrow 0 \rightarrow 1$ pe intrarea \bar{R}_i (păstrând

intrarea \bar{S}_i în unu logic) atunci

bistabilul M și prin urmare bistabilul S sunt plasați cu ieșirile în zero logic, implicit ieșirea $Q = 0$, $\bar{Q} = 1$ (conform tabelului de adevăr IV.11.b. linia a

Pentru a se realiza așa numita funcție de inițializare (când se pleacă în tranziție de la o anumită stare dată), bistabilul M poate fi prevăzut cu intrări asincrone, rezultând bistabilul J-K Master Slave cu intrări de inițializare (a se relua considerentele și elementele de similitudine de la structura Master Slave cu bistabili R-S de la §IV.3.4). Se prezintă în figura IV.59 construcția acestuia cu porți

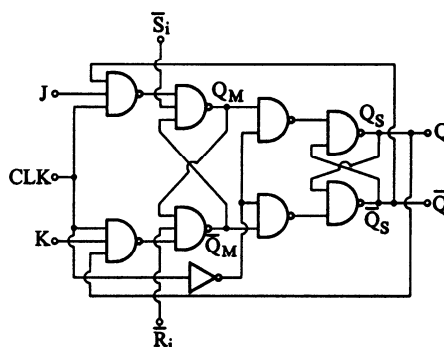


Figura IV.60. Bistabilul J-K Master Slave cu intrări de inițializare, realizare cu porți SI-NU.

treia, pentru bistabilul R-S varianta cu porți SI-NU, corespunzător figurii IV.15). Anticipând, utilizarea intrărilor de inițializare va fi descrisă aferent diagramelor de timp din figura IV.63.

Precizăm că aici intrările de inițializare sunt menținute inactive dacă sunt plasate în unu logic.

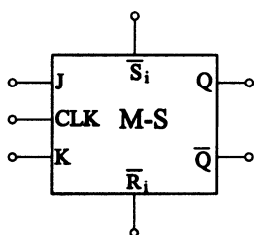


Figura IV.61. Bistabil J-K Master Slave (conceptual).

R	S	Q_{t+1}
0	0	Q_t
0	1	1
1	0	0
1	1	0

a

\bar{R}	\bar{S}	Q_{t+1}
1	1	Q_t
1	0	1
0	1	0
0	0	0

b

Tabelul IV.11

În practică s-a generalizat varianta cu porți SI-NU (din cauza costului redus), ca atare se propune varianta conceptualizată conform figurii IV.61.

Tabelul IV.12 descrie sintetic funcționarea bistabilului J-K Master Slave cu observația că noua stare la ieșire se instalează pe frontul negativ al semnalului de ceas (tranziția 1→0 pentru semnalul CLK). Uneori această specificație este înlocuită cu un simbol grafic ce sugerează tranziția sus→jos. Se va relua comparația cu tabelul de adevăr (tabelul IV.11.a) al bistabilului R-S asincron .

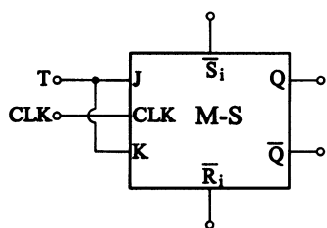


Figura IV.62. Bistabilul de tip T (conceptual).

Un foarte mare interes practic îl prezintă folosirea numai a liniilor 1, 4 în condițiile în care liniile J, K se leagă împreună, obținându-se un nou tip de bistabil, numit de tip T, redat conceptual în figura IV.62.

Conform celor prezentate aferent figurii

IV.58, cât timp intrările J, K sunt în unu logic (aici T=1) ieșirea Q a bistabilului basculează (își schimbă starea pe fiecare front negativ al intrării de tact. Altfel (dacă T=0) ieșirea Q rămâne blocată în ultima stare indusă de semnalul de tact

J	K	CLK	Q_{t+1}
0	0	1→0	Q_t
0	1	1→0	0
1	0	1→0	1
1	1	1→0	\bar{Q}_t

Tabelul IV.12

prealabilă trecerii în zero pentru intrarea T, conform și scenariului imaginat

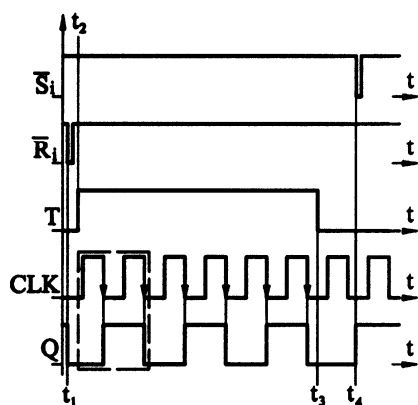


Figura IV.63. *Diagrame de timp.*

în diagramele de timp din figura IV.63.

Prealabil momentului t_1 ieșirea Q a bistabilului se afla în unu logic. La momentul t_1 (pe palier zero al semnalului de tact CLK) se aplică impuls de punere în zero ($1 \rightarrow 0 \rightarrow 1$) pe intrarea R (conform precizărilor imediat anterioare) ceea ce implică trecerea în zero pentru Q la momentul ${}^+t_1$ (cu ${}^+t_1 > t_1$, având în vedere întârzierile la propagare).

La momentul t_2 intrarea T trece în unu logic ceea ce pune bistabilul în situația de funcționare descrisă în diagramele de timp din figura IV.58 (și în condițiile liniei patru din tabelul IV.12), basculând pe fiecare front negativ al semnalului de tact CLK (vezi săgețile). Pentru fiecare două impulsuri pe intrarea de sincronizare se obține un impuls pe ieșirea bistabilului (conform zonei marcate). La momentul t_3 intrarea T trece în zero, ceea ce face ca bistabilul să nu mai trateze impulsurile ulterioare de pe intrarea de tact (suntem în condițiile din tabelul IV.12 prima linie), rămânând blocat în ultima stare ($Q = 0$) indusă prealabil momentului t_3 .

Pe figura IV.63 este descrisă și situația de inițializare conform liniei doi din tabelul IV.11.b. cu aplicarea unui impuls scurt ($1 \rightarrow 0 \rightarrow 1$) la momentul t_4 pe intrarea \bar{S}_1 (menținând pe \bar{R}_1 în unu logic) ceea ce are ca efect plasarea ieșirii Q în unu logic. Ulterior ieșirea Q rămâne în această stare, bistabilul nefiind afectat de semnalul de tact intrarea T fiind în zero logic.

De obicei toate intervențiile externe la nivelul stării intrărilor (T, \bar{S}_1 , \bar{R}_1) se fac la momente de timp când intrarea de tact se află în zero logic, altfel spus sincronizat pe palierul de zero logic.

IV. 6. Numărătoare

Numărătoarele sunt structuri logice secvențiale cărora li se aplică la intrare o succesiune finită de impulsuri logice și care furnizează la ieșire o mărime legată direct și biunivoc de numărul de ordine al impulsului curent aplicat, plecând dintr-o stare dată (prin inițializare, setare). Biunivocitatea este asigurată numai dacă capacitatea numărătorului (numărul maxim de impulsuri ce pot fi numărate) nu este depășită.

După modul de modificare al conținutului numărătoarele pot fi:

-**directe**, își modifică conținutul în sens crescător cu câte o unitate după fiecare impuls aplicat la intrare;

-**inverse**, își modifică conținutul în sens descrescător cu câte o unitate după fiecare impuls aplicat la intrare;

-**reversibile**, numără direct sau invers funcție de o comandă externă.

Conținutul numărătoarelor poate fi descris la ieșire în binar natural, binar natural codat zecimal, sau în oricare dintre formele prezentate în cap. I.

Numărătoarele se realizează de regulă cu bistabili de tip T având proprietatea esențială (discutată aferent figurii IV.63) de comutație pe fronturile intrării de sincronizare CLK când $T = 1$.

După modul în care comută bistabilele din structura numărătoarelor acestea pot fi **sincrone** sau **asincrone** după cum comutația se face sau nu simultan pentru toți bistabilii din structura numărătorului.

IV.6.1. Numărătorul binar asincron direct

Se poate realiza cu bistabili de tip T conform figurii IV.64 care prezintă un numărător cu trei biți și utilizează corespunzător trei bistabili de tip T. Impulsurile de numărare se aplică pe intrarea de tact (numită adesea și de

ceas, de unde și abrevierea) a primului bistabil. În continuare ieșirea Q_i a bistabilului M-S i se leagă la intrarea de ceas a bistabilului M-S $i+1$ ($i = 0,1$). Bistabilii sunt configurați ca bistabili T prin legarea tuturor intrărilor J, K la o

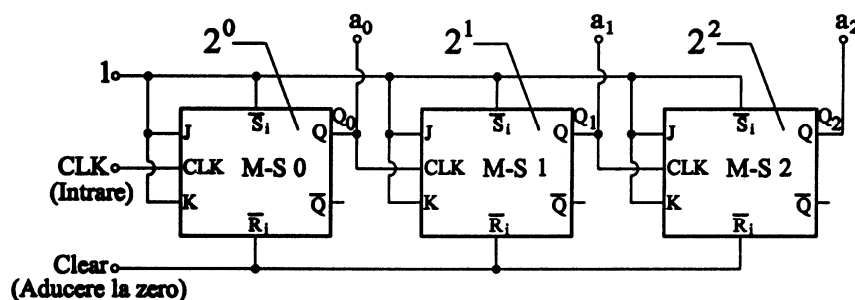


Figura IV.64. Numărător binar asincron direct cu trei biți.

intrare de unu logic comună. Intrările \bar{S}_i se leagă la aceeași intrare comună de unu logic în timp ce intrările \bar{R}_i se leagă la o intrare comună Clear (ștergere, aducere la zero). Astfel conform tabelului IV.11.b. se pot utiliza numai liniile unu și patru, adică bistabilii sunt simultan fie indiferenți la

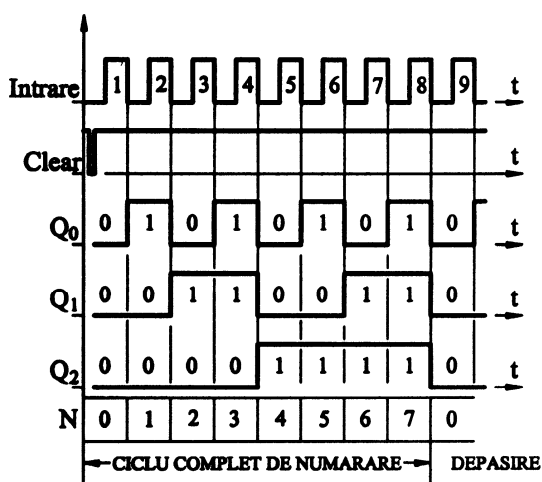


Figura IV.65. Diagrame de timp.

ca ieșirile Q_i să basculeze simultan în zero logic realizându-se configurația de

intrările de inițializare fie pot fi puși în zero ($Q_i = 0$) realizându-se configurația de start numărare.

Funcționarea poate fi detaliată în continuare pe baza diagramelor de timp din figura IV.65.

Pe intrarea de numărare se aplică un tren de impulsuri numerotate de la 1 la 9. Prealabil impulsului 1 se aplică impuls de ștergere pe intrarea Clear ceea ce face

start numărare. În continuare bistabilul M-S 0 basculează pe fiecare front negativ al semnalului de ceas, ieșirea Q_0 divizând cu doi impulsurile de la intrare. Bistabilul M-S 1 utilizează ca intrare de tact ieșirea Q_0 (pe Q_1 se face divizarea cu doi a impulsurilor de pe Q_0) iar bistabilul M-S 2 utilizează ca intrare de tact ieșirea Q_1 (pe Q_2 se face divizarea cu doi a impulsurilor de pe Q_1). De fapt pe ansamblu, așa cum se observă și pe figura IV.65 pe ieșirile Q_0 , Q_1 , Q_2 se face divizarea cu 2, 4, 8 pentru impulsurile aplicate pe intrarea de numărare.

Pe figură au fost trecute stările bistabililor (referitoare la ieșiri) pentru fiecare interval dintre două fronturi negative ale intrării de numărare. Se observă imediat că cele trei ieșiri descriu de fapt evoluția unui cod binar natural cu trei biți. Dacă se interpretează starea Q_i ca descriind starea bitului i atunci se poate descrie imediat conținutul zecimal N al numărătorului (redat în figura IV.65) la un moment dat ca fiind:

$$(IV.24) \quad N = Q_0 \cdot 2^0 + Q_1 \cdot 2^1 + Q_2 \cdot 2^2$$

Pe aceleași diagrame de timp se observă că sistematic între două fronturi negative succesive (afereente impulsurilor i și $i+1$) informația stocată în numărător este $N = i$.

Pe figura IV.64 starea ieșirilor Q_i este disponibilă la exterior cu renotarea acestora ($a_i = Q_i$) folosind simbolurile din scrierea (I.1) a unui număr pentru baza $b = 2$, ceea ce implică rescrierea pentru (IV.24):

$$(IV.25) \quad N = a_0 \cdot 2^0 + a_1 \cdot 2^1 + a_2 \cdot 2^2$$

Aceasta face ca bistabilii din figura IV.64 să se comporte ca celule elementare de numărare, capacitatea numărătorului fiind $N_{\max} = 7$, pe figura IV.65 fiind descris un ciclu complet de numărare, surprinzându-se și fenomenul de depășire, impulsul 8 determinând trecerea simultană a bistabililor pe zero și în fapt reluarea ciclului de numărare.

Evident că structura se poate dezvolta prin expansiune utilizând n bistabili, corespunzător unei capacități de numărare cu $N_{\max} = 2^n - 1$ impulsuri

(numărătorul respectă biunivocitatea intrare-ieșire numai dacă trenul aplicat la intrare conține cel mult 2^p-1 impulsuri).

Generalizând observațiile de la figura IV.65, dacă la intrarea unui astfel de numărător se aplică un semnal periodic de perioadă T , atunci pe ieșirea bistabilului p ($0 > p < n-1$) se obține un semnal periodic (rectangular) de perioadă $2^{p+1} \cdot T$, altfel spus se obține un divizor de frecvență cu n trepte distincte.

Spre exemplu un numărător binar asincron cu zece bistabili va putea număra un tren cu cel mult $2^{10}-1=1023$ impulsuri, iar ca divizor dacă i se aplică la intrare un semnal cu frecvența de 1024 Hz atunci va lucra ca divizor de frecvență furnizând pe ieșirile bistabililor în ordine semnale cu frecvența de 512, 256, 128, 64, 32, 16, 8, 4, 2, 1 Hz începând de la bistabilul bitului cel mai puțin semnificativ.

Să facem acum observația că diagramele de timp din figura IV.65 au fost construite ignorând timpii de întârziere la propagare. În realitate are loc

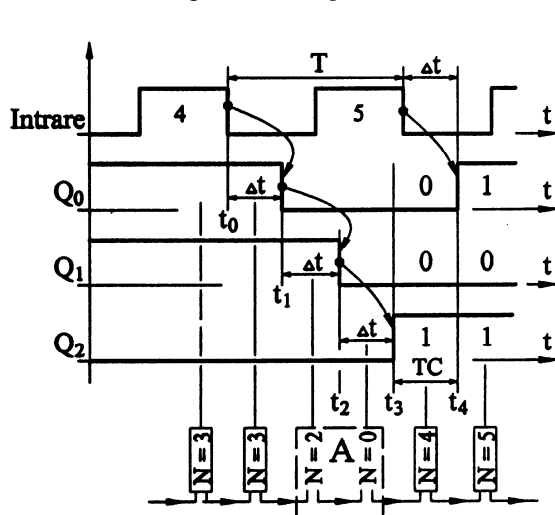


Figura IV.66. Diagrame de timp.

observăm (corelat și cu figura IV.65) că $f-$ din impulsul 4 la momentul t_0 provoacă tranziția sus-jos pentru Q_0 întârziată cu Δt (fie această întârziere la propagare identică pentru toți bistabilii indiferent de sensul tranziției) la momentul t_1 . Acest $f-$ pe Q_0 determină (având în vedere conexiunea la intrarea

un fenomen de întârziere succesivă (serială) între bistabili, elocventă fiind comportarea numărătorului în zona frontului negativ ($f-$) aferentă impulsului 4 (fig. IV.65, unde are loc un fenomen de transport generalizat), reluată în figura IV.66 dar cu considerarea timpilor de tranziție.

Mai întâi să

de tact pentru M-S 1) tranziția sus-jos pentru Q_1 la momentul t_2 și ea întârziată cu Δt . Identic, acest front negativ pe Q_1 determină cu întârziere Δt la momentul t_3 bascularea bistabilului M-S 3 cu $Q_2 = 1$.

Din cauza acestor întârzieri la propagare apare aici o situație interesantă. Conținutul N al numărătorului nu se schimbă instantaneu din 3 în 4 ca în figura IV.65 unde toate tranzițiile se fac ipotetic simultan la momentul lui f- din impulsul 4. Aici N a fost 3 prealabil lui t_0 , rămâne 3 și în intervalul t_0-t_1 din cauza primei întârzieri, se schimbă în 2 în intervalul t_1-t_2 din cauza celei de a doua întârzieri, trece în 0 pe intervalul t_2-t_3 din cauza celei de a treia întârzieri și abia ulterior momentului t_3 se instalează conținutul final $N = 4$. Se generează în fapt stări false (zona marcată notată cu A), ceea ce impune ca accesarea (citirea) conținutului numărătorului să se facă obligatoriu ulterior momentului t_3 .

Fie timpul necesar accesării TC care definește aici un nou interval t_3-t_4 , interval în care conținutul numărătorului nu trebuie să se schimbe, nici un bistabil nu are voie să comute. De aici schimbarea conținutului numărătorului prin trecere de la $N = 4$ la $N = 5$ (cu tranziția jos-sus numai pentru Q_0) poate interveni cel mai devreme la momentul t_4 . Evident că această tranziție a fost precedată de un nou front negativ pe intrare, al impulsului 5, aplicat la momentul $t_4 - \Delta t$. De aici, având în vedere și ilustrarea grafică pe figura IV.66, apare imediat definirea valorii maxime a frecvenței semnalului ce se poate aplica pe intrare:

$$(IV.26) \quad \frac{1}{T} < \frac{1}{2 \cdot \Delta t + TC}$$

Generalizând, pentru un numărător cu n bistabili:

$$(IV.27) \quad \frac{1}{T} < \frac{1}{(n-1) \cdot \Delta t + TC}$$

Aspectul limitează frecvența semnalului de intrare ceea ce face ca acest tip de numărător să fie înlocuit pentru cerințe speciale cu varianta sincronă.

Pentru asigurarea unei citiri a datelor din numărător care să evite

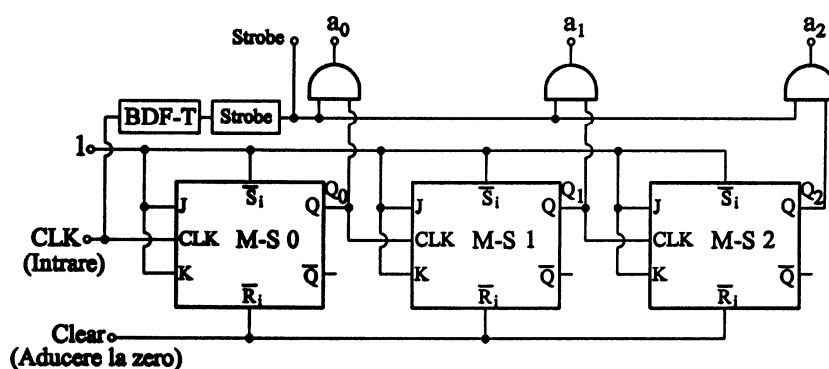


Figura IV.67. Numărător binar asincron direct cu trei biți, cu acces condiționat la ieșire

fenomenele de generare a datelor false, structura din figura IV.64 se completează cu elemente de circuit conform figurii IV.67. Conținutul numărătorului poate fi accesat condiționat prin intermediul a trei porți SI (de la Q_i către a_i), numai dacă o intrare comună de validare (strobe) este pusă în unu logic. Semnalul strobe este generat conform figurii IV.68

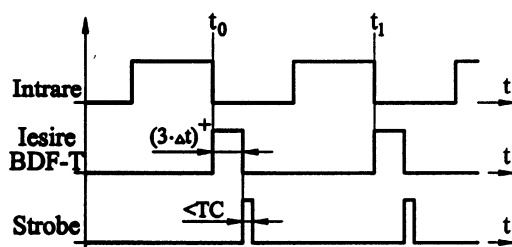


Figura IV.68. Diagrame de timp

Semnalul de pe intrarea de numărare se aplică și unui bloc de detecție front negativ și temporizare (BDF-T) care generează un impuls cu durata $(3\Delta t)^+$ pe fiecare front negativ al semnalului de ceas (a se vedea momentele t_0 și t_1).

Pe frontul negativ al acestui impuls se generează un nou impuls de către blocul Strobe, cu durata mai mică decât TC (figura IV.66). Acest bloc deschide porțile către ieșirile a_i și semnalizează că datele pot fi citite ca fiind instalate corect. În fapt cele două blocuri sunt materializate cu câte un monostabil sensibil la fronturi negative (circuit electronic ce generează un impuls de durată reglabilă cu componente electronice pasive externe pe fiecare front negativ).

Tot în orizontul figurii IV. 66 se observă faptul că spre deosebire de tranziția de la $N = 3$ la $N = 4$, următoarea ($N = 5$ la $N = 6$) nu mai generează stări false intermediare, în plus noua stare se instalează mai rapid. De aici și observația făcută la capitolul I, în anumite aplicații se preferă substituirea codului binar natural cu un cod binar cu restricții (de exemplu codul Gray pentru codificarea riglelor traductoarelor incrementale) la care de la o stare la următoarea nu se schimbă mai mult de o variabilă.

IV.6.2. Numărătorul binar asincron reversibil

N_d	Q_0	Q_1	Q_2
0	0	0	0
1	0	1	0
2	1	0	0
3	1	1	0
4	0	0	1
5	0	1	1
6	1	0	1
7	1	1	1

Tabelul IV.13

Q_1 , Q_2 se parcurge ordonat după codul binar natural.

Se observă imediat că setul \bar{Q}_0 , \bar{Q}_1 , \bar{Q}_2 se parcurge în sens invers, de unde rezultă imediat că dacă factorii din (IV. 24) sunt definiți cu $a_i = \bar{Q}_i$ atunci numărătorul numără invers (vezi coloana lui N_i).

Se poate acum imagina un numărător conform titlului la care funcție de starea unei comenzi externe, către ieșirile a_i să aibă acces fie Q_i pentru numărarea directă N_d fie \bar{Q}_i pentru numărarea inversă N_i , conform

Dacă pentru numărătorul binar asincron direct coeficienții a_i din descrierea (IV.24) a lui N se defineau cu $a_i = Q_i$ și la parcurgerea ordonată a setului Q_0 , Q_1 , Q_2 numărul N evolua crescător (tabelul IV.13, indicele d se referă la numărarea în sens direct) să considerăm acum că pentru definirea factorilor a_i din (IV.24) se utilizează ieșirile \bar{Q}_i (la figura IV.64), cu $a_i = \bar{Q}_i$. Să cercetăm conform datelor organizate în tabelul IV.14 ce se întâmplă cu setul \bar{Q}_0 , \bar{Q}_1 , \bar{Q}_2 atunci când setul Q_0 ,

N_d	Q_0	Q_1	Q_2	\bar{Q}_0	\bar{Q}_1	\bar{Q}_2	N_i
0	0	0	0	1	1	1	7
1	0	1	0	1	0	1	6
2	1	0	0	0	1	1	5
3	1	1	0	0	0	1	4
4	0	0	1	1	1	0	3
5	0	1	1	1	0	0	2
6	1	0	1	0	1	0	1
7	1	1	1	0	0	0	0

Tabelul IV.14

figurii IV.69, o dezvoltare a figurii IV.64, căreia i s-a adăugat câte un multiplexor cu câte două intrări pentru fiecare ieșire a_i , comandat cu o intrare

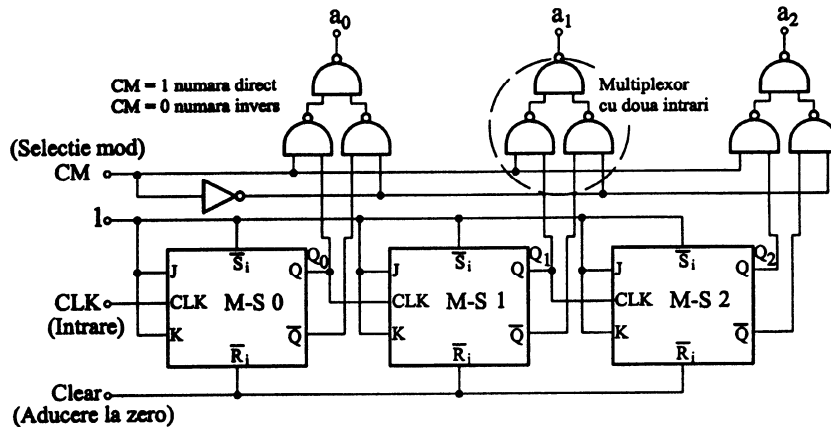


Figura IV.69. Numărător binar asincron reversibil cu trei biți și selecție a ieșirilor

CM (selecție mod), cu $CM = 1$ pentru numărare directă și $CM = 0$ pentru numărare inversă. Semnalul CM se poate modifica numai pe palierul de zero logic al intrării pe care se aplica impulsurile de numărare. Aici propunem drept exercițiu dezvoltarea structurii în legătură cu considerentele care au condus la sinteza figurii IV.67.

Construcția numărătorului binar asincron reversibil din figura IV.69 are însă un dezavantaj, faptul că simpla schimbare a modului de numărare din N_d în N_i schimbă conținutul numărătorului în complementul fata de șapte (vezi tabelul IV.14 pe fiecare linie) ceea ce îl face util numai pentru aplicații în care se admite ștergerea numărătorului prealabil fiecărei schimbări de mod.

Pentru înlăturarea acestui neajuns să parcurgem gradual câteva etape până la sinteza unui nou tip de numărător. Să considerăm acum ca ipoteză de lucru că la figura IV.64 bistabilii M-S 1 și M-S 2 își schimbă proprietățile, **comută pe fiecare front pozitiv al intrării de tact**. În același timp bistabilul M-S 0 comută ca și până în prezent numai pe fronturile negative ale intrării de numărare. Ignorând deocamdată modificările necesare în structura bistabililor, vom studia doar implicațiile, reconstruind diagramele din figura IV.65 conform cu noile proprietăți ale bistabililor în figura IV.70.

Conform ipotezei anterioare aici Q_1 comută pe fiecare front pozitiv al intrării de tact (M-S 1 are pe Q_0 ca intrare de tact) iar Q_2 la fel (M-S 2 are pe

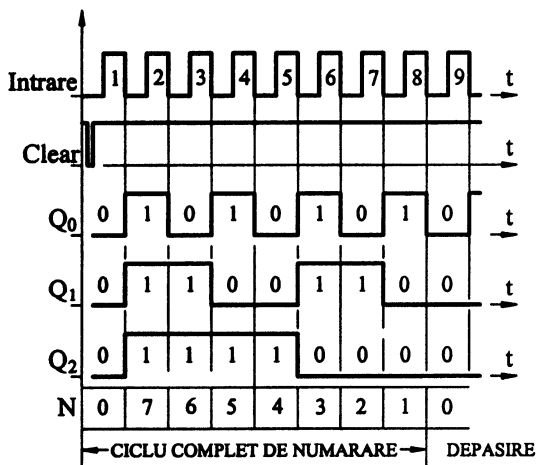


Figura IV.70. Diagrame de timp.

Q_1 ca intrare de tact. Pe scurt front negativ pe intrarea de numărare implică basculare pentru Q_0 , front pozitiv pentru Q_0 implică basculare pentru Q_1 , front pozitiv pentru Q_1 , implică basculare pentru Q_2 . Conform cu figura IV.70 aceasta înseamnă de fapt că numărătorul numără invers.

Pentru a induce bistabililor M-S 1 și M-S 2 din figura IV. 64 acest

nou mod de comutare (pe fronturile pozitive ale intrării de tact) este suficient ca semnalul aplicat intrărilor de tact sa fie negat, adică la o primă estimare, figura IV.64 ar putea fi modificată conform figurii IV.71, prin introducerea a două porți NU. La o analiză mai atentă se observă că soluția este redundantă,

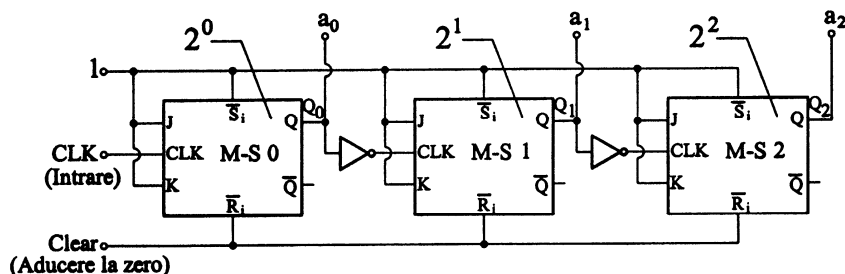


Figura IV.71. Numărător binar asincron invers cu trei biți (varianta1).

semnalele \overline{Q}_i ($i = 1, 2$) de după porțile NU nou introduse sunt de fapt disponibile chiar la ieșirile monostabilelor M-S 0 respectiv M-S 1, ca atare figura IV.71 poate fi revizuită, obținându-se un numărător binar asincron

indirect cu trei biți doar prin modificarea construcției propuse în figura IV.64, conform figurii IV.72.

Apare evidentă aici soluția cumulării proprietăților celor două numărătoare (din figura IV.64 respectiv IV.72). Conform celor prezentate

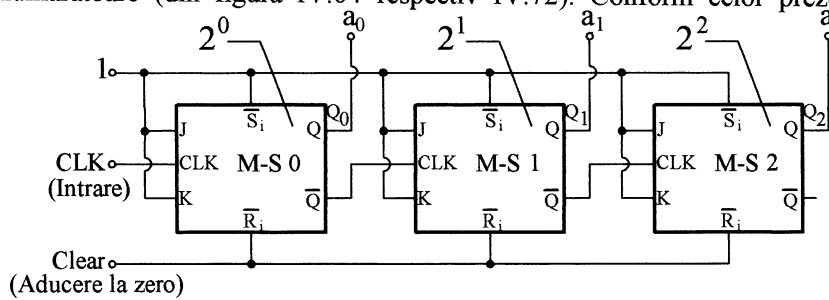


Figura IV.72. Numărător binar asincron invers cu trei biți (varianta2).

anterior va trebui introdus un sistem la intrarea de tact a bistabilului M-S- i care să o conecteze fie la ieșirea Q_{i-1} fie la ieșirea \bar{Q}_{i-1} din M-S $i-1$ ($i = 1, 2$), după cum numărarea se face direct sau invers. Un astfel de sistem este de fapt un multiplexor cu două intrări. Structura unui astfel de numărător, asincron, reversibil, cu trei biți este prezentată în figura IV.73.

Si aici dar și la figura IV.69 s-au folosit mutiplexoare cu două intrări, materializate numai cu porți SI-NU (a se aplica concluziile de la figura III.45

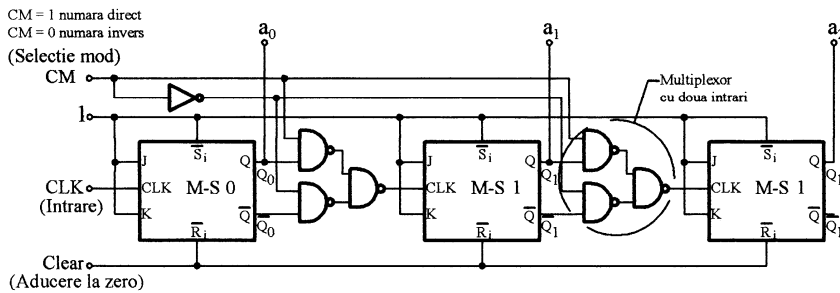


Figura IV.73. Numărător binar asincron reversibil cu trei biți, cu selecție pe intrarea de tact.

la materializarea multiplexorului III.19). În fapt sunt utilizate două multiplexoare cu intrare comună de adresă (aici CM).

Față de construcția propusă în figura IV.69, aici sunt utilizate numai două multiplexoare. În plus, conform și cu scenariul de funcționare prezentat cu titlu de exemplu în diagramele din figura IV.74, schimbarea sensului de numărare nu afectează conținutul numărătorului.

Se consideră că numărătorul este configurat la început cu $CM = 0$ pentru numărare inversă (vezi figura IV. 70). La momentul t_0 se aplică impuls

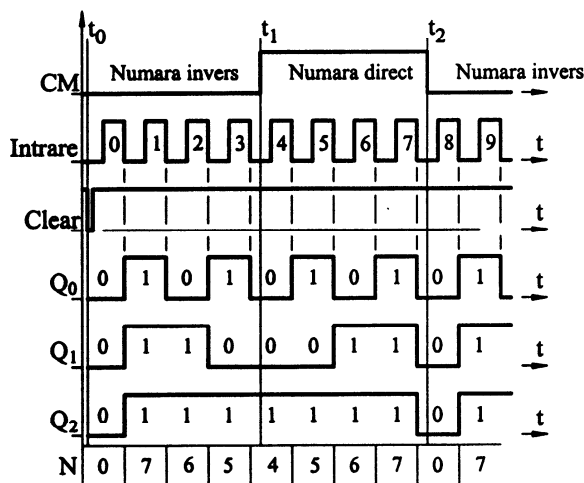


Figura IV.74. Diagrame de timp.

de ștergere ceea ce duce la instalarea conținutului $N = 0$. Ulterior, până la momentul t_1 , numărătorul evoluează pe numărare inversă (Q_1 respectiv Q_2 basculează pe fiecare front pozitiv al ieșirilor Q_0 respectiv Q_1) trecând succesiv prin 7, 6, 5, 4. La momentul t_1 , intrarea CM trece în unu logic, se trece pe numărare directă (Q_1 respectiv Q_2 basculează pe fiecare front negativ al ieșirilor Q_0 respectiv Q_1) până la momentul t_2 , numărătorul trecând succesiv prin 5, 6, 7, 0 din cauza depășirii capacității de numărare. Ulterior lui t_2 ($CM = 0$) se trece din nou pe numărare în sens invers, frontul negativ din impulsul 8 inducând o stare identică cu frontul negativ din impulsul 0 (Q_1 basculează totdeauna pe fronturile negative ale intrării de numărare).

Evident că și acest tip de numărător admite dezvoltare pentru un număr oarecare de biți, prin adăugarea de noi bistabili respectiv multiplexoare la dreapta, dar se păstrează dezavantajul funcționării asincrone, cu limitarea corespunzătoare a frecvenței impulsurilor aplicate la intrare.

de ștergere ceea ce duce la instalarea conținutului $N = 0$. Ulterior, până la momentul t_1 , numărătorul evoluează pe numărare inversă (Q_1 respectiv Q_2 basculează pe fiecare front pozitiv al ieșirilor Q_0 respectiv Q_1) trecând succesiv prin 7, 6, 5, 4. La momentul t_1 , intrarea CM trece în unu logic,

IV.6.3. Numărătorul binar natural sincron reversibil

Pentru înlăturarea parțială a limitelor legate de viteza de numărare datorate funcționării asincrone se poate imagina o structură cu bistabili de tip T la care comutația acestora să se facă neintermediat (de comutația celorlalți bistabili).

Să constatăm mai întâi că, pentru un număr oarecare codificat în binar natural și care evoluează *în sens crescător*, starea unui bit oarecare se modifică întotdeauna prin fenomenul de transport, pentru care trebuie realizate două condiții:

1^d. Starea tuturor biților de rang inferior este *unu* logic (să numim aceasta condiția pregătitoare, exponentul *d* este aferent numărării directe);

2^d. Numărul crește cu o unitate.

În cazul unui numărător, fiecare bit se materializează pe ieșirea câte unui bistabil atunci, pentru numărare directă, un bistabil comută dacă:

1^d. Starea ieșirilor bistabililor corespunzători biților de rang inferior este simultan unu logic;

2^d. Pe intrarea de numărare se aplică un nou impuls.

De exemplu pentru un format pe opt biți, bitul patru comută în sens crescător între 0 și 1 de la 1110XXXX la 0001XXXX (transport de unu –cary- din rangul inferior) sau între 1 și 0 de la 11110XXX la 00001XXX (cu transport de unu către rangul superior, cu X s-a notat o stare oarecare zero sau unu). După comutare starea bistabililor de rang inferior este totdeauna zero.

Pentru un număr codificat în binar natural care evoluează *în sens descrescător* cu câte o unitate starea unui bit oarecare se modifică dacă sunt îndeplinite simultan condițiile:

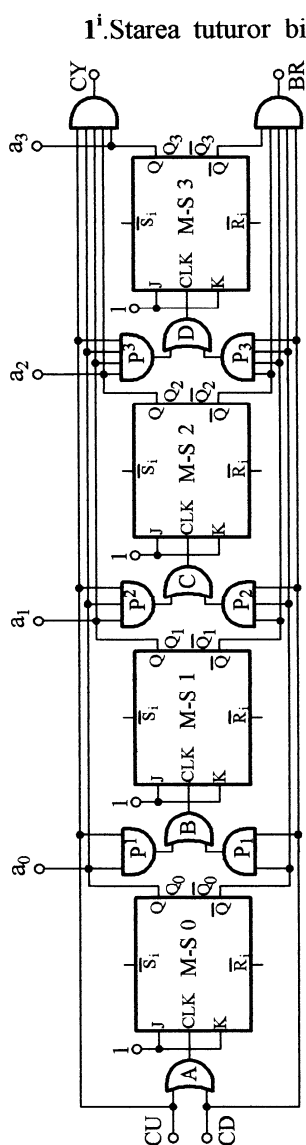


Figura IV.75. Numărător binar sincron reversibil cu patru biți.

Pentru numărare inversă impulsurile de numărare se aplică pe intrarea

1ⁱ. Starea tuturor biților de rang inferior este *zero* logic (să numim aceasta condiția pregătitoare, exponentul *i* este aferent numărării inverse);

2ⁱ. Numărul scade cu o unitate.

Pentru un numărător binar natural invers cele două condiții se pot transpune în:

1ⁱ. Starea ieșirilor bistabililor corespunzători biților de rang inferior este simultan zero logic;

2ⁱ. Pe intrarea de numărare se aplică un nou impuls.

De exemplu pentru un format pe opt biți la numărare inversă, bitul patru comută în sens descrescător între 1 și 0 de la 0001XXXX la 1110XXXX („transport de zero” din rangul inferior) sau crescător între 0 și 1 de la 00001XXX la 11110XXX (cu „transport de zero” către rangul superior, cu X s-a notat o stare oarecare, zero sau unu). Transportul de zero se mai numește și împrumut din rangul superior (borrow). După comutare starea bistabililor de rang inferior este întotdeauna unu logic.

Cu aceste considerații se prezintă în figura IV.75 structura unui numărător în cod binar natural, reversibil, cu patru biți.

Pentru numărare directă impulsurile de numărare se aplică pe intrarea CU (count up) în timp ce intrarea CD este menținută în zero logic (porțile P_i cu ieșirea în zero

CD (count down) în timp ce intrarea **CU** este menținută în zero logic (porțile P^i cu ieșirea în zero logic). Cele două semnale **CU** respectiv **CD** se pot obține prin demultiplexarea intrării impulsurilor de numărare cu ajutorul unei intrări control de mod **CM** conform figurii IV.76.

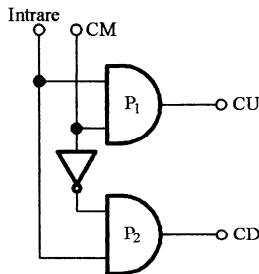


Figura IV.76.

Demultiplexarea intrării impulsurilor de numărare.

Porțile P^i au o intrare (**CU**) comună, celelalte intrări fiind conectate la ieșirile **Q** ale bistabililor de rang inferior, ieșirea fiind conectată la intrarea de tact a bistabilului **i**. Prin aceasta se materializează condițiile $1^d, 2^d$ pentru numărarea directă.

Porțile P_i au o intrare (**CD**) comună, celelalte intrări fiind conectate la ieșirile \overline{Q} ale bistabililor de rang inferior, ieșirea fiind conectată la intrarea de tact a bistabilului **i**. Prin aceasta se materializează condițiile $1^i, 2^i$ pentru numărarea inversă.

Pentru explicarea funcționării să observăm la figura IV.76 că:

$$CU + CD = \text{Intrare} \cdot CM + \text{Intrare} \cdot \overline{CM} = \text{Intrare}$$

Dar $CU+CD$ este materializat pe ieșirea porții A în figura IV.75, ceea

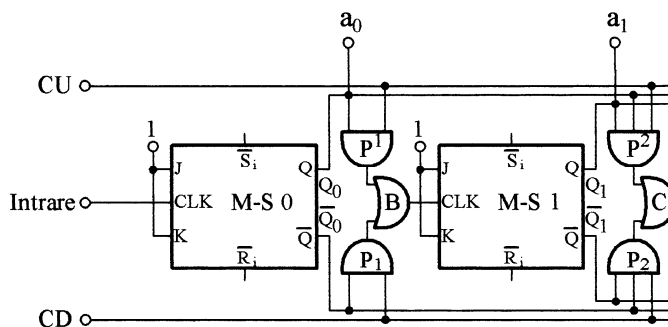


Figura IV.77. Variantă la configurația de intrare (fig. IV.75).

ce înseamnă că pe intrarea de ceas a bistabilului M-S 0 se aplică de fapt intrarea de numărare indiferent de starea intrării **CM** (control de mod). Acest

aspect permite echivalarea funcțională a figurii IV.75 în zona intrării conform cu figura IV.77.

Cu acestea se poate observa imediat că primul bistabil comută pe fiecare f - al intrării de tact (conform și cu figura IV.78), intrările CU, CD îndeplinind numai rolul de selecție, afectând numai ceilalți bistabili. Cu CU=1 și CD=0 (CM=1 pentru numărare directă) pe figura IV.76 porțile P^i sunt dispuse să reacționeze față de celelalte intrări în timp ce porțile P_i sunt sigur blocate, pentru situația complementară (CU=0, CD=1, numărare inversă)

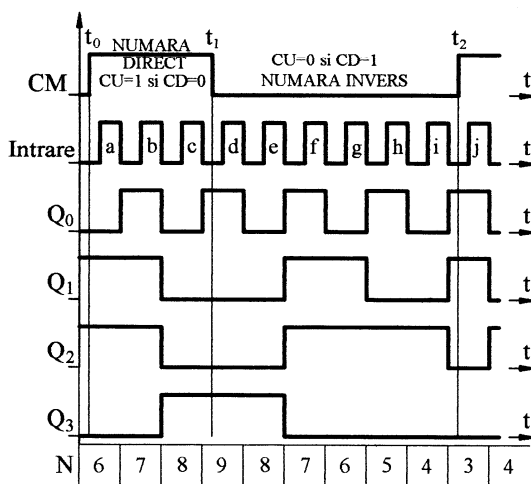


Figura IV.78. Diagrame de timp.

porțile P_i sunt apelabile de către celelalte intrări, porțile P^i sunt blocate. Funcționarea se poate detalia pe scenariul imaginat în diagramele de timp din figura IV.78.

Fie la momentul t_0 (când CM trece în unu logic pentru numărare directă) situația 0110 pe ieșirile Q_0, Q_1, Q_2, Q_3 , corespunzător conținutului numeric $N=6$. Pe f - din impulsul a bistabilul M-S 0 comută cu

$Q_0=1$. Acum ieșirile porților P^1, P^2 și P^3 sunt plasate în unu logic, prin intermediul porților B, C, D intrările CLK ale bistabililor M-S 1, 2, 3 fac tranziția de la zero la unu. Conținutul numărătorului este 7. Pe f - din impulsul **b** ieșirea Q_0 trece în zero ceea ce implică trecerea în zero a tuturor porților P^i deci front căzător pe intrările tuturor bistabililor, toți bistabilii comută, conținutul numărătorului este 8, prin fenomen de transport se obțin stările 0001 pentru Q_0, Q_1, Q_2, Q_3 . Intre f - din **b** și f - din **c** toate porțile P^i sunt cu ieșirea în zero. Pe f - din **c** comută în unu numai M-S 0, conținutul numărătorului este 9.

La momentul t_1 intrarea CM trece în zero corespunzător numărării inverse, porțile P^i sunt blocate, intrările de tact pentru M-S 1, 2, 3 fiind accesibile numai prin intermediul porților P_i . Intre momentele t_1 și f - din impulsul **d** cu

$Q_0 = 1$ ($\overline{Q}_0 = 0$) porțile P_i sunt închise, ca atare f - din d nu afectează decât bistabilul M-S 0 cu $Q_0 = 0$, ca atare $N=8$. Pe intervalul f - din e respectiv f - din d ieșirile $\overline{Q}_0=1, \overline{Q}_1=1, \overline{Q}_2=1$, ca atare porțile P_i sunt în unu logic. Pe f - din e Q_0 trece în unu, ca atare se obține front căzător pe \overline{Q}_0 deci front căzător pe intrările de tact din M-S 1, 2, 3 cu basculare, fiind întrunite condițiile 2^i corespunzător numărării inverse (transport de zero din rangurile inferioare sau împrumut de unu din rangul superior).

Propunem drept exercițiu continuarea cercetării funcționării numărătorului pe baza diagamelor de timp.

Să precizăm că în figura IV.75 ieșirile CY (*carry*, transport) respectiv BR (*borrow*, împrumut) servesc pentru expandare, extinderea capacității numărătorului pentru un număr superior de biți. De exemplu la figura IV.75 se poate atașa un nou numărător cu patru biți (intrarea CU conectată la ieșirea CY, intrarea CD conectată la ieșirea BR), obținându-se un numărător cu opt biți.

Caracterul sincron al numărătorului rezidă din faptul că bascularea bistabililor se face fără fenomene de propagare de la un bistabil la următorul (întârziere cumulată), excepție timpii de propagare prin porțile SI respectiv SAU, ca atare frecvența maximă a impulsurilor pe intrarea de numărare pentru un numărător cu n biți va fi:

$$(IV.28) \quad \frac{1}{T} = \frac{1}{\frac{n}{4} \cdot \Delta t + 2 \cdot \Delta t + T_c}$$

unde $n/4 \cdot \Delta t$ se referă la timpul de propagare prin porțile de expandare raportat la fiecare bistabil, $2 \cdot \Delta t$ este timpul de propagare printr-o poartă SI (de exemplu P^3) și o poartă SAU (de exemplu D), T_c fiind timpul de accesare a conținutului (identic ca semnificație ca în relația (IV.27)).

IV.6.4. Numărătoare modulo $p \neq 2^n$

Numărătoarele prezentate până acum au fost realizate prin interconectarea a n bistabili, corespunzător unei capacități de numărare de $2^n - 1$ impulsuri adică 2^n stări, între 0 și $2^n - 1$. Astfel de numărătoare se mai numesc și modulo $p=2^n$ (de exemplu $p=2, 4, 8, 16$ etc.).

Se pune acum problema realizării unor numărătoare cu un număr p de stări neexprimabil ca putere a lui 2 (se spune modulo $p \neq 2^n$, de exemplu $p=3, 5, 6, 7, 9, 10$, etc.). Utilitatea acestui numărător se regăsește de exemplu la sinteza distribuitorilor de impulsuri pentru motoare pas cu pas, comanda semafoarelor rutiere, automatelor de generare a comenzilor cu ciclu fix etc..

Numărătoarele modulo $p \neq 2^n$ folosesc în structura lor bistabili J-K Master-Slave (dar neconfigurați ca bistabili de tip T). Numărul de bistabili n necesari pentru un numărător modulo p rezultă din condiția $p < 2^n$, cu n determinabil ca aproximare prin adaos la partea întreagă a expresiei $(\ln p / \ln 2)$. Din cele 2^n stări se exclud $2^n - p$.

IV.6.4.1. Numărătoare modulo $p=3$

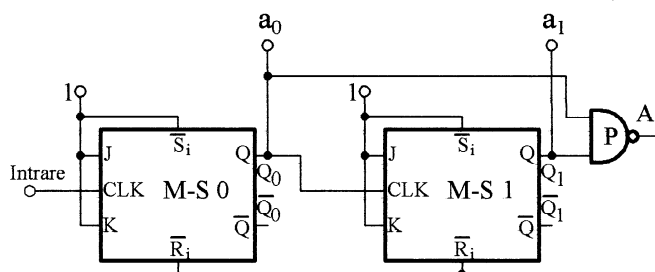


Figura IV.79. Numărător modulo 3 cu ștergere (reinițializare).

numărarea directă succesiunea 0, 1, 2, 0, ș. a. m. d. (față de succesiunea 0, 1, 2, 3, 0, ș. a. m. d.) este prezentată în figura IV.79.

De exemplu pentru $p=3$ rezultă $n=2$, numărul de stări excluse este $2^2 - 3 = 1$. Soluția logică a unui astfel de numărător cu doi bistabili care realizează pentru

Numărătorul parcurge setul a_1a_0 în ordinea 00, 01,10 iar la atingerea stării 11 poarta **P** pune semnalul **A** în zero, ceea ce are drept consecință ștergerea ambilor bistabili (reinițializare) și reluarea secvenței de numărare de la zero (00), conform și cu diagramele de timp din figura IV. 80.

Cu excepția fenomenului de ștergere, funcționarea numărătorului a fost deja prezentată la numărătorul binar asincron.

Considerând prealabil impulsului **a** starea

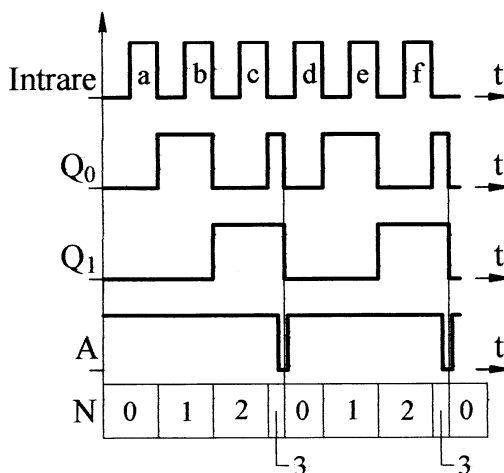


Figura IV.80. Diagrame de timp.

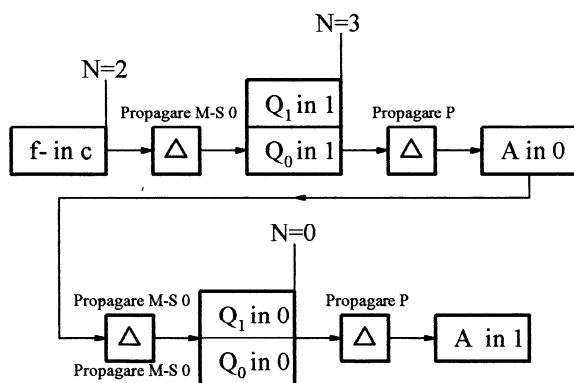


Figura IV.81. Asupra fenomenelor de propagare aferente reinițializării.

$Q_0=0, Q_1=0$ ($N=0$), numărătorul evoluează prin stările $N=1, N=2$ iar pe **f**- din impulsul **c** au loc o serie de fenomene de propagare (ignoreate anterior pe **f**- din **a** și **b**) detaliate în figura IV.81. Mai întâi pentru ca fenomenul de reinițializare să aibă loc este necesar ca starea 11 (aici $N=3$) să fie atinsă. Datorită

fenomenelor de întârziere la propagare (pe fig. IV.81 elementul de întârziere Δ , formal același pentru toate propagările) această stare se menține pe parcursul a două perioade de propagare (aceeași fiind și durata impulsului 1-0-1 din **A**, de ordinul zecilor de nanosecunde). Pe figura IV.80 această durată de timp a fost evident exagerată, pentru aplicații nepretențioase (acționări în

sisteme cu inerție mecanică, termică sau luminoasă, de exemplu comanda unui motor pas cu pas)

numărătorul modulo 3 cu ștergere este o soluție

viabilă. Diagramele de timp din figura IV.80 pot fi reconstruite formal conform cu figura IV.82.

Pentru unele aplicații existența acestei stări N=3 chiar și pentru o perioadă extrem de scurtă reprezintă un neajuns. Eliminarea acesteia precum și simplificarea construcției (față de structura propusă în fig. IV.79 cu eliminarea porții SI-NU) se poate face urmărind raționamentul următor.

Fie reluarea tabelului de adevăr restrâns (TAR) al bistabilului J-K Master-Slave conform tabelului IV.15.a. și reorganizarea acestuia (tabelul de adevăr restrâns adaptat, TARA) pentru un raționament ce va rezulta ulterior, conform tabelului IV.15

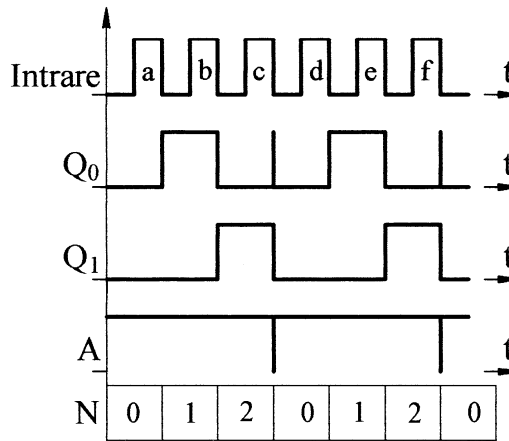


Figura IV.82. Diagrame de timp.

	J	K	Q_{t+1}
a	0	0	Q_t
b	0	1	0
c	1	0	1
d	1	1	\bar{Q}_t

TAR
a

	Q_t	Q_{t+1}	J	K
A	0	0	0	x
B	0	1	1	x
C	1	0	x	1
D	1	1	x	0

TARA
b

Tabelul IV.15.

b. Acesta trebuie utilizat după cum urmează.

Conform linei A din TARA, dacă $Q_t=0$, $J=0$ și $K=0$ sau $K=1$ (adică indiferent de valoarea lui K, de unde simbolul x), atunci după impulsul de tact $Q_{t+1}=0$. Conform liniei A, $Q_{t+1}=0$ (și atunci din TAR linia b, $J=0$, $K=1$) sau $Q_{t+1}=Q_t$ (și atunci din TAR linia a $J=0$, $K=0$). Cele două condiții reunite duc la $J=0$, $K=x$, conform celor deja arătate. Asemănător se interpretează linia B ($Q_{t+1}=1$ linia

c, $Q_{t+1} = \overline{Q}_t$ linia d, deci $J=1, K=x$), linia C ($Q_{t+1}=0$ linia b, $Q_{t+1} = \overline{Q}_t$ linia d, deci $J=x, K=1$) respectiv linia D ($Q_{t+1}=1$ linia c, $Q_{t+1}=Q_t$ linia a, deci $J=x, K=0$).

Să recapitulăm citirea TARA conform liniei C, bistabilul J-K Master Slave face tranziția din unu în zero dacă prealabil impulsului de tact $K=1$ (indiferent de starea lui J).

	In	N	Q_1	Q_0	J_1	K_1	J_0	K_0
(t) L1	0	0	0 ^A	0 ^B	0 ^A	x	1 ^B	x
(t+1)L2	1	1	0 ^B	1 ^C	1 ^B	x	x ^C	1
(t+2)L3	2	2	1 ^B	0 ^C	x ^C	1	0 ^A	x
(t+3)L4	3	0	0 ^C	0 ^A				
	C1	C2	C3	C4	C5	C6	C7	C8

Tabelul IV.16

Fie acum tabelul IV.16 care prezintă organizarea datelor în vederea sintezei unui nou tip de numărător modulo 3.

Pe coloana C1 se precizează numărul curent al impulsului

aplicat (numerotare arbitrară). Pe coloana C2 se precizează conținutul $N=Q_0 \cdot 2^0 + Q_1 \cdot 2^1$ al numărătorului plecând de la zero.

Cu observația că trecerea de la o linie la alta se face implicând două momente diferite de timp, coloanele C5, C6, C7 și C8 precizează stările intrărilor J_1, K_1, J_0 și K_0 necesare tranziției pentru Q_1, Q_0 . Ultimele patru coloane s-au completat utilizând TARA. Pentru facilitarea urmăririi raționamentului s-au fixat vecinătăți, cu notare conform liniilor din TARA. De exemplu conform vecinătății A (liniile L1-L2 coloana C3), Q_1 aflată în

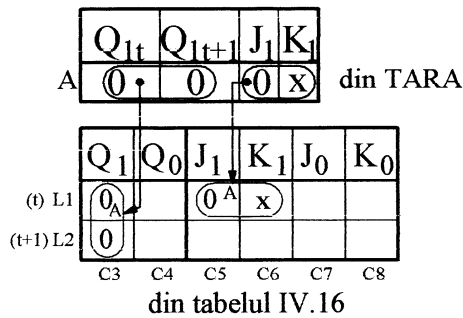


Figura IV.83. Explicativă la tabelul IV.16.

zero prealabil impulsului rămâne în aceeași stare după impuls dacă prealabil impulsului pe intrarea de tact intrările $J_1=0$, $K_1=x$ (este unu sau zero), a se vedea vecinătatea A de pe linia L1 coloanele C5-C6. De fapt s-a reprodus linia A din TARA, conform și cu figura IV.83. Identic s-a procedat pentru vecinătatea C referitoare la Q_0 (coloana C4 liniile L2-L3, tabelul IV.16) cu care se asociază vecinătatea C referitoare la J_0 , K_0 (Linia L2, coloanele C7-C8). Se va urmări și verifica cu titlu de exercițiu modul de completare a întregului tabel IV.16.

Să privim acum (conform tabelului IV.16) numărătorul modulo

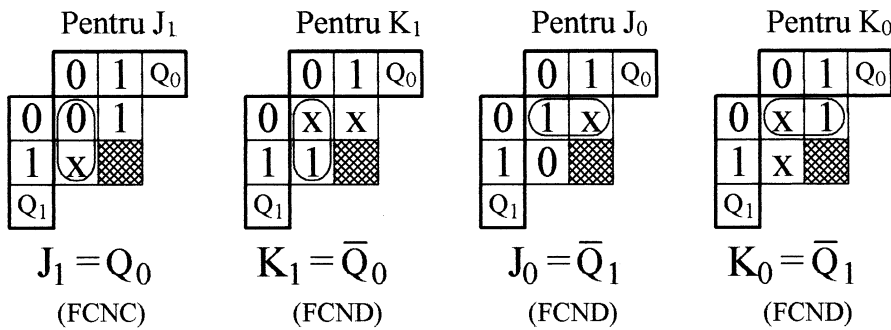


Figura IV.84. Diagrame Veitch-Karnaugh la numărătorul modulo 3 direct.

$p=3$ ca o structură logică combinațională cu patru ieșiri (J_1 , K_1 , J_0 , K_0), și două intrări (Q_1 , Q_0). Să facem minimizarea funcțiilor (J_1 , K_1 , J_0 , K_0) utilizând diagramele V-K din figura IV.84. Reamintim că aceste funcții sunt incomplet definite (din cauza valorilor indifferente notate cu x).

In vecinătățile marcate starea x s-a considerat după caz 0 (pentru FCNC) sau 1 (pentru FCND).

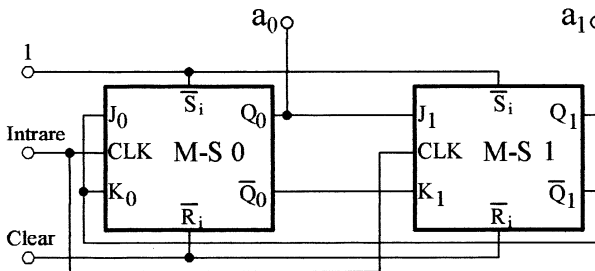


Figura IV.85. Numărător modulo 3 direct sincron.

Starea $Q_1=1$, $Q_0=1$ s-a considerat interzisă. Descrierea lui J_1 rezultă din FCNC conform figurii IV.84 sau direct din FCND (la

tabelul IV.16). Asemănător pentru J_0 descrierea poate rezulta și direct din FCNC (la tabelul IV.16). Pe baza definițiilor deduse în figura IV.84 se poate prezenta materializarea număratorului modulo 3 sincron direct, conform figurii IV.85.

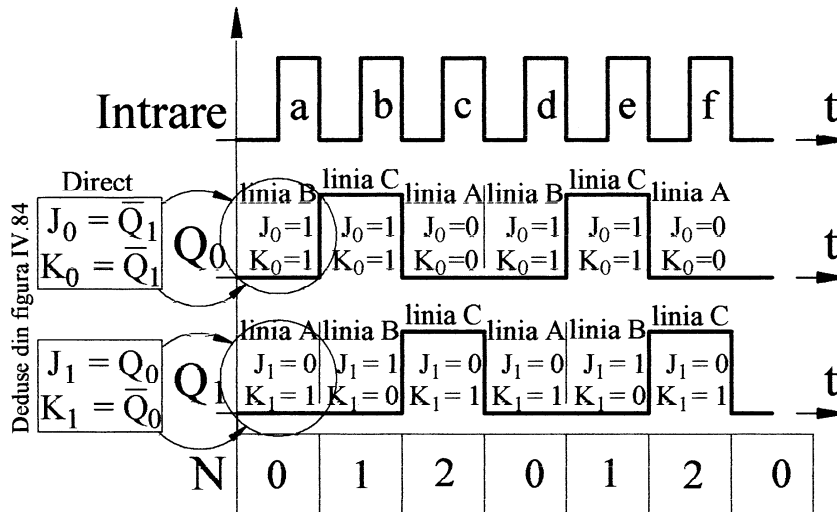


Figura IV.86. Diagrame de timp.

Așa cum se observă și în figura IV.84, $J_0 = K_0 = \overline{Q_1}$ iar $J_1 = \overline{K_1}$. Cei doi bistabili au intrarea de tact comună și legată la intrarea de numărare. Funcționarea se poate descrie conform diagramelor de timp din figura IV.86. Pe figură s-au reluat definițiile intrărilor J_i , K_i , în legătură cu care s-a specificat starea intrărilor pentru fiecare bistabil prealabilă fiecărui front negativ de pe intrarea de numărare (s-a presupus prealabil impulsului **a** că ambii bistabili au ieșirile în zero, $N=0$). Coroborat și cu starea ieșirii Q_i a bistabilului se precizează linia din TARA (tabelul IV.15) corespunzător căreia acesta comută sau nu după impulsul de tact. Astfel, conform zonei încercuite din figura IV.86, $Q_0 = 0$ prealabil lui **f**- din impulsul **a**, ca atare se iau în discuție doar liniile A, B din TARA, dar $J_0=1$, $K_0=1$ implică selecția numai a liniei B, corespunzător căreia bistabilul comută din zero în unu pe **f**- din

impulsul a. In mod asemănător se condiționează toate celelalte situații de comutare (propunem studiul acestora spre exercițiu), funcționarea fiind tipică unui numărator modulo 3 sincron direct, corespunzător evoluției conținutului N descris în figura IV.86.

	In	N	Q ₁	Q ₀	J ₁	K ₁	J ₀	K ₀
(t) L1	0	0	0 _B	0 _A	1 ^B	x	0 ^A	x
(t+1)L2	1	2	1 _C	0 _B	x ^C	1	1 ^B	x
(t+2)L3	2	1	0 _A	1 _B	0 ^A	x	x ^C	1
(t+3)L4	3	0	0 ^A	0 ^C	X	X	X	X
	C1	C2	C3	C4	C5	C6	C7	C8

Tabelul IV.17

Q ₁	Q ₀	J ₁	K ₁	J ₀	K ₀
0	0	1	x	0	x
1	0	x	1	1	x
0	1	0	x	x	1

Tabelul IV.18

Parcurgând aceleași etape să încercăm acum sinteza unui numărator modulo 3 invers. Fie mai întâi un echivalent al tabelului IV.16, dar pentru numărare inversă, conform tabelului IV.17. Logica completării acestuia este

asemănătoare celor deja prezentate (conform și cu figura IV.84.).

Asemănător, să privim acum numărătorul modulo 3 invers ca o

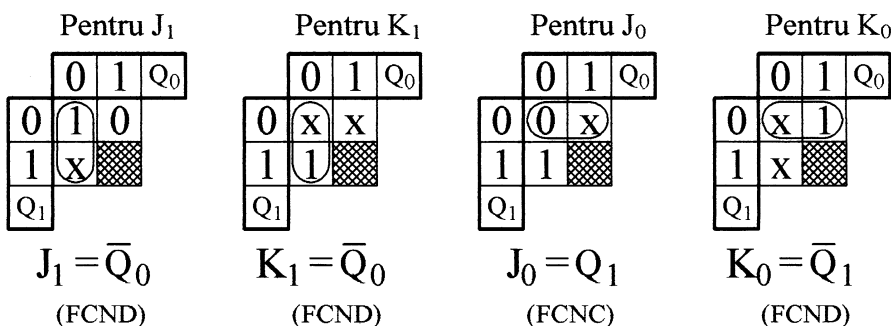


Figura IV.87. Diagrame Veitch-Karnaugh la numărătorul modulo 3 invers.

structură logică combinațională cu patru ieșiri (J_1, K_1, J_0, K_0), și două intrări (Q_1, Q_0), conform tabelului IV.18, extras din figura IV.17. Să facem minimizarea funcțiilor (J_1, K_1, J_0, K_0) utilizând diagramele V-K din figura IV.87. De

această dată se observă

că $J_1=K_1=\bar{Q}_0$ și

$J_0=\bar{K}_0$. Propunem

drept exercițiu sinteza structurii număratorului respectiv a diagramele de timp (după exemplul din figurile IV.85 și IV.86).

	Numara direct	Numara invers
J_1	Q_0	\bar{Q}_0
K_1	\bar{Q}_0	Q_0
J_0	\bar{Q}_1	Q_1
K_0	Q_1	\bar{Q}_1

Tabelul IV.19

Să centralizăm acum în tabelul IV.19 definițiile pentru J_i, K_i corespunzător numărării modulo 3 directe și inverse.

Se observă că $K_1=\bar{Q}_0$ și $K_0=\bar{Q}_1$ indiferent de sensul de numărare. J_1 se leagă la Q_0 respectiv \bar{Q}_0 iar J_0 se leagă la \bar{Q}_1 respectiv Q_1 după cum

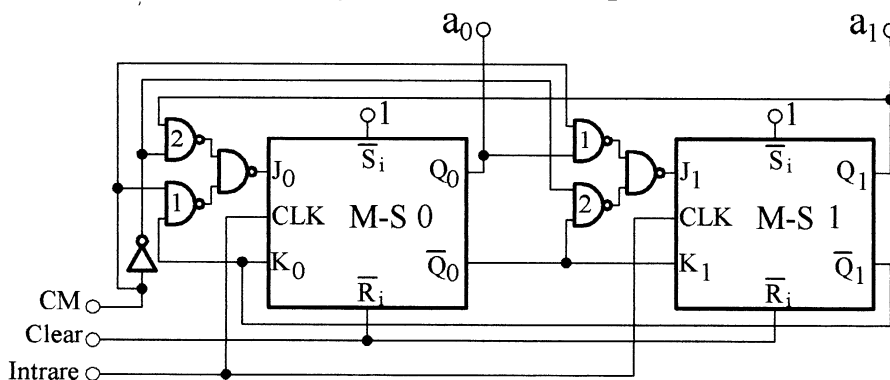


Figura IV.88. Numărătorul binar modulo 3 reversibil.

numărarea se face în sens direct sau invers. Apare evident că intrările J_1, J_0 se

vor apela prin intermediul câte unui multiplexor cu două intrări, structura numărătorului binar modulo 3 reversibil fiind prezentată în figura IV.88.

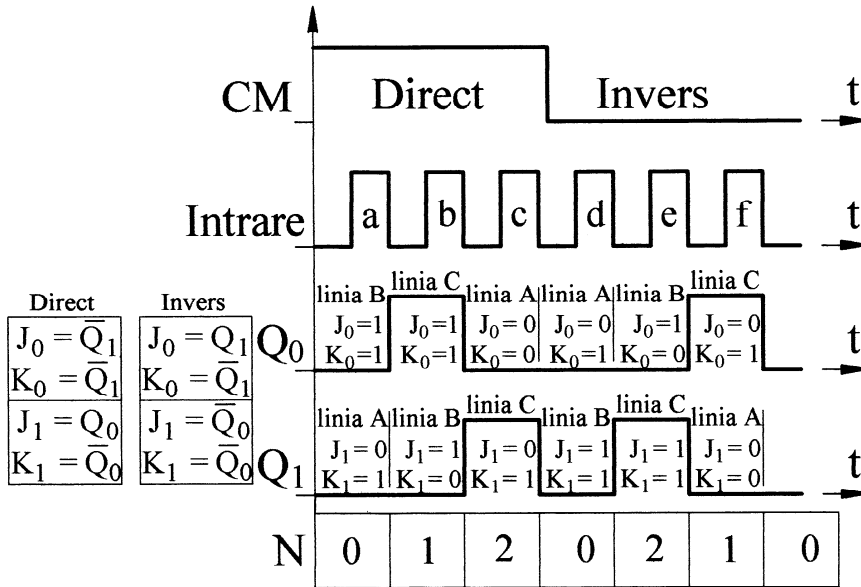


Figura IV.89. Diagrame de timp la numărătorul modulo $p=3$ reversibil.

Intrarea impulsurilor de numărare se aplică simultan pe intrarea de tact a celor două bistabile. Cu $CM=1$ se numără direct (active porțile 2 din fiecare multiplexor) cu $CM=0$ se numără invers (active porțile 1). Conexiunile sunt realizate conform tabelului IV.19.

Funcționarea se poate descrie conform scenariului propus în diagramele de timp din figura IV.89. Sunt valabile aceleași considerații ca la figura IV.86. Propunem spre studiu cercetarea următoarei probleme: *Poate fi schimbată starea intrării CM în orice moment?*

IV.6.4.1.1. Aplicație a numărătorului modulo $p=3$ la comanda motoarelor pas cu pas

Aplicația imediată a unui astfel de numărător este legată de realizarea distribuitorilor de impulsuri pentru motoare pas cu pas (PCP). Se va prezenta în continuare cazul unui motor PCP cu trei perechi de poli, cu funcționare conceptuală descrisă în figura IV.90.

Motorul PCP are trei perechi de poli statorici (pe figură notați cu PPA, PPB, PPC), pe care sunt dispuse câte două bobine. Numai două bobine corespunzătoare unei perechi de poli sunt alimentate (în curent continuu) la un moment dat (pe figură bobinele PPA, pentru intrări s-a folosit notația 1 pentru perechea de poli alimentată). Cele două bobine PPA creează un câmp magnetic (a se observa sensul de alimentare al celor două bobine aferente fiecărei perechi de poli) care se închide prin stator dar și prin rotor (care are doi concentratori de câmp magnetic, a se vedea liniile de câmp). Acest câmp

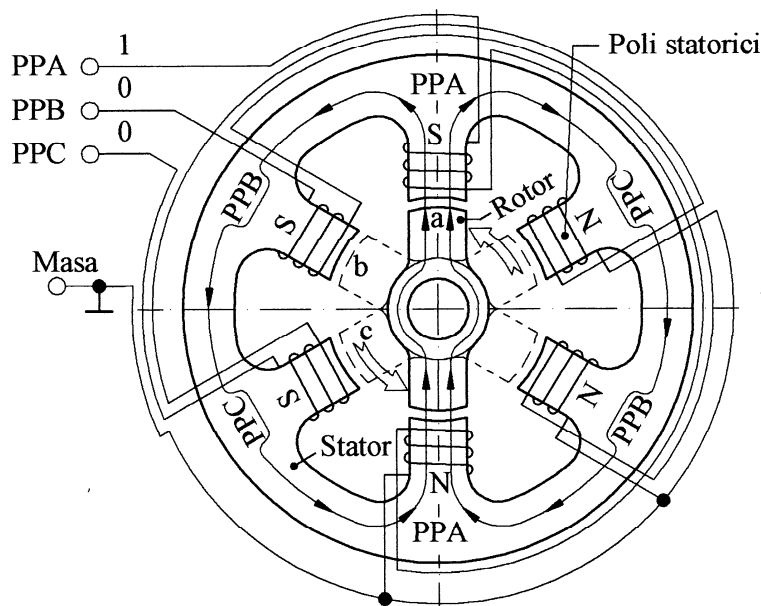


Figura IV.90. *Principiul de lucru al unui motor pas cu pas cu trei perechi de poli și reluctanță variabilă.*

stă la originea mișcării și totodată menține captiv rotorul pe poziția din figură (a). Dacă considerăm poziția anterioară (c) a rotorului (pentru rotația în sens CCW, când rotorul era reținut de câmpul creat de polii PPC) atunci rotația cu un pas a rotorului (aici 60°) presupune întreruperea alimentării bobinelor PPC și alimentarea bobinelor PPA. Câmpul magnetic creat implică apariția unui cuplu de forțe care duce la rotirea rotorului din c în a (rotorul închide câmpul magnetic, forțele ce apar într-un circuit magnetic sunt de natură să implice deplasarea pieselor feromagnetice până când se realizează reluctanța minimă a

circuitului). Efectuarea a încă unui pas (rotirea din poziția **a** în **b** presupune deconectarea bobinelor PPA și alimentarea bobinelor PPB.

Dacă corespunzător convenției de notare a perechii de poli alimentate terminalele PPA, PPB, PPC sunt alimentate succesiv prin parcurgerea combinațiilor 100, 010, 001, 100 etc. atunci rotorul motorului se rotește în sens CCW (antiorar). Pentru rotația CW (sens orar) se parcurg pe rând combinațiile 100, 001, 010, 100 etc.

Se observă că pentru ambele sensuri de rotație se utilizează trei configurații binare distincte parcurse într-un sens pentru rotație CCW (100, 010, 001, 100, aici un unu logic este transportat pe rând de la dreapta la stânga

N	a_1	a_0	PPA*	PPB*	PPC*
0	0	0	1	0	0
1	0	1	0	1	0
2	1	0	0	0	1
0	0	0	1	0	0

(Motorul PCP se rotește în sens antiorar)

Tabelul IV.20.

și reintrodus în configurație pe la stânga) respectiv în sens contrar pentru rotație CW (001, 010, 100, 001, aici un unu logic este transportat pe rând de la stânga la dreapta și reintrodus în configurație pe la dreapta). De aici ideea de a utiliza un numărator modulo 3 care să parcurgă stările 0, 1, 2, 0 pentru sens CCW respectiv stările 0, 2, 1, 0 pentru sens CW, deci un numărator reversibil (schimbarea sensului de numărare să implice schimbarea sensului de rotație).

Se poate acum concepe o SLC (fie aceasta privită ca decodificator) interpusă între numărator (redat în figura IV.88) și motorul PCP (presupunem că acesta se rotește în sens CCW când se numără în sens direct), având descrierea prezentată în tabelul IV.20. Aici funcțiile de ieșire au fost notate cu PPA*, PPB*, PPC* deoarece ele nu se aplică direct motorului PCP (între PPA* și PPA –de exemplu- se plasează un adaptor de impedanță, ieșirea unei porți logice nu poate alimenta direct bobinele PPA din figura IV.90). Pentru sinteză se va utiliza numai zona hașurată a tabelului IV.20, cu definirea ieșirilor din FCND conform cu:

$$(IV.29) \quad PPA^* = \overline{a_1} \cdot \overline{a_0}; \quad PPB^* = \overline{a_1} \cdot a_0; \quad PPC^* = a_1 \cdot \overline{a_0};$$

Decodificatorul definit conform cu (IV.29) este prezentat în figura IV.91 (unde se prezintă complet distribuitorul de impulsuri –numărătorul modulo 3

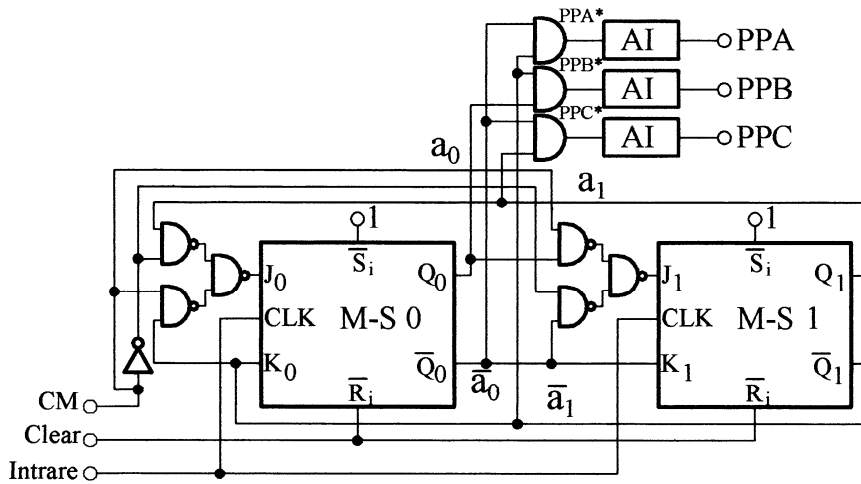


Figura IV.91. Distribuitor de impulsuri pentru motorul pas cu pas cu trei perechi de poli și reluctanță variabilă din fig. IV.90.

reversibil și decodificatorul- pentru motorul PCP din figura IV.90). Aici cu

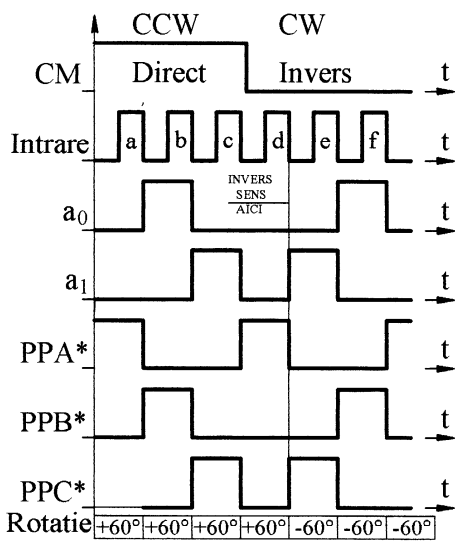


Figura IV.92. Diagrame de timp.

AI s-au notat adaptoarele de impedanță (amplificatoare). De precizat că viteza de rotație a motorului PCP depinde de frecvența impulsurilor aplicate pe intrare, aceasta fiind limitată superior de dinamica sistemului (suprareglarea la comutație, rotorul oscilează unghiular în jurul poziției de echilibru după fiecare pas unghiular).

Sensul de rotație este prescris de starea intrării CM (CCW, antiorar dacă CM=1, conform și cu tabelul IV.20). Dacă se reface tabelul IV.20 pentru situația în care N evoluează conform

numărării inverse atunci se observă imediat că PPA*, PPB*, PPC* au aceeași descriere (IV.29). De aici rezultă că dacă $CM=0$ sensul de rotație va fi orar (CW). În figura IV.92 se prezintă diagramele de timp ce descriu funcționarea distribuitorului (pe baza și în completarea scenariului propus în figura IV.89, având în vedere și definițiile din IV.29). Astfel pentru rotație CCW se asigură unu logic pe rând pentru PPA, PPB, PPC, PPA apoi în scenariu intervine schimbarea de sens (pe frontul negativ al impulsului d) și se asigură unu logic în continuare pe succesiunea PPC, PPB, PPA corespunzător rotației CW.

Cu titlu informativ se precizează că există construcții de motoare PCP

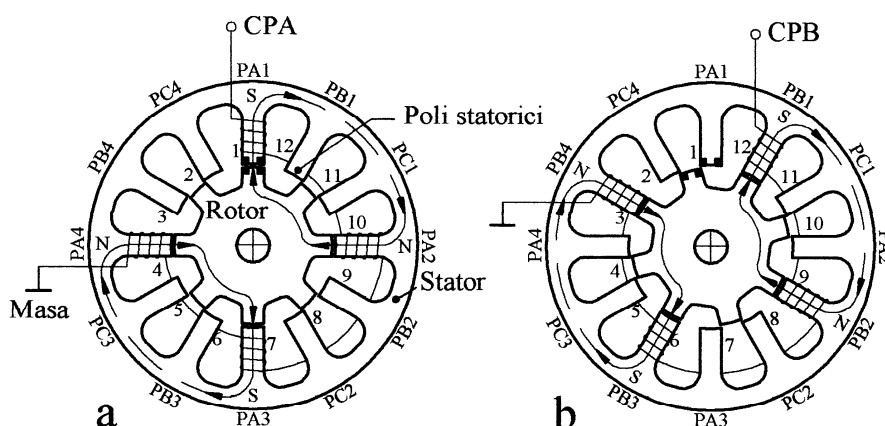


Figura IV.93. Principiul de lucru al unui motor pas cu pas cu trei cuarțete de poli, trei faze și reluctanță variabilă.

care pot realiza pași unghiulari extrem de mici (de exemplu 200 pași pe rotație). În figura IV.93 se prezintă o construcție de motor PCP care utilizează același distribuitor de impulsuri cu cel prezentat în figura IV.91 (pe baza unui numărator modulo 3 reversibil) dar care este mai performant. Statorul feromagnetic conține **12 poli** organizați în trei cuarțete, pe figura IV.93.a. fiind prezentată numai dispunerea bobinelor de magnetizare aferente polilor PA1, PA2, PA3, PA4, cu borna de alimentare CPA. Rotorul este o piesă feromagnetică cu **8 concentratori de flux** (crestături), prezentat în figura IV.93.a. în poziția de aliniere cu polii A, situație în care închiderea liniilor de câmp se face la reluctanță minimă conform figurii (dacă borna CPA este alimentată). Modul de închidere a câmpului asigură la arborele rotorului un moment de torsiune de valoare mai mare (față de soluția din figura IV.90).

Dacă acum se deconectează borna CPA și se face alimentarea polilor B (pe figura IV.93.b. prin intermediul bornei CPB, cuartetul de poli **B**) atunci se produce rotirea rotorului cu un pas unghiular de $360^\circ/8-360^\circ/12=15^\circ$, datorită închiderii liniilor de câmp conform figurii IV.93.b. (a se observa aici decalajul marcajelor de pe polul statoric respectiv creștătura rotorică). Soluția prezentată asigură deci $360^\circ/15^\circ=24$ pași pe rotație (față de numai 6 la soluția din figura IV.90). Pentru acționare se poate utiliza același distribuitor de impulsuri din figura IV.91, dacă ieșirile PPA, PPB, PPC se consideră redenumite cu CPA, CPB, CPC motorul din figura IV.93 utilizând și el trei faze.

Interesant este că dacă sensul de comutație al polilor este CW atunci sensul de rotație al rotorului este CCW și invers. De asemeni se observă că ciclul PPA, PPB, PPC (la figura IV.90) trebuie parcurs de două ori pentru fiecare rotație a rotorului) respectiv de opt ori pentru CPA, CPB, CPC (figura IV.93), corespunzător numărului de concentratori de flux de pe rotor.

Dacă se notează cu f frecvența impulsurilor [impulsuri/s] aplicate pe intrarea distribuitorului din figura IV.91, atunci turațiile rotorului vor fi: $n=f/6$ [rot/s] (la figura IV.90) respectiv $n=f/24$ [rot/s] (la figura IV.93).

Propunem spre exercițiu sinteza principială a unei structuri de comandă pentru semafoarele rutiere.

IV.6.4.2. Numărătorul modulo $p=10$

Acest tip de numărător are zece stări distincte, pentru facilitarea demersului pe mai departe deoarece $10=2\cdot 5$ atunci se poate realiza un numărător modulo 10 prin asocierea dintre un numărător modulo 2 cu un numărător modulo 5. Numărătorul modulo 2 se realizează cu un bistabil de tip T, pentru sinteza numărătorului modulo 5 se va proceda ca în cazul numărătorului modulo 3. Sunt necesari trei bistabili J-K, pe ieșirile Q_2, Q_1, Q_0 ale acestora fiind descrise cele cinci stări ale numărătorului modulo 5. Tabelul IV.21.a. prezintă tabelul TARA (reluare din tabelul IV.15) iar tabelul IV.21.b. echivalentul tabelului IV.16 (completat după aceleași reguli) pentru $N = 0,1,2,3,4$, corespunzător unui numărător modulo 5 direct.

Conform tabelului IV.21 se pot face următoarele observații legate de sinteza funcțiilor J_i, K_i . Pentru simbolurile x (care pot fi zero sau unu, în

PENTRU NUMARARE DIRECTA

	Q_t	Q_{t+1}	J	K
0	0	0	0	x
0	1	1	x	x
1	0	x	1	1
1	1	x	x	0

TARA
a

In	N	Q_2	Q_1	Q_0	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	0	x^1	0	x^0	1	x^1
1	1	0	0	1	0	x^1	1	x^1	x^1	1
2	2	0	1	0	0	x^1	x^0	0	1	x^1
3	3	0	1	1	1	x^1	x^1	1	x^1	1
4	4	1	0	0	x^0	1	0	x^0	0	x^1
5	0	0	0	0						

b

Tabelul IV.21.

TARA se spune că J și K sunt incomplet definite) se propune înlocuirea lor în tabelul IV.21 cu valorile trecute în colțul din dreapta sus a fiecărei locații.

PENTRU NUMARARE INVERSA

	Q_t	Q_{t+1}	J	K
0	0	0	0	x
0	1	1	x	x
1	0	x	1	1
1	1	x	x	0

TARA
a

In	N	Q_2	Q_1	Q_0	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	x^1	0	x^1	0	x^1
1	4	1	0	0	x^1	1	1	x^1	1	x^1
2	3	0	1	1	0	x^1	x^0	0	x^1	1
3	2	0	1	0	0	x^1	x^0	1	1	x^1
4	1	0	0	1	0	x^1	0	x^0	x^0	1
5	0	0	0	0						

b

Tabelul IV.22.

Cu aceasta se pot face următoarele observații directe cu privire la definirea fiecăreia dintre funcțiile J_i, K_i :

$$(IV.30) \quad J_2=Q_1 \cdot Q_0; \quad K_2=1; \quad J_1=Q_0; \quad K_1=Q_0; \quad J_0=\bar{Q}_2; \quad K_0=1$$

cu verificare pe tabelul IV.21.b (se va proceda analog verificării tabelare a

	Numara direct	Numara invers
J_2	$Q_1 \cdot Q_0$	$\overline{Q_1} \cdot \overline{Q_0}$
K_2	1	1
J_1	Q_0	Q_2
K_1	Q_0	$\overline{Q_0}$
J_0	$\overline{Q_2}$	$Q_2 + Q_1$
K_0	1	1

Tabelul IV.23.

definirea directă afuncțiilor J_i, K_i pe aceleași considerente care au dus la (IV.30), conform cu:

$$(IV.31) \quad J_2 = \overline{Q_1} \cdot \overline{Q_0}; \quad K_2 = 1; \quad J_1 = Q_2; \quad K_1 = \overline{Q_0}; \quad J_0 = Q_2 + Q_1; \quad K_0 = 1$$

Se pot relua sintetic acum relațiile (IV.30) respectiv (IV.31) conform

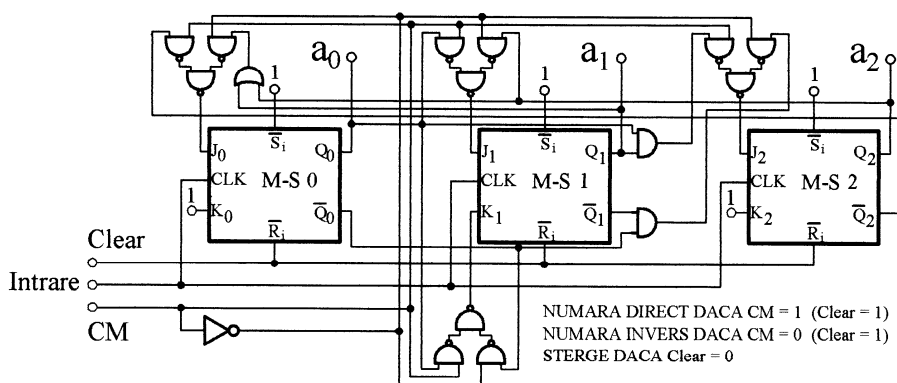


Figura IV.94. Numărător binar modulo5, sincron, reversibil.

tabelului IV.23.

La fel ca și în cazul numărătorului modulo 3 reversibil, se poate proceda la sinteza numărătorului modulo 5 reversibil, prezentat în figura IV.94. Ințrările

formulelor **De Morgan** prezentate la capitolul I, două funcții sunt egale atunci când iau aceleași valori în toate punctele domeniului de definiție).

Fie acum considerarea în aceeași termeni a numărării inverse, conform tabelului IV.22. Și aici se propune o substituire a simbolurilor x conform unui scenariu care să faciliteze

J_i, K_i sunt accesate prin intermediul câte unui multiplexor, (cu intrările precizate în tabelul IV.23) controlat prin intermediul unei intrări control de mod, CM. Suplimentar s-au introdus trei porți logice, două pentru J_2 (numărare directă $Q_1 \cdot Q_0$, numărare inversă $\overline{Q_1} \cdot \overline{Q_0}$) respectiv una pentru J_0

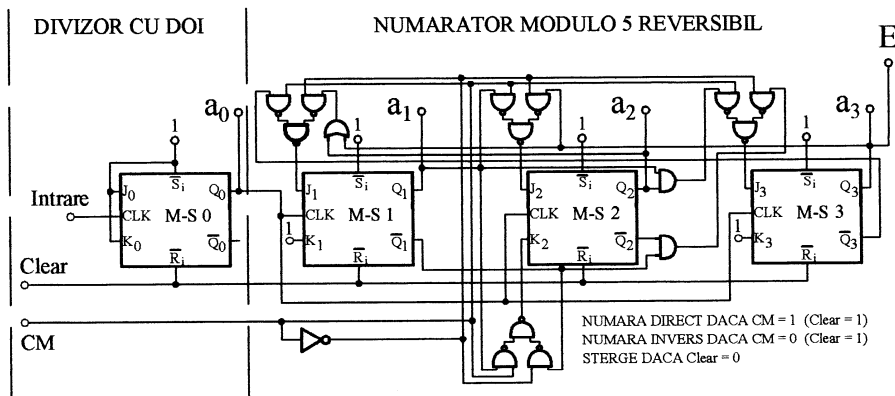


Figura IV.95. Numărător binar modulo $p=10$ (decadic) reversibil.

(numărare inversă $Q_2 + Q_1$). Propunem drept exercițiu cercetarea funcționării numărătorului pe baza diagramelor de timp.

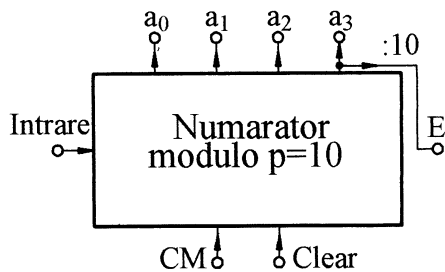


Figura IV.96. Numărătorul decadic (conceptual).

Pentru realizarea unui numărător binar modulo zece se utilizează un bistabil de tip T (ca numărător modulo 2) și un numărător modulo 5 conform figurii IV.95. Bistabilul de tip T lucrează ca divizor cu doi pentru intrarea pe care se aplică impulsurile de numărare, ieșirea Q_0 a acestuia descriind starea bitului a_0 , pentru biții numărătorului

modulo 5 procedându-se la redenumirea acestora (față de cele prezentate la figura IV.94.). Interesant este aici că intrarea CM nu condiționează și funcționarea numărătorului modulo 2, se poate considera că un numărător cu un singur bit (a_0) funcționează în același timp și direct și invers. Conceptual un numărător modulo 10 se poate descrie conform figurii IV. 96. Bitul cel mai

semnificativ (a_3) servește în același timp și ca ieșire de expansiune **E**. Tot aici apar divizate cu zece impulsurile aplicate pe intrare (un semnal rectangular periodic de frecvență f aplicat pe intrare apare cu frecvența $f/10$ pe ieșirea de expansiune). Pentru dezvoltarea unui numărator modulo 100, 1000, ș.a.m.d. se procedează la conectarea numărătoarelor modulo 10 conform figurii IV.97.

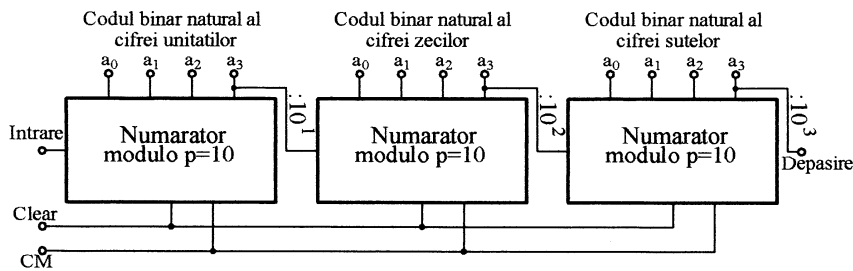


Figura IV.97. Numărător BCNZ modulo 1000 sincron/asincron.

Figura IV.97 reprezintă conceptual un numărator modulo 1000, în care informația de ieșire apare în codul BCNZ (binar codat natural zecimal, vezi cap. I) fiecare cifră zecimală apare în cod binar zecimal pe patru biți. Bitul cel mai semnificativ aici este utilizat pentru semnalizarea depășirii (care trece în unu dacă numărul de impulsuri aplicat la intrare după comanda de ștergere este superior lui 999).

Structura din figura IV.97 se poate dezvolta pentru un numărator modulo 10^i , cu precauțiile de rigoare în ceea ce privește valoarea maximă a frecvenței impulsurilor pe intrarea de numărare luând în considerație comportarea sincron/asincronă.

Având în vedere că pentru simplificarea construcției numărătorului modulo $p=10$ s-au folosit funcții incomplet definite, este indicat ca ulterior punerii sub tensiune (când se poate genera o stare pentru ieșirile numărătorului modulo 5 care să nu evolueze la tact) acesta să fie reset-at și apoi să plece în secvență de numărare sau în funcționare normală să treacă periodic printr-o secvență de ștergere.

Pentru afișarea conținutului numeric al numărătorului se pot folosi sisteme de afișare pornind de la structura unui digit cu 7 segmente pentru descrierea cifrelor zecimale (câte un digit pentru fiecare cifră), intermediare față de numărator cu câte un decodificator BCNZ-7 segmente (cap. III),

conform schemei de principiu din figura IV.98. în care s-a schimbat așezarea numărătoarelor pentru a se obține ordinea corectă a cifrelor în zecimal

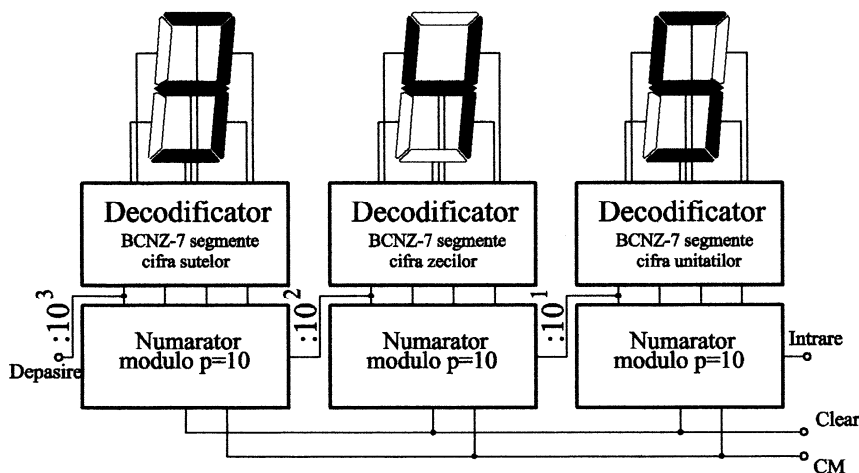


Figura IV.98. *Asupra accesării vizuale a conținutului numărătorului modulo 1000.*

(începând cu cifra sutelor de la stânga).

Aici conținutul curent al numărătorului este 345 și poate fi cel mult 999.

IV.6.4.2.1. Aplicații pentru numărătorul modulo $p=10^i$. Cronometrare electronică, măsurarea frecvenței, evaluarea turației.

O aplicație simplă dar edificatoare privind exemplificarea utilizării numărătorului modulo $p=10^i$ se prezintă în figura IV.99, în legătură cu dezvoltarea unui sistem de măsurare a frecvenței semnalelor rectangulare. Principiul constă în numărarea impulsurilor acestui semnal pe o perioadă de timp $T=1s$, numărul astfel obținut reprezintă frecvența de măsurat. Pentru aceasta se utilizează un generator de semnal rectangular **GSR** cu frecvența de 1 Hz (semnalul #1), folosit ca bază de timp (un oscilator pilotat cu cristal de cuarț), din care cu ajutorul a doi bistabili de tip T (M-S 0, M-S1) se generează impulsuri singulare (semnalul #2) cu durata de 1 s. Cu ajutorul porții **SI A** și a semnalului #2 se extrag din semnalul rectangular de frecvență necunoscută

(SRFN, semnal #7) trenuri singulare de impulsuri cu durata de 1s (semnalul #3). Acestea se aplică pe intrarea număratorului modulo 10^i (în prealabil inițializat prin punere pe zero), conținutul acestuia (decodificat și afișat) după fiecare tren de impulsuri reprezentând frecvența f a SRFN în Hz (cu $f < 10^i$).

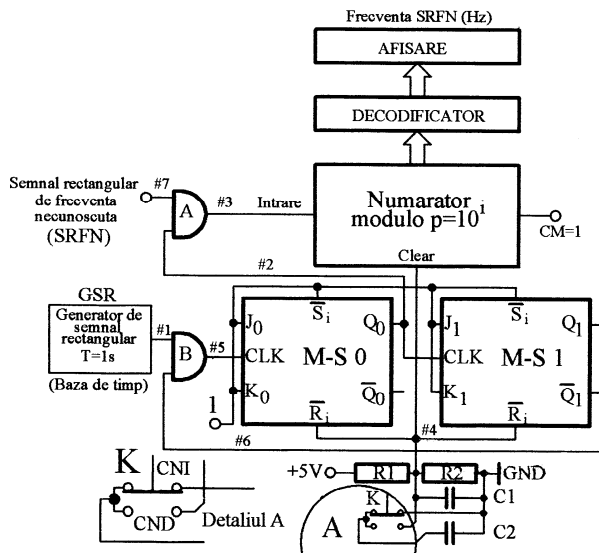


Figura IV.99. Utilizarea număratorului modulo 10^i la măsurarea frecvenței semnalelor rectangulare de înaltă frecvență.

1-0-1 (indiferent de durata acționării butonului **K**, a se consulta și figurile IV.40, IV.41, aici $R1 \ll R2$) care are drept efect (semnalul #4 momentan în zero) forțarea în zero (ștergerea) atât a bistabililor M-S 0, M-S 1 ($Q_0=0, Q_1=0$) cât și a număratorului modulo 10^i . Cu $\overline{Q_1} = 1$ (semnalul din #6) poarta **B** poate transmite semnalul din #1 către intrarea de tact a primului bistabil (semnal #5). Bistabilul M-S 0 basculează în unu pe primul front negativ din #5 și în zero pe cel de al doilea, provocând bascularea lui M-S 1 cu $\overline{Q_1} = 0$, ceea ce are ca efect blocarea porții **B** și încetarea oricărei alte evoluții ulterioare a celor doi bistabili.

Succesiunea de evenimente are deci ca efect generarea unui impuls singular pe semnal #2 cu durata de 1s (perioada din GSR).

Fie acum *push button*-ul **K** deplasat conform detaliului **A** din poziția **CNI** (contacte normal închise) în poziția **CND** (contacte normal deschise) la momentul t_0 (pe diagramele de timp din figura IV.100). Cu ajutorul condensatorului **C2** (care acum se încarcă) se generează un impuls foarte scurt

Aceasta permite porții A să transmită către intrarea număratorului modulo 10^i (semnal #3) un tren de impulsuri din SRFN cu durata de o secundă. Numărul N de impulsuri după încetarea trenului de impulsuri se poate prelucra până la afișare (în maniera arătată la figura IV.98), acesta reprezentând chiar valoarea f a frecvenței SRFN în Hz.

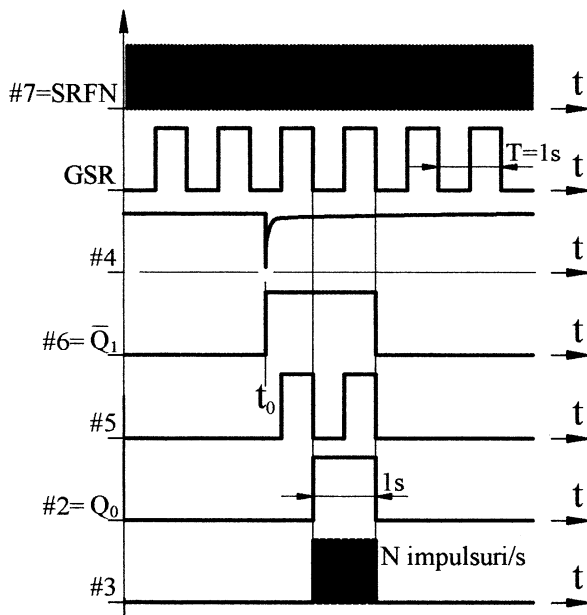


Figura IV.100. Diagrame de timp.

O nouă estimare a frecvenței este posibilă cu parcurgerea aceleiași succesiuni de evenimente, la fiecare acționare a butonului K (la fiecare revenire în poziția CNI condensatorul C2 se descarcă). Este ușor de constatat de aici că prealabil momentului t_0 stările bistabililor sunt decese cu

$Q_0=0$, $\bar{Q}_1=0$ așa cum se prezintă și pe diagramele de timp. Condensatorul C1 realizează inițializarea la punerea sub tensiune.

Este evident că precizia de măsurare este cu atât mai mare cu cât frecvența SRFN este mai mare, sau altfel spus cu cât raportul frecvențelor SRFN și GSR este mai mare. Dacă frecvența SRFN este mică atunci se impun alte soluții care, interesant, derivă din figura IV.99.

Prima ar fi să se determine valoarea medie a frecvenței pentru o perioadă de zece secunde conform figurii IV.101. Bistabilul M-S 1 este înlocuit cu un numărator modulo 10 (prezentat conceptual în figura IV.96), astfel că după secvența de reinițializare (K închide contactele CND)

monostabilul M-S 0 va genera 10 impulsuri cu durata de câte o secundă pe semnalul #2.

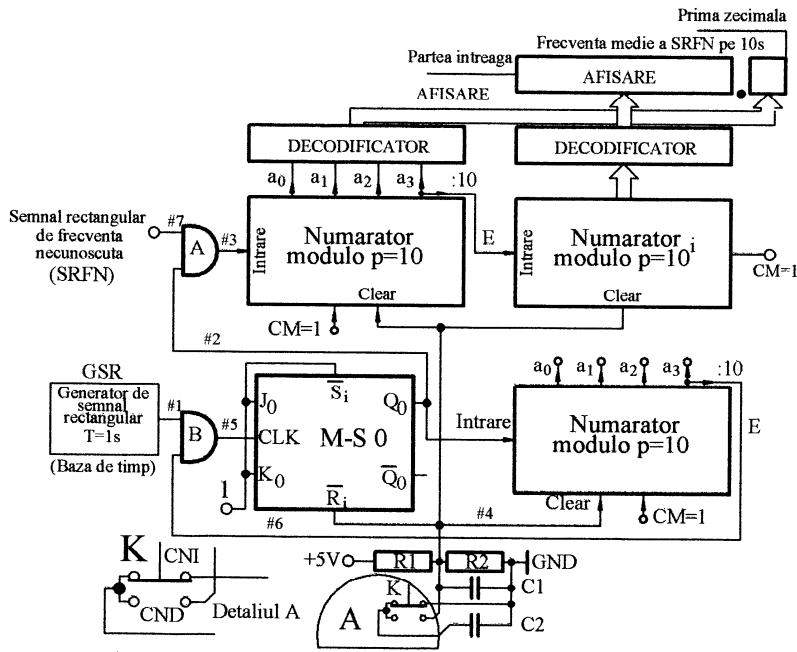


Figura IV.101. *Asupra creșterii preciziei la măsurarea frecvenței SRFN (prin medierea numărului de impulsuri pe zece secunde).*

Rezultatul măsurării va apare după fiecare 20 s (de la primul front căzător al semnalului #1) și este descris cu precizie de 0,1 Hz. Propunem drept exercițiu elaborarea diagramelor de timp.

Conceptual –sub rezerva timpilor de lucru- schema se poate dezvolta pentru mediere pe 100, 1000 s, ș. a. m. d. (cu precizie de 0,01; 0,001 Hz).

Există însă și o altă soluție (și aceasta la fel derivată din figura IV.99) pentru măsurarea foarte precisă a frecvenței semnalelor de joasă frecvență, prezentată conceptual în figura IV.102.

Conform figurii IV.102 de această dată SRFN se aplică pe intrarea #1 a porții B, deci bistabilii M-S 0 și M-S 1 sunt implicați în generarea unui impuls (semnalul #2) cu durata egală cu perioada semnalului SRFN (T_{SRFN}), după mecanismul deja prezentat (la acționarea butonului K). Pe intrarea #7 a porții A se aplică semnalul unui GSR pilotat cu cristal de cuarț, cu frecvența de 10 MHz (perioada semnalului de 0,1 μ s). Poarta A permite accesul acestui

semnal către numărătorul modulo $p=10^i$ pentru o durată egală cu T_{SRFN} , (impulsul generat în #2) conținutul final al acestuia descriind T_{SRFN} cu increment de $0,1 \mu s$. Frecvența f a SRFN este dată de $f = 1/T_{SRFN}$.

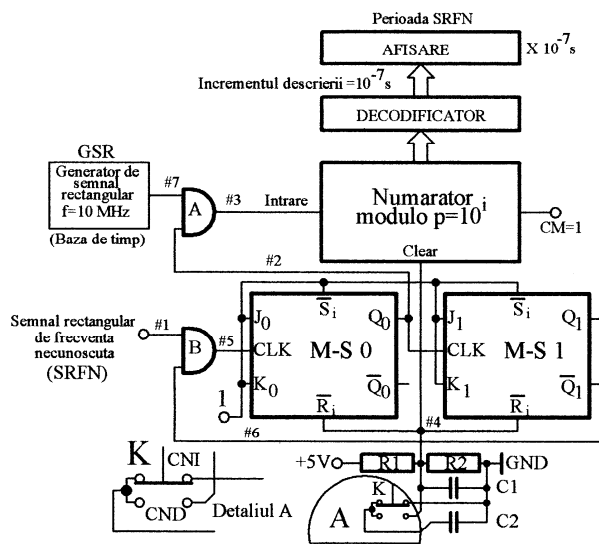


Figura IV.102. Măsurarea frecvenței prin modularea în durată a impulsurilor

Această tehnică de măsurare (cronometrare electronică a impulsurilor) mai este întâlnită și sub denumirea de *modulare în durată a impulsurilor*. Funcționarea poate fi

urmărită și pe baza diagramelor de timp din figura IV.103, formal identice cu cele din figura IV.100. Dacă T_{GSR} este perioada semnalului GSR (aici $0,1 \mu s$) și N este numărul de impulsuri din trenul #3 curent, atunci $T_{SRFN} = N \cdot T_{GSR}$, conform și cu figura IV.103.

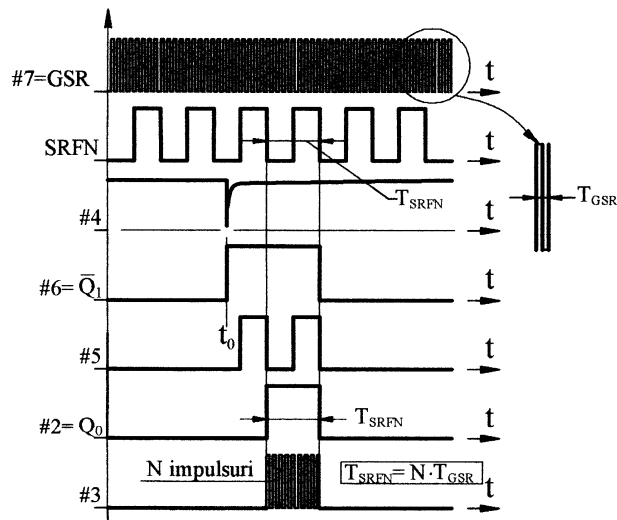


Figura IV.103. Diagrame de timp.

Un exemplu privind rezoluția descrierii: când N crește cu o unitate, de la 200000 la

200001, frecvența f a SRFN scade de la 50 Hz la 49,99975 Hz, corespunzător unei rezoluții de **0,00025 Hz** (rezoluția este cu atât mai mare cu cât frecvența f respectiv perioada T_{CSR} este mai mică).

Schemele prezentate pot fi utilizate pentru estimarea frecvenței oricărui semnal (eventual periodic) cu condiția ca acesta să fie convertit prealabil în semnal rectangular.

Un exemplu este legat de estimarea turației unui arbore, caz în care SRFN este obținut conform schemei din figura IV.104.

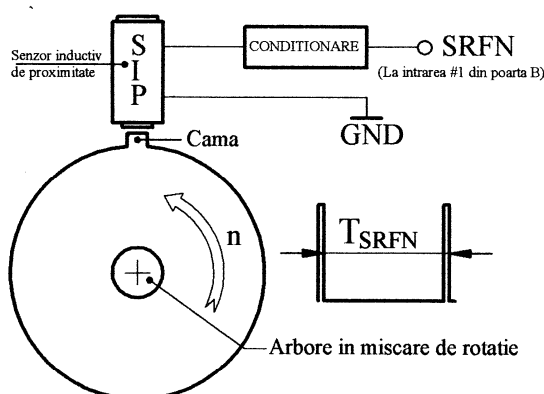


Figura IV.104. Elemente de formare a semnalului SRFN pentru măsurarea turației prin impulsuri modulate în durată.

Camă (din material feromagnetic) implică activarea senzorului inductiv de proximitate (SIP) la fiecare rotație, generând câte un impuls 0-1-0 pe ieșirea SRFN. Perioada T_{SRFN} a acestuia poate fi estimată cu utilizarea schemei de măsură propusă în figura IV.102, conform cu relația dată în figura

IV.103, cu definirea turației $n=60/T_{SRFN}$ r.p.m. (rotatii pe minut).

Să presupunem acum că în schema din figura IV.104 se utilizează zece came dispuse echidistant unghiular. Propunem drept exercițiu (conform celor deja prezentate) găsirea celei mai bune variante de prelucrare a SRFN pentru determinarea turației arborelui.

Este aici momentul să introducem în completare o altă aplicație interesantă legată de figura IV.104 și anume *determinarea sensului de rotație*. Principiul este expus în figura IV.105. Sunt utilizați aici suplimentar doi senzori de proximitate inductivă SIP 1, 2, dispuși în pozițiile **a**, **b** și activați de către aceeași camă (utilizată aici și pentru determinarea sensului de rotație). Semnalul furnizat de către aceștia este prelucrat (condiționat încât să furnizeze un impuls 0-1-0) la fiecare trecere a camei. Impulsul furnizat de senzorul din **a** (SIP 1) este utilizat pentru a forța în zero un bistabil R-S, în

timp ce impulsul furnizat de senzorul din **b** (SIP 2) este utilizat pentru a forța în unu același bistabil. Rezultă de aici –conform și cu diagramele de timp de

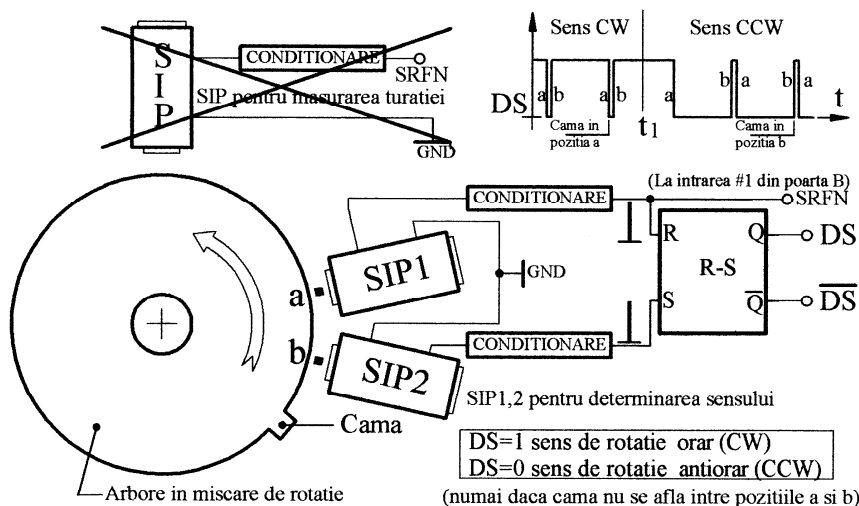


Figura IV.105. Determinarea sensului de rotație.

pe figură- că ieșirea $DS=Q$ se află în unu logic când arborele se rotește în sens

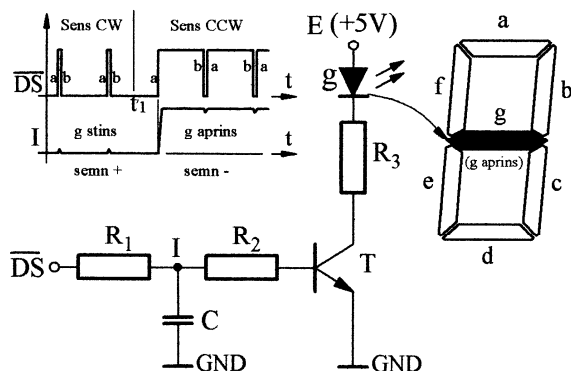


Figura IV.106. Afișarea semnului.

orar (CW) respectiv în zero logic când arborele se rotește în sens antiorar (CCW), regulă valabilă numai dacă cama nu se află între **a** și **b** (dacă se consideră schimbarea de sens intervenită la momentul t_1).

O analiză mai atentă permite

constatarea că senzorul SIP devine redundant, ca atare se poate îndepărta, semnalul SRFN poate fi obținut conform figurii IV.105 cu ajutorul SIP 1.

Informația legată de sensul de rotație se poate utiliza completând sistemul de afișare din figura IV.102 (utilizată pentru determinarea turației) cu un bit de semn, obținut conform cu figura IV.106.

Semnalul \overline{DS} se aplică unui integrator format din rezistorul $R1$ și condensatorul C , care lucrează aici ca filtru taie sus (înlăturând impulsurile, vezi semnalul I din diagramele de timp). Acest semnal este apoi utilizat pentru comanda segmentului g dintr-un digit cu șapte segmente (vezi și figura III.14), atașat la stânga sistemului de afișare din figura IV.102 unde este perceput ca semn.

Evident că senzorii inductivi se pot înlocui cu orice alte dispozitive de detecție prin proximitate (cum ar fi cele optice la care semnalul este obținut prin reflexie sau întreruperea unui flux luminos, cu avantajul gabaritului redus, util pentru aplicația propusă în continuare).

IV.6.4.2.2. Aplicații pentru numărătorul modulo $p=10^i$. Traductorul incremental de poziție unghiulară (TIPU)

Reprezintă o aplicație care utilizează principial elementele deja prezentate anterior, ca element de bază folosește un disc cu fante echidistante

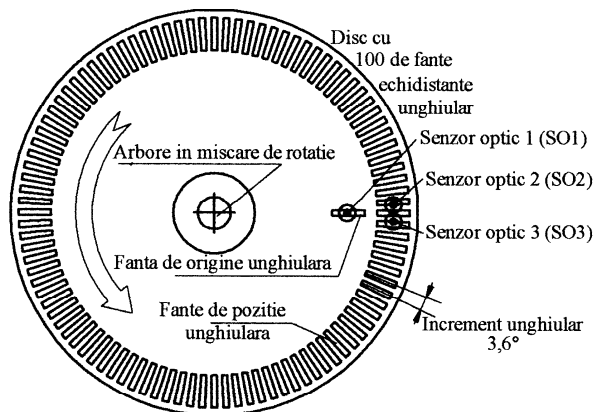


Figura IV.107. *Discul traductorului incremental de poziție unghiulară.*

unghiular și trei senzori optici, conform figurii IV.107. Discul are 100 de fante de poziție (aici cu titlu de exemplu) dispuse echidistant unghiular pentru activarea senzorilor optici SO2 respectiv SO3 și o fantă de origine unghiulară pentru activarea senzorului SO1. Discul în mișcare de rotație permite sau nu (prin succesiunea fantelor și a zonelor opace) trecerea unui flux luminos către senzori (conform figurii IV.108), prin aceasta realizându-se generarea unor semnale

rectangulare de nivel logic, utile pentru definirea poziției unghiulare și a

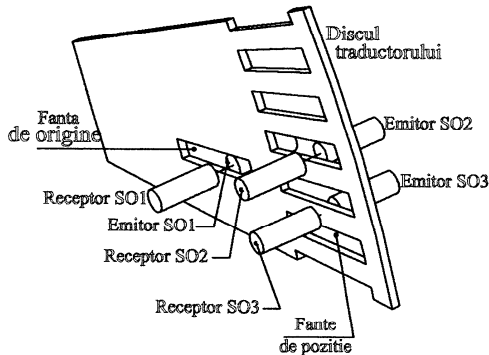


Figura IV.108. Vedere asupra dispunerii senzorilor.

semnalele de la receptori (cu discul în mișcare de rotație) pot fi privite ca o succesiune de nivele logice (semnale rectangulare), unu dacă există flux, zero dacă acesta este întrerupt.

Din cauza poziției relative și față de disc, (vezi și figura IV.109, detaliu la figura IV.107) semnalele de la SO2 și SO3 sunt decalate temporal, defazate, conform figurii IV.110.

În figura IV.110 b. se propune un model liniar al discului pentru reliefarea pozițiilor relative ale acestuia față de SO2 respectiv SO3 pentru deplasarea cu un pas p (a se vedea poziția markerului). Aici s-a considerat că un traductor este activat dacă mai mult de jumătate din suprafața fluxului luminos se află în dreptul fantei, și se află la limită (momentele t_0 și t_5) dacă numai jumătate de suprafață este expusă fantei.

Se prezintă (doar principial, fără corelație riguroasă cu poziția relativă senzori-fante) în figura IV. 110 a. și evoluția semnalelor aferente între

sensului de rotație în orice moment față de o origine dată.

Fiecare senzor optic are un emitor și un receptor cu compatibilitate de lungime de undă (fotodiode, sau fototranzistori), plasați de o parte și de alta a discului (cu proximitate), fixați față de acesta, între care se realizează un flux de radiație (condiționat de fantele discului). Prelucrate electronic corespunzător,

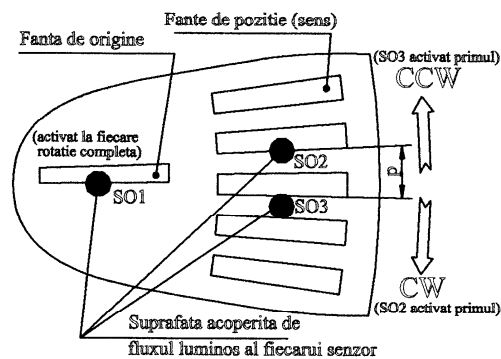


Figura IV.109. Detaliu de poziție relativă a senzorilor.

momentele t_0 și t_5 , corespunzător deplasării dreapta (rotație CW) cu un pas, (la viteză oarecare

constantă). Din cauza decalajului și a poziției față de fante, cei doi senzori furnizează semnale rectangulare decalate temporal (cu defazaj).

Pentru analiza ce urmează nu are importanță

mărimea exactă a decalajului ci doar existența acestuia.

Este important de remarcat că la deplasarea dreapta (rotația CW) impulsul de la SO2 precede totdeauna impulsul de la SO3. Repetând raționamentul din figura IV. 110 dar pentru deplasare stânga (rotație CCW) se va observa că întotdeauna impulsul de la SO3 va precede impulsul de la SO2. Această regulă de succesiune este folosită

pentru determinarea sensului de deplasare (rotație).

Senzorul SO1 furnizează un singur impuls pe rotație, de manieră asemănătoare cu SO2 sau SO3. Prin mărimea fantei (figura

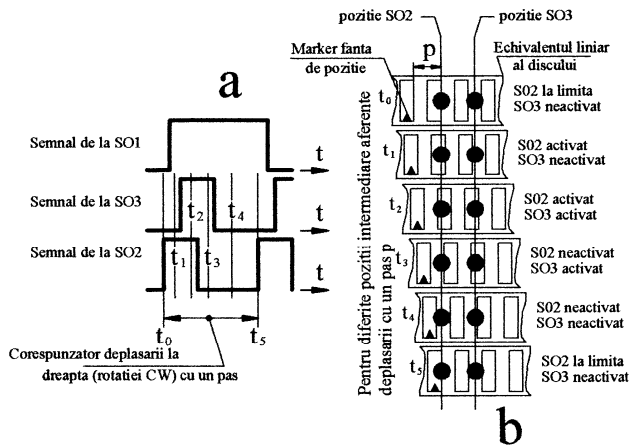


Figura IV.110. Pozițiile relative senzori/fante la deplasarea (rotirea) cu un pas p .

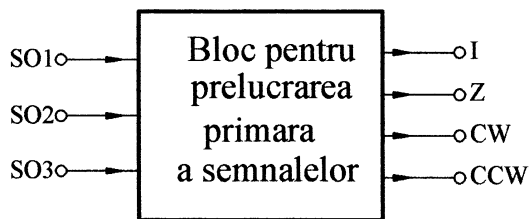


Figura IV.111. Prelucrarea primară a semnalelor (conceptual).

IV. 109), poziția acesteia și a senzorului, impulsul generat de SO1 apare conform figurii IV.110 a. (cu palier de unu logic suprapus peste

perioada în care $S02=0, S03=0$). Fie acum o prelucrare primară a celor trei semnale (notate aici cu $S01, S02, S03$) descrisă conceptual cu blocul din figura IV.111, evident privit aici ca structură logică combinațională. Ieșirile **CW** și **CCW** vor fi utilizate pentru discriminarea sensului de deplasare (rotație), ieșirea **I** pentru generarea impulsurilor de poziție curentă (câte unul corespunzător rotației cu un pas a discului), ieșirea **Z** pentru generarea unui impuls de origine unghiulară (unul pentru fiecare rotație a discului).

S03	S02	S01	CW	CCW	Z	I
0	0	0	0	0	0	0
0	0	1	0	0	1	0
0	1	0	1	0	0	0
0	1	1	1	0	0	0
1	0	0	0	1	0	0
1	0	1	0	1	0	0
1	1	0	0	0	0	1
1	1	1	0	0	0	1

Tabelul IV.24

Valorile logice ale ieșirilor (și dependența de intrări) sunt prezentate în tabelul IV. 24. Astfel ieșirea CW va fi în unu logic numai dacă $S03=0$ și $S02=1$ (indiferent de $S01$), ieșirea CCW va fi în unu logic numai dacă $S03=1$ și $S02=0$

(indiferent de $S01$), ieșirea Z va fi în unu numai dacă $S01=1$ cu $S02, S03$ simultan în zero, ieșirea I va fi în unu dacă $S03=S02=1$ indiferent de $S01$.

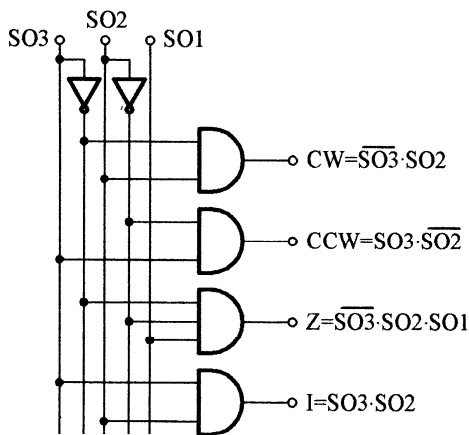


Figura IV.112. Materializarea funcțiilor din prelucrarea primară.

Definirea și materializarea funcțiilor de ieșire din tabelul IV.24 se prezintă în figura IV.112 (sinteza din FCND). Maniera de tratare a semnalelor din figura IV.112 rezultă și din diagramele de timp prezentate

în figura IV.113. Se va observa aici în primul rând condiționarea fronturilor și durata impulsurilor pentru fiecare semnal.

Fie la momentul t_1 schimbarea sensului de rotație (din CW în CCW), cu efect în schimbarea succesiunii impulsurilor semnalelor SO2, SO3 (pentru sens CW impulsurile din SO2 preced pe cele din

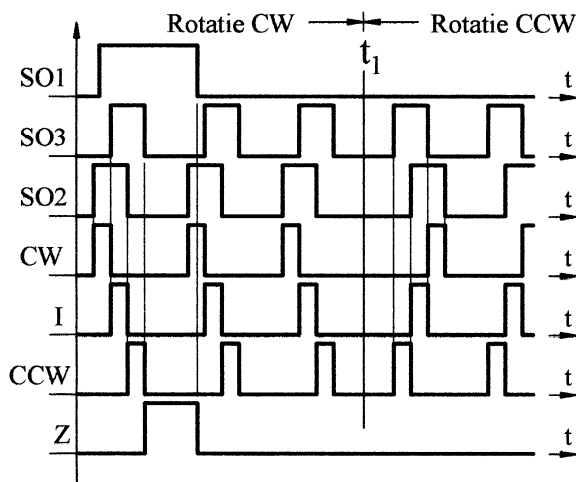


Figura IV.113. *Diagrame de timp.*

SO3, pentru sens CCW succesiunea se inversează).

Conform diagramelor de timp se observă că pentru $t < t_1$ (rotație CW) se realizează succesiunea impulsurilor CW-I-CCW, iar pentru $t > t_1$ (rotație CCW) se realizează succesiunea CCW-

I-CW, impulsurile semnalului I (100 pe fiecare rotație a discului) sunt plasate totdeauna la mijloc.

Fie acum un formator de impulsuri FI conform figurii IV.114

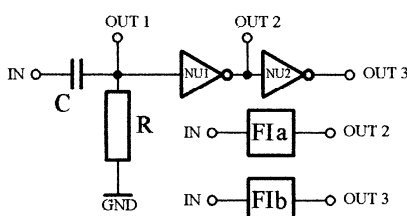


Figura IV.114. *Formator de impulsuri cu circuit derivativ R-C.*

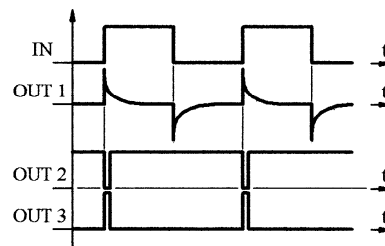


Figura IV.115. *Condiționarea semnalelor în formatoarele de impulsuri.*

(două variante), cu detalii de funcționare prezentate în figura

IV.115. Circuitul derivativ implică un curent prin condensator de forma $i=du/dt$ (asociat deci numai variației de tensiune la intrarea IN), deci o

cădere de tensiune pe rezistor de forma $R \cdot du/dt$. Ca atare aplicarea unui semnal rectangular pe intrarea IN implică corespunzător fronturilor sale apariția unor impulsuri de tensiune în OUT 1 (semnul acestora este determinat de semnul derivatei pe fronturi) stinse rapid prin rezistor. Impulsurile 0-1-0 din OUT 1 se aplică unei porți logice NU1, la ieșirea căreia (în OUT 2) se regăsesc ca impulsuri 1-0-1, rezultând varianta **FIa** (figura IV.114) a formatorului de impulsuri. Varianta **FIb** a

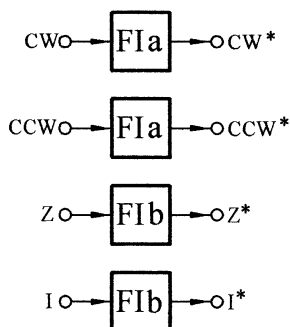


Figura IV.116.
Tratare conceptuală
cu formatoare de
impulsuri.

Fie acum tratarea semnalelor CW, I, CCW și Z cu formatoare de impulsuri de tipul FIa, FIb, FIa și FIa, (conceptual conform figurii IV.116, și cu diagramele de timp în figura IV. 117) cu notarea ieșirilor cu CW*, I*, CCW* și Z*.

Diagramele din figura IV.117 respectă corelațiile de succesiune temporală ale semnalelor din figura IV.113.

formatorului folosește suplimentar încă o poartă inversoare (NU2) obținându-se impulsuri 0-1-0 pe ieșirea OUT 3. Să reținem că impulsurile de pe OUT 2 și OUT 3 sunt foarte scurte, neglijându-se timpii de propagare. Despre cele două formatoare se spune ca sunt **active pe frontul crescător**.

Există circuite integrate numite monostabile care realizează specializat această funcție (cu controlarea precisă a duratelor impulsurilor).

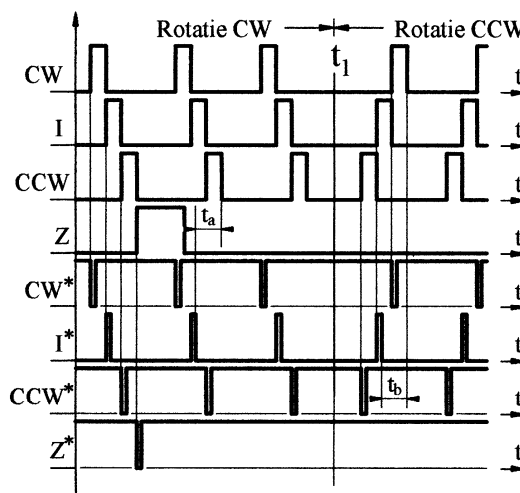


Figura IV.117. Diagrame de timp.

Singura condiție impusă impulsurilor de pe ieșirile FI este ca acestea să

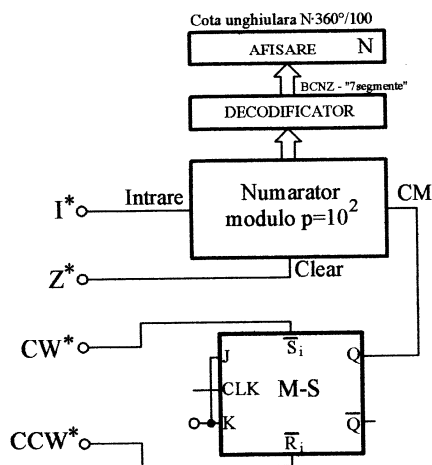


Figura IV.118. Configurația finală de determinare a poziției unghiulare a traductorului de poziție.

modulo $p=10^2$. Semnalul Z^* se aplică pe intrarea de ștergere a numărătorului.

Sensul de numărare se controlează cu ajutorul unui bistabil J-K

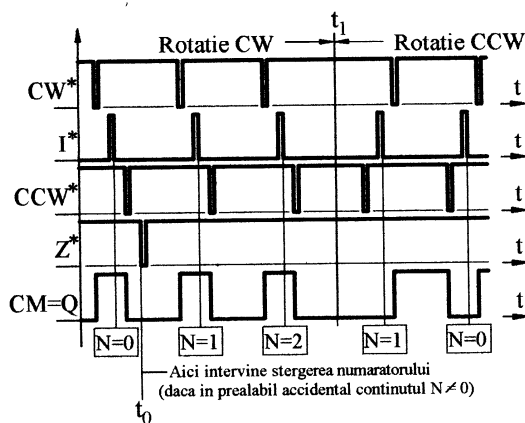


Figura IV.119. Diagrame de timp.

de timp din figura IV.119 (continuare a scenariului propus în figura

fie mai scurte decât impulsurile aplicate la intrare (condiție asigurată de valorile pentru R și C din formatoare, acoperitoare pentru turația maximă a discului traductorului de poziție).

Semnalele CW^* , I^* , CCW^* și Z^* se utilizează în final pentru determinarea poziției unghiulare a discului în raport cu fanta de origine, conform configurației prezentate în figura IV.118. Semnalul I^* se aplică pe intrarea impulsurilor de numărare a unui numărător

Master Slave având intrările de inițializare controlate de semnalele CW^* și CCW^* iar ieșirea Q conectată la intrarea CM a numărătorului ($CM=1$ pentru numărare directă). Generarea semnalului CM se prezintă conform diagramei

IV.117). Se observă că pentru rotația în sens CW impulsurile I^* aplicate pe intrarea de numărare găsesc semnalul CM totdeauna în unu logic, ca atare numărătorul evoluează direct, la umplere, iar pentru rotația în sens CCW impulsurile I^* aplicate pe intrarea de numărare găsesc semnalul CM totdeauna în zero logic ca atare numărătorul evoluează invers.

Având în vedere proximitatea față de momentul t_0 (al ștergerii numărătorului cu impuls pe Clear= Z^*) pe figura IV.119 se prezintă și evoluția conținutului N al numărătorului și dependența acestuia față de sensul de rotație.

Utilitatea semnalului de ștergere este legată pe de o parte de necesitatea precizării unei origini a traductorului, pe de altă parte de necesitatea eliminării unei surse de erori cum ar fi schimbarea sensului de rotație în interiorul intervalelor marcate pe figura IV.117 cu t_a respectiv t_b (fiecare schimbare a sensului în aceste intervale nu afectează intrarea CM) sau apariția vibrațiilor torsionale în aceste

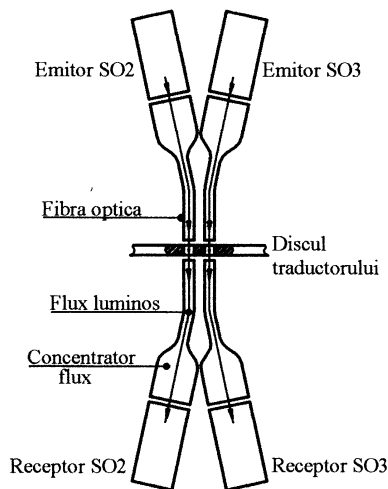


Figura IV.120. *Utilizarea fibrelor optice pentru concentrarea și vehicularea fluxului luminos.*

intervale cu suprapunere peste frontul negativ al semnalului I.

Eliminarea acestei surse de erori presupune deci trecerea prin origine. Există însă o soluție mai interesantă ce presupune dezvoltarea schemei din figura IV.118 în așa fel încât orice impuls sosit pe I^* care nu este precedat de impuls pe CW^{*} sau CCW^{*} să fie ignorat. Propunem cititorului un studiu pe această temă.

Cota unghiulară descrisă de traductor va fi sub forma $N \cdot 360^\circ / 100$ (cu $N_{\max} = 99$), precizia descrierii poate fi crescută prin creșterea rezoluției (a numărului de fante de poziție) respectiv a

capacității numărătorului. Există construcții de traductoare ce permit obținerea unei rezoluții de poziție unghiulară de până la 1000 impulsuri/rotație. Aici –din cauza dimensiunilor reduse ale fantelor- fluxul luminos este de regulă vehiculat concentrat în raport cu discul (între emitorul și receptorul fiecărui senzor optic) prin intermediul fibrelor optice conform figurii IV.120. Se pot realiza rezoluții mult mai mari (40.000 impulsuri pe rotație de exemplu) cu utilizarea unor principii diferite de citire (laser cu reflexie pe suprafața discului sau magnetic)

Traductoare de genul celui prezentat sunt adesea înglobate în construcția motor+reductor utilizate în echipamente mecatronice (firma Maxon-Elveția). Dacă discul traductorului este plasat la nivelul motorului atunci rezoluția la ieșirea reductorului se multiplică cu raportul de transmitere.

CAPITOLUL V

APLICATII

In continuare se prezintă o serie de aplicații pe marginea noțiunilor prezentate, cu unele elemente de originalitate, odată cu expunerea contextuală aici se constituie și prioritatea științifică.

V.1. Sinteza unui traductor incremental de poziție unghiulară absolută pe domeniu mare (TIPUADM) cu dezvoltarea TIPU.

Extinderea capacității TIPU (prezentat la § IV.6.4.2.2) de a descrie poziția unghiulară pentru mai mult de o rotație a discului (poziție absolută) este posibilă dacă se asociază acestuia o structură externă cu funcție care va rezulta din raționamentul prezentat în continuare, începând cu figura V.1. Fie

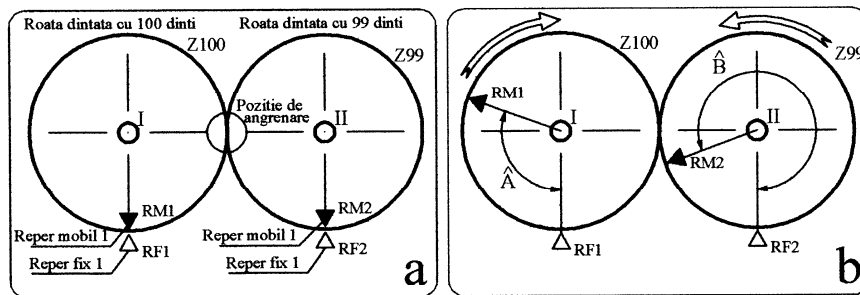


Figura V.1. Structură de poziție cu roți dințate (SPRD).

conform figurii V.1 a. o structură cu două roți dințate (având 100 respectiv 99 dinți cu același modul) aflate în angrenare, plasate fix la rotație pe arborii I, II. Pe fiecare dintre cele două roți se dispune câte un reper mobil **RM1**

respectiv **RM2** aflate în poziția de coincidență simultană cu câte un reper fix **RF1** respectiv **RF2**. O rotație completă a arborelui I (de exemplu în sens orar, CW) implică parcurgerea unui spațiu unghiular acoperit de succesiunea a 100 de dinți pentru ambele roți, având drept consecință:

-RM1 coincide din nou cu RM2;

-RM2 se află decalat în față cu un dinte în raport cu RF2 ($100=99+1$), pe sensul de rotație al arborelui II.

Din aproape în aproape se poate observa că după 99 de rotații (fie acesta domeniul de lucru DL_I pentru SPRD) ale arborelui I (ceea ce înseamnă 100 de rotații la arborele II) se repetă configurația de coincidență simultană RM_i cu RF_i (fie aceasta originea DL_I). Acest număr de rotații a decurs din alegerea numerelor de dinți (aici cu diferență unitară). Un număr de 98 de dinți la roata a doua implică $DL_I=49$. Dacă acum –conform figurii V.1 b.- se efectuează un număr oarecare de rotații la arborele I (notat cu N_I , cu $N_I < DL_I$), reperatele RM_i vor ocupa față de reperatele RF_i , pozițiile descrise prin unghiurile A, B, definite (pentru simularea funcționării, se spune că SPRD a fost deplasat din origine) conform algoritmului și exemplului numeric expus în figura V. 2.. Aici funcția $\text{int}(N_I)$ definește partea întreagă a argumentului N_I .

Oricărui număr N_I din domeniul DL_I îi corespunde o combinație unică pentru unghiurile A și B ($N_I \rightarrow A, B$ –corespondența directă), dependența având loc evident și invers ($A, B \rightarrow N_I$, corespondența inversă). Fie acum unghiurile A, B rezultate conform algoritmului și exemplului din figura V.2., pe care le vom considera acum ca valori de intrare în corespondența inversă ($A, B \rightarrow N_I$), cu prezentarea algoritmului de determinare a lui N_I conform figurii V.3.

În fapt se urmărește readucerea SPRD în origine. Se rotește mai întâi (secvența S2) arborele I cu unghiul $-A$, roata Z100 revine în origine (RM1 coincide cu RF1). Aceasta are ca efect modificarea unghiului B

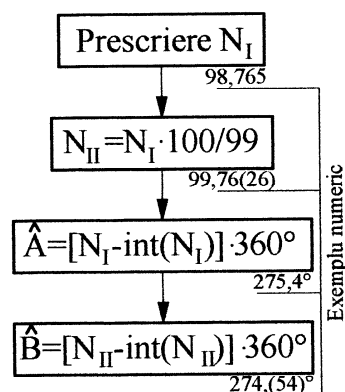


Figura V.2. Algoritm de determinare a unghiurilor A, B (corespondența directă pe DL_I).

în B' conform cu S3 ($-A \cdot 100/99$ este efectul la arborele II a rotației cu -

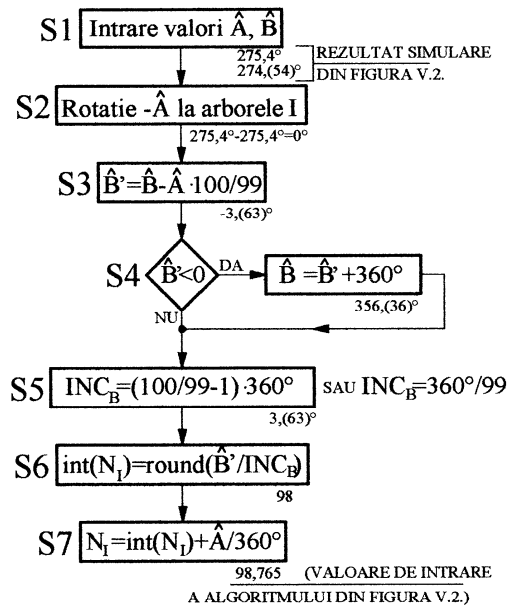


Figura V.3. Algoritm de determinare a spațiului unghiular N_I (corespondența inversă pe DL_I).

funcția **round** întoarce cea mai bună aproximare prin adaos sau lipsă la partea întreagă a argumentului) iar N_I este definit în S7. Se observă că roata Z100 este implicată în definirea părții fracționare în timp ce roata Z99 în definirea părții întregi.

Cu titlu de verificare se vor parcurge cei doi algoritmi cu valori N_I alese arbitrar în DL_I .

Interesant este faptul că toate considerațiile de până acum se pot face și relativ la arborele II al roții Z99 pentru un număr N_{II} de rotații limitat la un domeniu de lucru $DL_{II}=100$ (definit cu $DL_{II}=DL_I \cdot 100/99$, coincidența simultană a reperelor se produce după 99 de rotații ale arborelui I respectiv 100 de rotații ale arborelui II). În figura V.4. se prezintă cumulat algoritmul corespondenței directe ($N_{II} \rightarrow A, B$, în partea

A la arborele I). În S4 dacă rezultatul B' este negativ se convertește în complementul față de 360° .

Se urmărește acum readucerea în origine și a roții Z99 ținând cont că la fiecare rotație **completă** a arborelui I unghiul B se modifică cu mărimea INC_B calculată la S5 (aici INC_B este de fapt spațiul unghiular subîntins de un dinte pe roata Z99). Cu aceasta, partea întreagă a spațiului unghiular N_I ($\text{int}(N_I)$) este determinată conform cu S6 (unde

superioară) urmat de algoritmul corespondenței inverse (A, B → N_{II}, în partea inferioară) cu exemplificări pentru aceeași valoare de intrare (N_{II}=98,765).

Corespondența directă se rezolvă identic, spațiul N_{II} este transportat prin raportul de transfer 99/100 la arborele I și prin partea sa fracționară definește unghiul A.

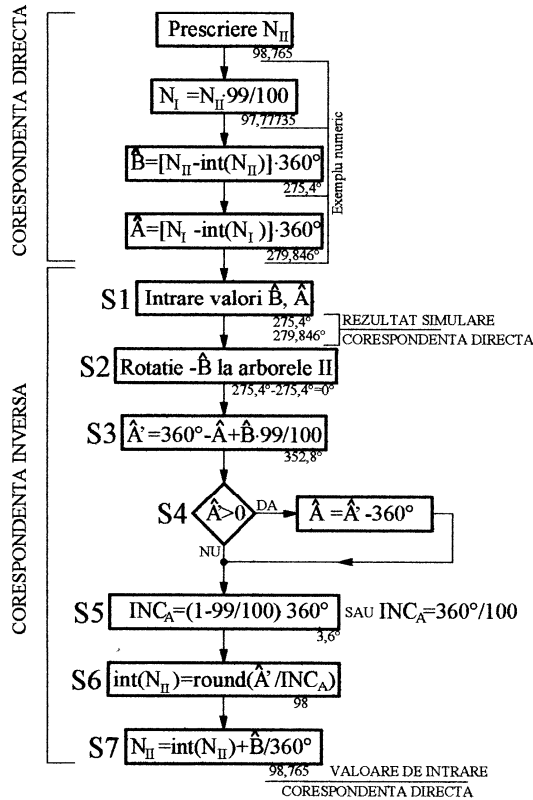


Figura V.4. Algoritm de corespondență directă și inversă pentru N_{II} pe DL_{II}.

propusă în figura V.1. poate fi folosită ca traductor de poziție unghiulară absolută la axul I pe domeniul DL_I = [0 ÷ 99) sau la axul II pe domeniul DL_{II} = [0 ÷ 100) dacă se utilizează corespondența inversă și se rezolvă problema măsurării unghiurilor A, B.

Pentru măsurarea unghiurilor A, B se poate plasa pe fiecare dintre axele I, II câte un TIPU (conform prezentării și notațiilor de la § IV.6.4.2.2), rezultând o variantă primară de TIPUADM conform titlului și figurii V.5.. Cu

Corespondența inversă este principial identică, excepție (față de figura V.3.) făcând definirea influenței unghiului B asupra lui A conform cu S3, din cauza raportului de transfer subunitar (99/100 < 1) dintre arborii II și I. Ca și în cazul precedent propunem cu titlu de exercițiu cercetarea fundamentelor fiecărei definiții a algoritmului (ce decurg din cinematica angrenajului) respectiv parcurgerea acestuia pentru valori N_{II} arbitrare în cadrul DL_{II}.

Cu aceste considerații apare evident că SPRD

ajutorul traductorilor TIPU_I și TIPU_{II} și al numărătoarelor Num_I, Num_{II} se

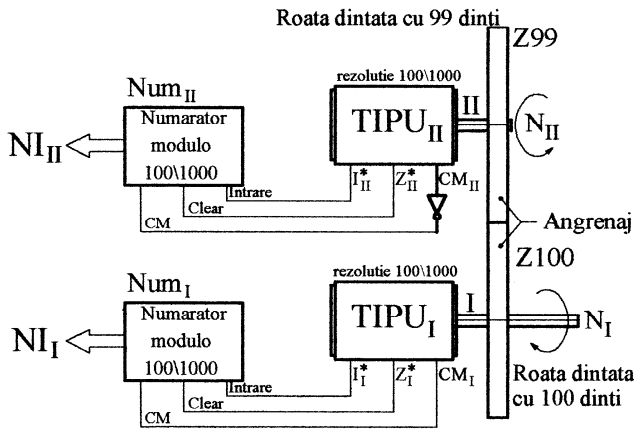


Figura V.5. Variantă primară de TIPUADM (controlul poziției unghiulare la arborele I).

obțin echivalenții numerici NI_I, NI_{II} pentru unghiurile A, B (pe baza considerentelor care au condus la figura IV.118). Rolurile reperelor mobile RM_{1,2} sunt îndeplinite de către fantele de origine din TIPU_{I,II} iar cel al reperelor fixe RF_{1,2} de către senzorii optici

aferenți fantelor de origine (conform cu figura IV.108 de exemplu). Se

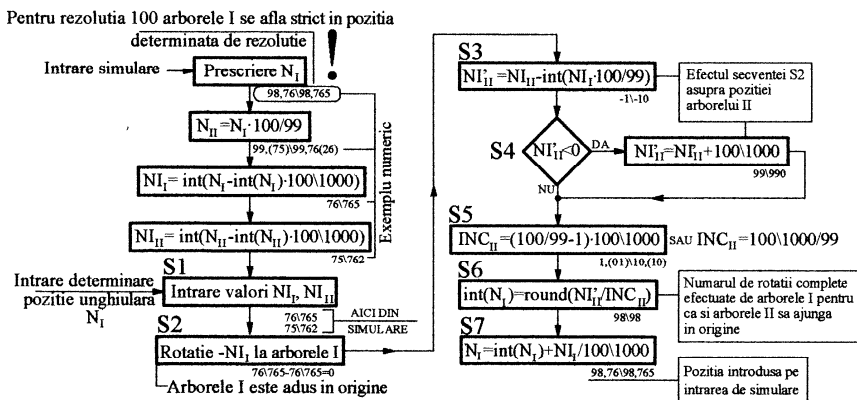


Figura V.6. Algoritmul corespondenței directe și inverse pentru varianta de TIPUADM propusă în figura V.5.

consideră că semnalul CM (vezi figura IV.118) este generat intern. Semnalul CM_{II} este în prealabil negat (Num_{I,II} evoluează în același sens).

Sunt utilizate cu titlu de exemplu două valori pentru rezoluția TIPU_{I,II} respectiv capacitatea numărătoarelor (100\1000 impulsuri pe rotație). In figura

V.6. se prezintă cumulat algoritmul corespondenței directe $N_I \rightarrow NI_I, NI_{II}$ și al corespondenței inverse $NI_I, NI_{II} \rightarrow N_I$ utilizată curent (poziția arborelui I este descrisă aici de numerele de impulsuri). În principiu se adaptează algoritmi prezentați la figura V.2 și V.3 la descrierile unghiurilor prin numere de impulsuri. În S6 funcția *round* întoarce cea mai bună aproximare prin adaos sau lipsă la partea întreagă a argumentului.

Foarte importantă este aici observația de la intrarea de simulare, pentru rezoluția TIPU de 100 se consideră că arborele I se află exact în una dintre pozițiile ce decurg din această rezoluție (de exemplu 98,76 sau 98,77 rotații) și nu într-o poziție intermediară. Dacă acesta se află într-o poziție intermediară (de exemplu $N_I=98,768$) atunci rezultă $NI_I=76, NI_{II}=76$, ceea ce conduce conform algoritmului la o determinare eronată a corespondenței inverse ($N_I=0,76$). Cumulat și cu fenomenele nedorite legate de jocul în angrenare, soluția propusă în figura V.5 se poate dovedi doar o abordare teoretică. Înlăturarea acestui neajuns dublată de simplificarea considerabilă a construcției și a algoritmului corespondenței inverse se prezintă în continuare.

În figura V.5 succesiunea impulsurilor pe ieșirile I^*_I, I^*_{II} este evident corelată din cauza agrenajului (la fiecare 99\990 impulsuri pe I^*_I se regăsesc 100\1000 impulsuri pe I^*_{II}). Dacă $TIPU_I$ ar avea rezoluția 100\1000 iar $TIPU_{II}$ rezoluția 99\990 atunci incrementul unghiular al $TIPU_I$ ($INC TIPU_I = 360^\circ/100\1000 = 3,6^\circ/0,36^\circ$) transportat la arborele II devine $INC TIPU_I \cdot 100/99 = 3,63^\circ/0,36^\circ$. Incrementul unghiular al $TIPU_{II}$ este $INC TIPU_{II} = 360^\circ/99\990 = 3,63^\circ/0,36^\circ$. De aici, conform entităților subliniate:

$$(V.1) \quad \underline{INC TIPU_I \cdot 100/99 = INC TIPU_{II}}$$

ceea ce înseamnă că impulsurile I^*_I, I^*_{II} sunt în această situație sincrone indiferent de viteza și sensul de rotație (considerând jocul în angrenaj nul) și pot fi privite ca provenind de la o singură sursă, de exemplu $TIPU_I$ și de aici concluzia că $TIPU_{II}$ este redundant, se poate dezvolta un echivalent al schemei fără acesta, conform figurii V.7.

Aici $TIPU_I$ controlează prin I^*_I și CM_I ambele numărătoare care își schimbă conținutul simultan cu câte o unitate la fiecare impuls sosit pe intrarea de numărare comună. Roata Z99 de pe arborele II păstrează numai controlul asupra intrării de ștergere pentru Num_{II} . Un senzor de proximitate (cu rolul

reperului fix RF2) poate fi activat de către o camă fixată frontal pe roată (cu rolul reperului mobil RM2, asemănător și cu figura IV.104.). Este îndeplinit

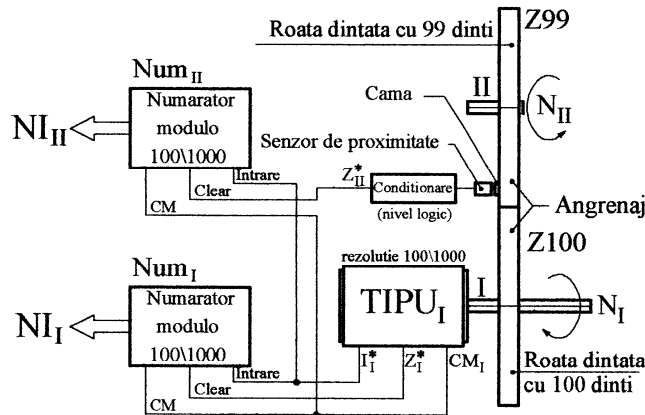


Figura V.7. Variantă simplificată de TIPUADM.

rolul intrării de origine Z_{II}^* din figura V.5., la fiecare rotație a roții Z_{99} intervine ștergerea număratorului Num_{II} care în acest fel poate avea conținutul cel mult $98\backslash 989$ (s-a realizat în acest fel în fapt un numărator

modulo $98\backslash 989$). Imediat după prima rotație completă a arborelui I (plecând din origine, $NI_I=0$ și $NI_{II}=0\backslash 0$) au fost trimise către ambele numărătoare $100\backslash 1000$ impulsuri, conținutul acestora va fi $NI_I=0$ și $NI_{II}=1\backslash 10$, după a doua

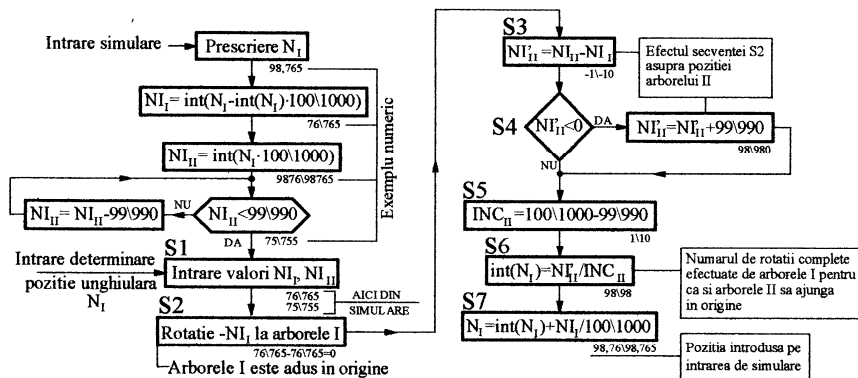


Figura V.8. Algoritmul corespondenței directe și inverse pentru TIPUADM din figura V.7.

rotație $NI_I=0$ și $NI_{II}=2\backslash 20$, după a 99-a rotație ($DL_I=99$) $NI_I=0$ și $NI_{II}=0\backslash 0$ sistemul revenind în origine.

Deși angrenajul realizează o inversare a sensului, cele două numărătoare evoluează ambele direct sau invers (funcție de sensul de rotație al arborelui I), important fiind numai fenomenul de ștergere a lui Num_{II} , corelat cu poziția unghiulară a roții Z99.

În afară de simplificarea constructivă se obține și o simplificare radicală a algoritmului corespondenței inverse. Figura V.8 prezintă echivalentul figurii V.6. pentru varianta de TIPUADM prezentată în figura V.7, dezvoltat după aceleași considerente, pe baza readucerii SPRD în origine.

Un avantaj în plus al structurii propuse în figura V.7 este legat de faptul că aceasta funcționează chiar dacă dispăre alimentarea electrică (accidental sau opțional). După refacerea alimentării și după cel mult o rotație a arborelui I se reface conținutul corect al numărătoarelor de unde rezultă valoarea curentă a cotei unghiulare absolute N_I .

Cota unghiulară N_I se poate determina și direct din structura propusă în figura V.7, în absența unei structuri de calcul care să materializeze algoritmul propus în figura V.8, dacă se admit completările din figura V.9..

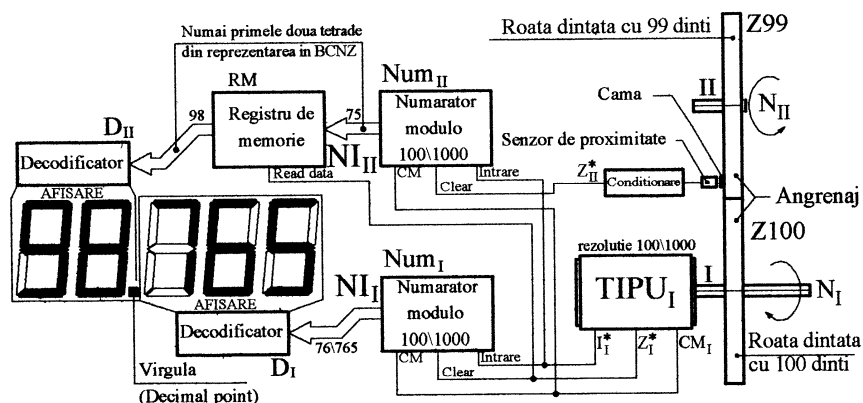


Figura V.9. Variantă de TIPUADM cu deducere automată (fără calcul) și afișare a cotei unghiulare.

Dacă în figura V.8. se consideră rezoluția $TIPU_I$ de 100 impulsuri/rotație, pentru $NI_I=0$ atunci algoritmul corespondenței inverse se reduce la simpla constatare că $int(N_I)=NI_{II}$ (chiar $N_I=NI_{II}$). Cu $NI_I=0$ atunci $TIPU_I$ furnizează prin Z^*_I un impuls 1-0-1 care (în afară de ștergerea lui Num_I)

este utilizat pentru memorarea lui N_{II} într-un registru de memorie (asupra structurii acestuia se va consulta inserția explicativă de mai jos). Conținutul registrului este disponibil la ieșiri permanente și prelucrat printr-un decodificator „BCNZ-7 segmente” D_{II} pentru afișarea părții întregi a lui N_I . Conținutul registrului poate fi modificat (accesat la intrare) numai când $N_{I1}=0$ (partea întreagă a lui N_I poate fi prelevată numai în această situație).

Conform secvenței S7 din figura V.8. N_{I1} descrie partea fracționară a lui N_I , fiind utilizată ca atare la afișarea acesteia (prin intermediul unui decodificator D_I , aici se vor utiliza numai primele două cifre de după virgulă). Se obține direct afișarea poziției unghiulare nemaifiind necesare procedurile de calcul. Dacă rezoluția este 1000 atunci se prelevează în registru și se afișează ca $\text{int}(N_I)$ numai primele două cifre (cele mai semnificative) ale lui N_{II} (deoarece $\text{INC}_{II}=10$ în secvența S6). Cota unghiulară N_I corectă se instalează după cel mult o rotație a arborelui I ulterior alimentării electrice.

Inserție explicativă: Registru de memorie paralel IN/ OUT

În figura V.10 se prezintă un registru conform titlului care operează cu patru biți (corespunzător unei tetrade binare –cifre- din codul BCNZ).

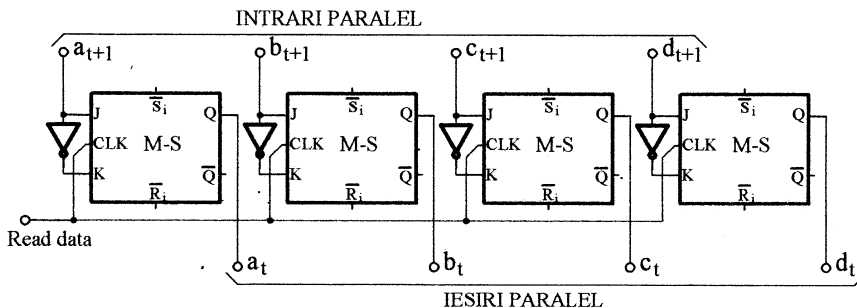


Figura V.10. Registru paralel IN/OUT cu patru biți.

Pentru fiecare din biții a,b,c,d este alocat câte un bistabil J-K Master Slave configurat la intrări ca bistabil de tip D. Intrările de ceas sunt legate împreună definind intrarea **Read data**. Astfel, numai pe frontul negativ al semnalului Read data (conectat în figura V. 9. cu Z_1^*) starea curentă a intrărilor este copiată și ulterior disponibilă permanent pe ieșirile Q (altfel –în contextul

figurii V.9.-starea lui Num_{II} este ignorată). Pentru fiecare dintre cele două cifre considerate pentru constituirea părții întregi din N_I se utilizează conform figurii V.9. câte un registru conform figurii V.10.

Maniera de funcționare nu este afectată de sensul de rotație al arborelui I. Pentru rezoluția de 1000 impulsuri/rotație (deci cu trei zecimale) materializarea semnalului de origine Z_{II}^* pe roata Z_{99} necesită o construcție eventual optică sau magnetică (impulsul trebuie să fie suficient de scurt și înserat între două impulsuri pe I_1^* ce subîntinde un unghi de $0,36^\circ$). Jocul din

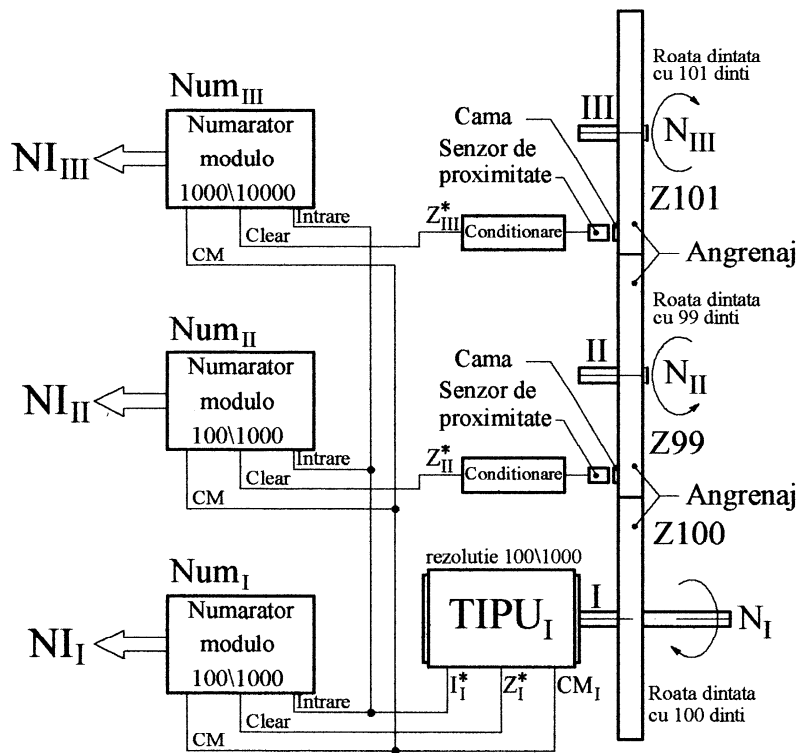


Figura V.11. Variantă de TIPUADM cu $DL_I = [0 \div 9999]$ rotații.

angrenaj poate fi înlăturat dacă pe axul II se montează două roți Z_{99} tensionate torsional cu arc (una fixă pe arbore), angrenând simultan cu roata Z_{100} .

Avantajul utilizării SPRD pentru dezvoltarea TIPUADM rezidă din faptul că se poate extinde foarte mult DL_I . Astfel se poate dezvolta construcția din figura V.7. conform figurii V.11. corespunzător unui domeniu $DL_I = [0 \div 9999]$. Aici se adaugă un al treilea arbore cu o roată dințată cu 101 dinți (Z101), sistemul de generare a unui semnal Z_{III}^* și un numărător Num_{III} modulo $1000 \setminus 10000$ controlat ca și Num_{II} de ieșirile I_1^* , CM_I din $TIPU_I$. Forțarea în zero pentru Num_{III} intervine după fiecare $101 \setminus 1010$ impulsuri de pe I_1^* realizându-se în fapt un numărător modulo $101 \setminus 1010$.

Domeniul de lucru DL_I rezultă din numărul de rotații ale arborelui I dintre două treceri *simultane* prin originea proprie pentru cele trei roți (semnalele $Z_{I,II,III}^*$ activate între două impulsuri succesive pe I_1^*). Să numim această trecere prin origine *conjuncția totală a sistemului*. Este ușor de constatat că DL_I este cel mai mic multiplu comun (**cmmc**) al numerelor de rotații după care se realizează conjuncția roților dințate două câte două (aici Z100 și Z99 după 99 rotații, Z100 și Z101 după 101 rotații). Ca atare:

$$(V.2) \quad DL_I = \text{cmmc}(99, 101) = 99 \cdot 101 = 9999$$

Maximizarea DL_I are loc pe de o parte prin maximizarea operanzilor pentru

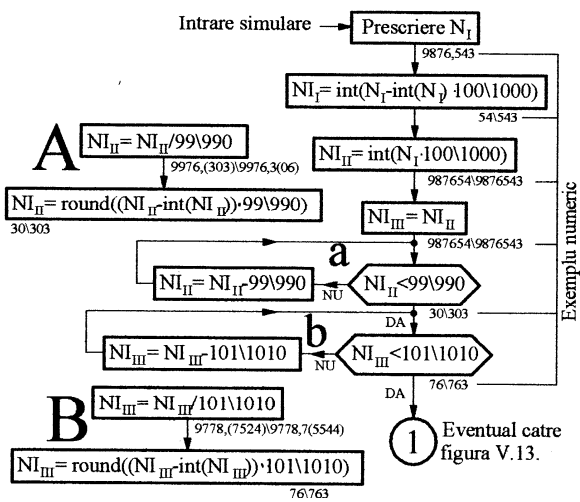


Figura V.12. Algoritmul corespondenței directe pentru TIPUADM cu $DL_I = [0 \div 9999]$ rotații.

cmmc (aici prin diferențele numerelor de dinți față de Z100) pe de altă parte prin alegerea lor (aici operanzii din **cmmc** sunt numere prime între ele).

Algoritmul corespondenței directe ($N_I \rightarrow N_{I_1}, N_{II}, N_{III}$) cu $N_I = 9876,543$, este prezentat în figura V.12. Față de maniera logică de

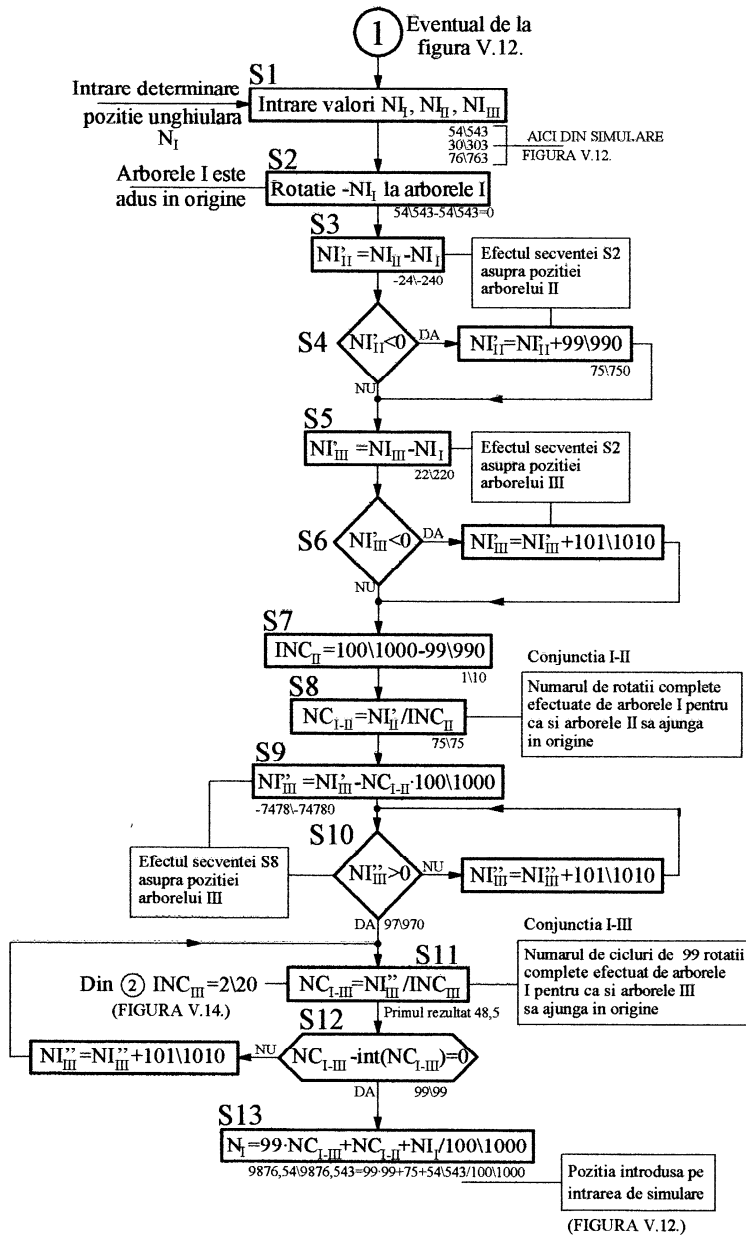
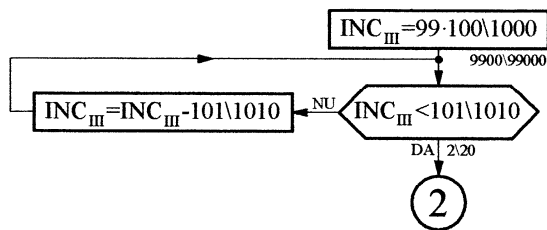


Figura V.13. Algoritmul corespondenței inverse pentru TIPUADM cu $DL_I = [0 \div 9999]$ rotații.

deducere a numerelor $N_{I_{II}}$ și $N_{I_{III}}$ din buclele a și b se prezintă în zonele A, B

o cale mai expeditivă. Se observă că, la simularea pe algoritmul corespondenței directe, ultima cifră pentru NI_I , NI_{II} , NI_{III} este sistematic aceeași, de aici rezultă posibilitatea simplificării numărătoarelor Num_{II} și Num_{III} . Invităm cititorul la un studiu pe această temă.

Figura V.13. prezintă algoritmul corespondenței inverse (NI_I , NI_{II} , $NI_{III} \rightarrow NI_I$). Aici $INC_{III} = 2 \setminus 20$ -utilizat în secvența S11- este o constantă de calcul caracteristică SPRD utilizat, determinată conform figurii V.14.,



La S11 în figura V.13

Figura V.14. Determinarea constantei INC_{III} .

semnificația ei este legată de numărul de impulsuri NI_{III} atunci când TIPUADM este rotit plecând din origine până se realizează conjuncția roților Z100 și Z99 (aici 99 de rotații).

Urmând același raționament care a condus la soluția din figura V.11., domeniul de lucru al traductorului poate fi extins cu aport minim de echipament până la valori extrem de mari. În figura V.15. se prezintă structura unui TIPUADM cu $DL_I = [0 \div 7855244397]$ rotații dedus în aceeași manieră cu (V.2) din:

$$(V.3) \quad DL_I = \text{cmmc}(99, 101, 97, 91, 89) = 7855244397$$

în argumentul **cmmc** intră numerele de dinți ale roților din SPRD utilizată în figura V.15.

Acest domeniu de lucru poate fi acoperit de exemplu prin rotația continuă a arborelui I cu turația de 3000 rot/min. timp de 4,981 ani ceea ce recomandă TIPUADM propus de exemplu pentru sisteme de contorizare cu accesare automată a datelor (supravegherea evoluției debitelor).

Această variantă de TIPUADM răspunde dezideratelor actuale din mecatronică, degenerarea extremă a sistemelor mecanice aservite (cu consecințe în gabarit și fiabilitate) și materializarea virtuală pe structuri de calcul a algoritmilor. Mai mult, având în vedere entitățile punctate pe figura V.15., TIPUADM se poate disjunge într-un BLOC ACHIZITIE DATE (**BAD**) și o STRUCTURA DE URMARIRE (SU). Structura de urmărire SU (care

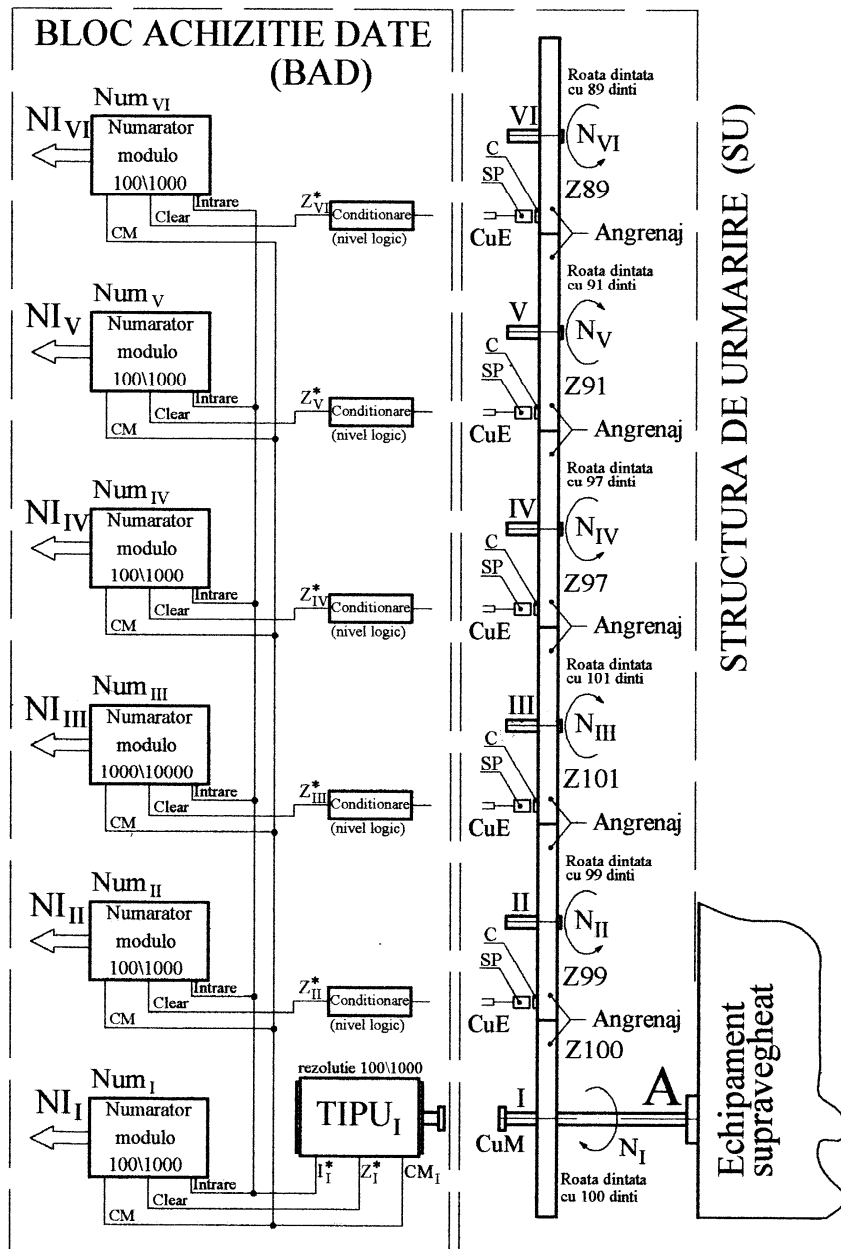


Figura V.15. Structură TIPUADM cu domeniu $DL_I=[0 \div 7855244397]$.
 conține numai roțile dințate, camele C și senzorii de proximitate SP) se

atașează permanent prin arborele I la arborele A al echipamentului de supravegheat (de exemplu arborele unui motor electric). BAD (care conține $TIPU_I$, număratoarele și blocurile de condiționare a semnalelor de la SP) se poate atașa la SU prin intermediul cuplelor electrice CuE și al cuplajului mecanic CuM (într-o poziție unghiulară strict determinată prin forma semicuplajelor pentru a asigura generarea cu corelație corectă a semnalului pe Z_1^*). Atașarea este opțională și se poate face numai în momentul în care se dorește determinarea numărului curent de rotații N_I ale arborelui A (I). Ulterior momentului atașării (cu alimentare electrică) și după cel mult 1,01 rotații ale arborelui I (pentru a fi siguri că toate roțile SU au efectuat o rotație completă) se instalează numerele de impulsuri N_i ($i=I \div VI$) corecte ce pot fi utilizate pentru determinarea poziției unghiulare curente N_i (redarea algoritmului aici ar fi contraproductivă dar evident poate fi încercată de cititor, cu satisfacțiile cercetării dincolo de cele ale unui simplu exercițiu).

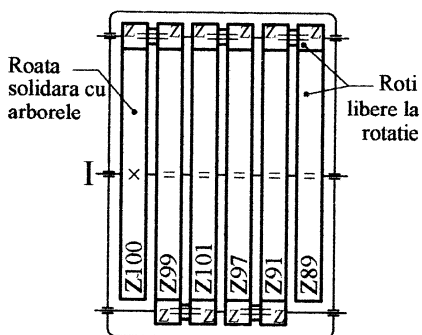


Figura V.16. Soluție de principiu pentru amplasarea roților dințate.

avantajul unui gabarit optimizat.

Aici, cu excepția roții Z100 (care este fixă pe arborele I), toate celelalte roți (Z99, Z101, Z97, Z91, Z89) sunt libere la rotație. Transmiterea mișcării între roțile SU se face prin intermediul roților dințate Z (identice) și ele libere la rotație. Traductorul incremental de poziție unghiulară TIPU se atașează la axul I. Lăsăm drept exercițiu găsirea unei soluții de amplasare a camelor C și a senzorilor SP.

Geneza acestei abordări pentru TIPUADM este legată pe de o parte de proprietățile rapoartelor apropiate de unitate pe de altă parte de problema conjuncției planetelor sistemului solar. Legat de algoritmul corespondenței

Mai mult, BAD –ca entitate volantă, cu memoriile aferente- poate fi utilizat pentru monitorizarea succesivă a mai multor SU (cu o exploatare foarte facilă și o structură simplificată în cazul unei rezoluții de 100 și pentru sens unic de evoluție a mișcării). Evident că se poate imagina o soluție de amplasare pe același arbore a tuturor roților dințate (principal în figura V.16), cu

inverse aici se poate formula și o problemă care (eventual în lipsa oricărei referiri la aplicațiile de față) să facă deliciul matematicienilor:

Fie un număr N cu cel mult trei zecimale din intervalul $[0 \div 7855244397)$. Partea zecimală a lui N este 0,123 iar părțile zecimale ale înmulțirii lui N cu $100/99$, $100/101$, $100/97$, $100/91$, $100/89$ sunt în ordine: 0,85(15);0,66(6336);0,18865979;0,1(241758);0,72247191. Să se afle partea întreagă a lui N prin proceduri care exclud încercările.

V.2. Considerații asupra monitorizării numerice a evoluției puterii active în circuitele electrice de curent alternativ.

Prin definiție, puterea instantanee $p(t)$ absorbită de un consumator din rețeaua de curent alternativ monofazat este:

$$(V.3) \quad p(t) = u(t) \cdot i(t)$$

unde $u(t)$ și $i(t)$ reprezintă tensiunea respectiv curentul instantaneu. Integrala expresiei (V.3) pe perioada T (inversul frecvenței rețelei, uzual 50 Hz pentru $T=20\text{ms}$) reprezintă puterea activă:

$$(V.4) \quad P = \frac{1}{T} \int_0^T p(t) dt$$

Ținând seama de expresiile de curent alternativ ale constituenților din (V.3), $u(t)=U_A \sin(\omega t)$, $i(t)=I_A \sin(\omega t - \varphi)$, cu $U=U\sqrt{2}$, $I=I\sqrt{2}$ (unde U și I sunt valorile efective ale curentului respectiv tensiunii, φ este defazajul curent-tensiune) expresia puterii active din (V.4) devine:

$$(V.5) \quad P = U \cdot I \cdot \cos \varphi$$

unde $\cos \varphi$ este cunoscut sub denumirea de factor de putere.

Dacă se admite că tensiunea rețelei este constantă (afirmație valabilă între anumite limite), rezultă că evaluarea puterii active presupune evaluarea curentului efectiv și a factorului de putere. Evaluarea curentului efectiv se poate face plecând de la fundamentele logice expuse în figura V.17.

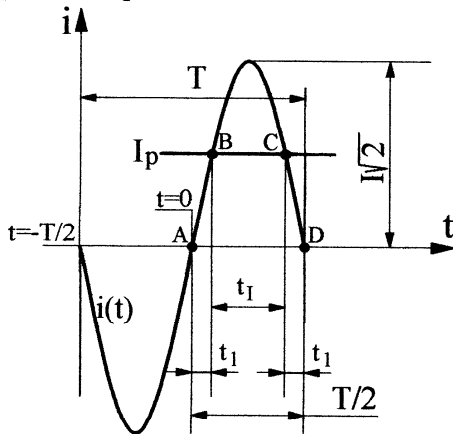


Figura V.17. *Asupra conversiei amplitudine/timp*

Fie perioada T a evoluției elongației $i(t)$ de curent pe care o vom considera constantă (și această afirmație este valabilă între anumite limite). Între amplitudinea $I\sqrt{2}$ și durata t_1 (pentru care $i(t) > I_p$, cu $I_p < I\sqrt{2}$ o valoare de prag constantă) există o corespondență biunivocă. Pentru o evoluție $i(t)$ presupus armonică, pe considerentele figurii V.17 durata t_1 poate fi descrisă cu:

$$(V.6) \quad t_I = \frac{T}{2} - 2t_1$$

unde t_1 descrie succesiunea evenimentelor dintre A și B respectiv C și D.

Considerând originea de timp la momentul $t = -T/2$ urmează că evenimentul A se produce la momentul $t = 0$, atunci în B se realizează egalitatea $i(t_1) = I_p$, adică:

$$(V.7) \quad I_p = I\sqrt{2}\sin(\omega t_1) \text{ cu } I_p < I\sqrt{2}$$

Tinând seama de (V.6), argumentul funcției sinus din (V.7) -în care $\omega = 2\pi/T$ - devine:

$$(V.8) \quad \omega t_1 = \omega \frac{T}{4} - \omega \frac{t_I}{2} = \frac{\pi}{2} - \frac{\pi}{T} t_I$$

de unde rezultă imediat că $\sin(\omega t_1) = \cos(\pi t_1/T)$ iar relația (V.7) se poate rescrie conform cu:

$$(V.9) \quad I = \frac{I_p}{\sqrt{2} \cos\left(\frac{\pi}{T} t_1\right)} \quad \text{cu} \quad I_p < I\sqrt{2}$$

astfel a rezultat o descriere a curentului efectiv pe perioada curentă funcție de timp ($I=I(t_1)$).

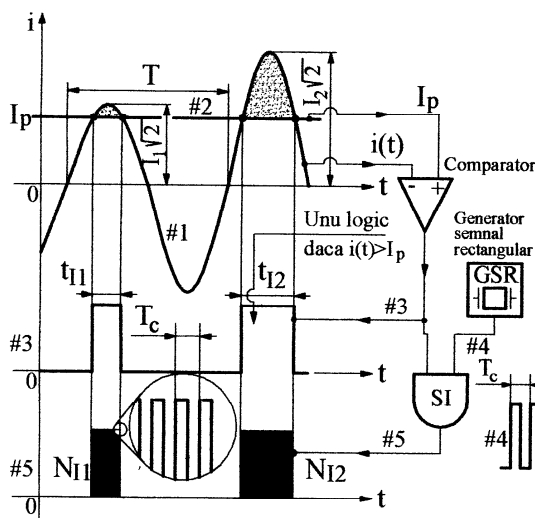


Figura V.18. Conversia amplitudine/timp cu modularea în durată a impulsurilor.

comparator (aici formal) care furnizează la ieșire semnal #3 de nivel logic (unu logic dacă $i > I_p$), altfel spus câte un impuls (pe fiecare perioadă T) cu durata t_{1i} corespundență valorii de curent efectiv I_i , conform cu relația V.9.

Impulsurile din semnalul #3 sunt în continuare modulate în durată, se aplică unei porți logice SI cu două intrări, cu a doua intrare atacată cu un semnal #4, rectangular de perioadă T_c , provenit de la un generator de semnal rectangular GSR pilotat cu cristal de cuarț. Ținând seama de proprietățile unei porți SI cu două intrări, succesiunea de impulsuri t_{1i} din #3 se transformă într-o succesiune de trenuri de N_{1i} impulsuri cu perioada T_c (semnal #5), în care

Dacă se poate măsura durata intervalului t_1 rezultă valoarea efectivă a curentului (aici măsurată prin metode indirecte). Propunem pentru aceasta utilizarea modulării în durată a impulsurilor, în maniera prezentată în cazul figurii IV.102 (cu diagramele de timp aferente în figura IV.103) conform cu figura V.18. Curentul instantaneu $i(t)$ – semnalul #1- și curentul de prag –semnalul #2- sunt introduși într-un

$t_{ii} \sim N_{ii} \cdot T_c$. Dacă perioada T_c este extrem de mică ($T_c \ll t_{ii}$), atunci se poate considera cu o bună aproximație că:

$$(V.10) \quad t_{ii} = N_{ii} \cdot T_c$$

(eroarea –fără descriere în V.10- nu depășește o perioadă T_c).

Având în vedere că semnalul $i(t)$ din figura V.18 este periodic, rezultă o descriere a valorii efective de curent pe fiecare perioadă T , dacă i este perioada curentă atunci relația (V.9) se poate scrie:

$$(V.11) \quad I_i = \frac{I_p}{\sqrt{2} \cos\left(\frac{\pi}{T} t_{ii}\right)} \quad \text{cu} \quad I_p < I_i \sqrt{2}$$

Dacă în (V.11) se utilizează descrierea timpilor din (V.10) se obține:

$$(V.12) \quad I_i = \frac{I_p}{\sqrt{2} \cos\left(\frac{\pi}{T} N_{ii} T_c\right)} \quad \text{cu} \quad I_p < I_i \sqrt{2}$$

cu descrierea numerică $I_i = I_i(N_{ii})$ a valorii curente a curentului efectiv.

Fie un exemplu privind rezoluția descrierii din (V.12) pentru un GSR cu

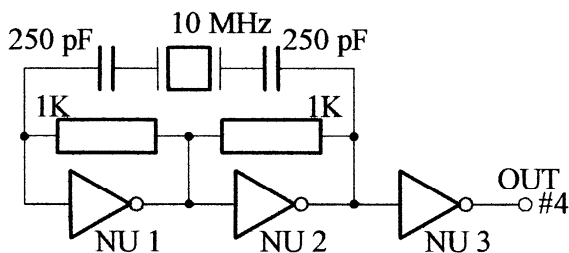


Figura V.19. Generator de semnal rectangular (GSR) pilotat cu cristal de cuarț.

frecvența de 10 MHz ($T_c = 0,1 \mu s$), cu $I_p = 2A$. Un curent $I_1 = 1,5000025A$ este descris cu $N_{11} = 21635$ impulsuri de perioadă T_c . Un curent $I_2 = 1,5000109A$ este descris cu $N_{12} = 21636$ impulsuri. Deci corespunzător unei

variații $N_{12} - N_{11} = 1$ se obține o variație (rezoluție) în descrierea curentului de $I_2 - I_1 = 0,0000084 A$, ceea ce justifică aproximația din (V.10).

Un GSR cu frecvența de 10 MHz (utilizat în experimentele legate de subiectul în discuție, bazat pe reacția ieșire-întrare cu întârziere controlată cu componente externe pasive), se poate obține conform figurii V.19.

Toate considerațiile pentru măsurarea curentului efectiv sunt valabile pentru evaluarea amplitudinii oricărei mărimi cvasiarmonice.

Pentru evaluarea factorului de putere $\cos\varphi$ din (V.5) se propune mai întâi evaluarea numerică a defazajului curent-tensiune φ din considerente ce rezultă conform figurii V.20.

Fie evoluția elongațiilor proporționale cu tensiunea ($k_t u(t)$, semnalul #1) și cu curentul ($k_c i(t)$, semnalul #2),

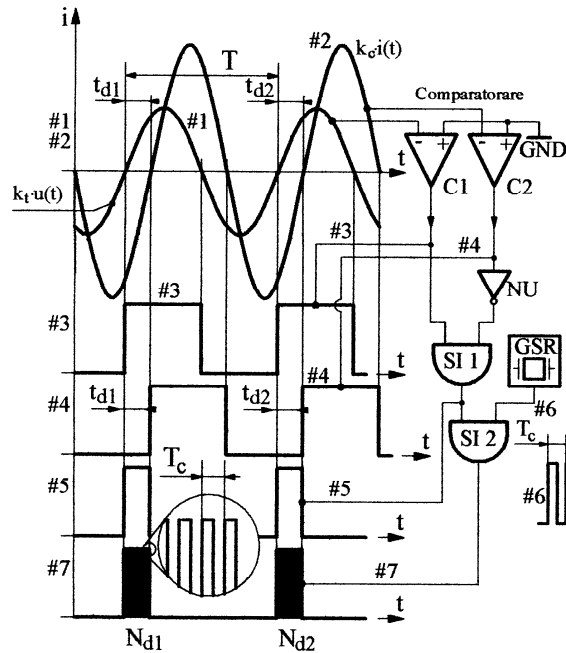


Figura V.20. Asupra evaluării numerice a defazajului curent-tensiune.

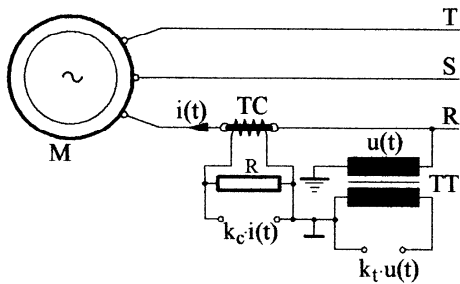


Figura V.21. Asupra prelevării informației de tensiune și de curent.

se plasează un rezistor R de valoare mică (2Ω) pentru a obține informație strict legată de curent. Priza de

prelevare conform figurii V.21. cu ajutorul a două transformatoare TT (de tensiune) și TC (de curent) plasate pe o fază a sistemului trifazat de alimentare a motorului M . În secundarul transformatorului de curent (cu înfășurarea primară având o singură spiră) se plasează un rezistor R de

nul de protecție a transformatorului TT se poate înlocui cu priză la nulul rețelei dacă acesta este accesibil.

Cu ajutorul comparatoarelor C1, C2 (figura V.20), se generează impulsuri (semnalele #3 și #4) cu durata egală cu semiperioada semnalelor #1 și #2. Scopul acestei operații este legat de valorificarea diferenței de timp t_{di} , în relație directă cu defazajul φ_i curent-tensiune conform cu:

$$(V.13) \quad \varphi_i = \frac{t_{di}}{T} \cdot 2\pi$$

Utilizând o poartă NU și una SI 1 se generează impulsuri #5 cu durata t_{di} de decalaj a fronturilor pozitive dintre #3 și #4. În fapt se materializează din FCND o funcție logică combinațională cu două variabile, pe baza valorilor de adevăr din tabelul V.1.

#3	#4	#5
0	0	0
0	1	0
1	0	1
1	1	0

Tabelul V.1

$t_{di} = N_{di} \cdot T_c$ (dacă $T_c \gg t_{di}$), pot fi utilizate pentru descrierea cu o bună aproximație a defazajului curent φ_i din (V.13) conform cu:

$$(V.14) \quad \varphi_i = \frac{N_{di} \cdot T_c}{T} \cdot 2\pi$$

Considerațiile de până acum se pot cumula corespunzător și figurii V.22, care reprezintă configurația de principiu pentru monitorizarea puterii active pentru consumatori inductivi monofazați sau trifazați dacă rețeaua este echilibrată. Sunt reunite parțial facilitățile din figura V.18 (legate de generarea semnalului #5 cu utilizarea unui comparator C3) și V.20 (legate de generarea semnalului #4), cu reunirea acestora în semnalul #6 cu ajutorul unei porți

SAU (posibilă datorită nesimultanității și nesuprapunerii impulsurilor din #4 și #5, dacă se îndeplinește condiția: $0 < k_c \cdot I_p < k_c \cdot I_i \cdot \sqrt{2}$).

Semnalul #6 este în continuare modulat în durată în semnalul #7 după

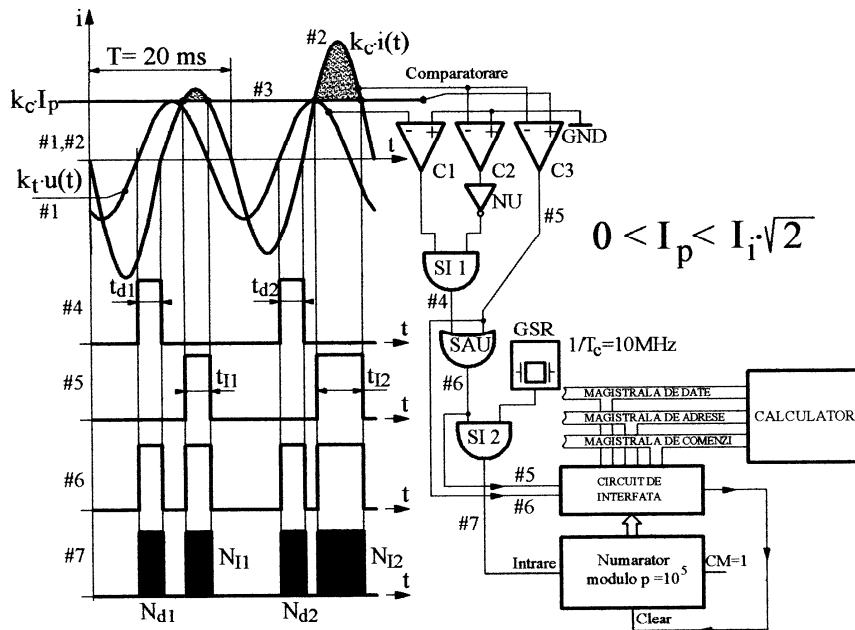


Figura V.22. Schema de principiu pentru evaluarea numerică directă asistată de calculator a constituenților puterii active.

principiile deja arătate, obținându-se trenuri succesive de N_{di} respectiv N_{fi} impulsuri (aferent fiecărei perioade T a elongației de tensiune).

Semnalul din #7 se aplică unui numărător asistat de calculator prin intermediul unui circuit de interfață. Calculatorul are la dispoziție semnalele #5 și #6 ca intrări, starea acestora este utilizată pentru protocolul de citire și ștergere a conținutului numărătorului, conform algoritmului prezentat în figura V.23.

Semnalul #5 este utilizat pentru sincronizarea și declanșarea condiționată a secvenței de citire, testându-se trecerea unui impuls 0-1-0 care garantează apoi pe #7 o succesiune de trenuri de impulsuri ce încep cu descrierea defazajului (continuând apoi cu curent, din nou defazaj ș.a.m.d.).

Secvența de citire începe cu ștergerea număratorului (impuls 1-0-1 pe

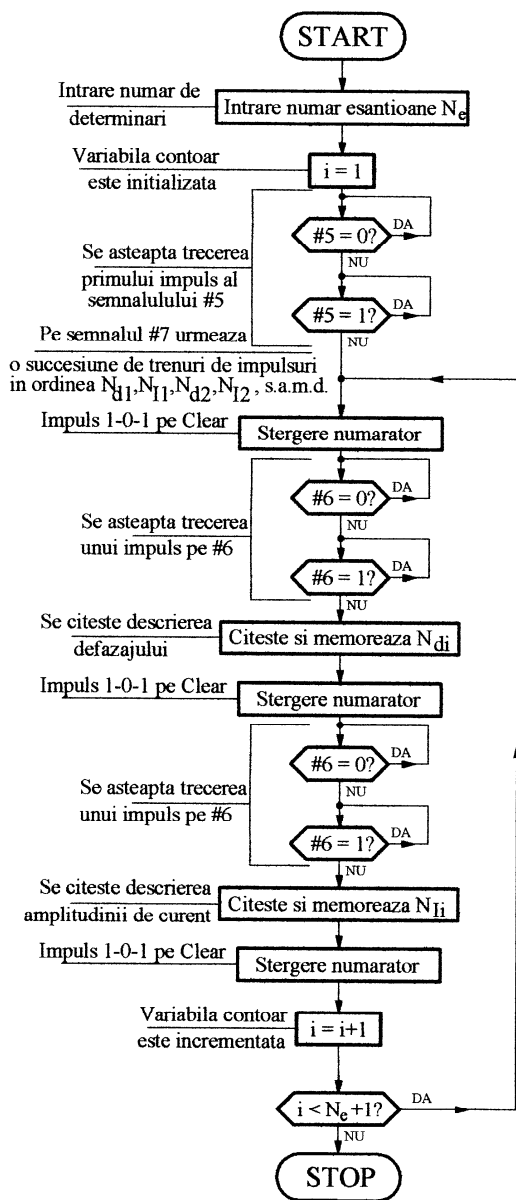


Figura V.23. Algoritmul de acces la descrierile numerice ale constituenților puterii active.

intrarea Clear, altfel menținută în unu logic) după care se testează sistematic starea semnalului #6, fiecare detecție a trecerii unui impuls 0-1-0 pe acesta implică citirea conținutului număratorului care va descrie ulterior fiecărei detecții fie defazajul fie curentul. Orice citire a număratorului este urmată de ștergerea acestuia. Numărul N_e de eşantioane trebuie să fie par, durata secvenței de achiziție este $N_e/50$ s. Din cele N_e descrieri numerice cele de poziție impară descriu defazajul, cele de poziție pară descriu curentul efectiv. Din acest motiv

este foarte importantă păstrarea sistematică a succesiunii impulsurilor în #6 respectiv #7 ca de altfel și asigurarea unui interval temporal suficient de mare între acestea pentru a face posibile operațiile de testare și de citire (de unde și precizarea condiției din câmpul figurii V.22.).

Se poate imagina și un algoritm care să testeze după declanșarea secvenței de citire pe rând semnalele #4 și #5 pentru a detecta eventualele impulsuri de curent lipsă.

Din cauza utilizării valorii de prag $k_c I_p$ în figura V.22, este posibilă definirea evoluției temporale a curentului efectiv conform cu (V.12) utilizând numerele N_{fi} , sau a defazajului curent-tensiune conform cu (V.14) utilizând numerele N_{di} , sau –finalitatea esențială a figurii V.22- definirea evoluției temporale a puterii active definită cu (V.5) utilizând componentele descrise cu (V.12) și (V.14), conform cu:

$$(V.15) \quad P_i = U \cdot \frac{I_p}{\sqrt{2} \cos\left(\frac{\pi}{T} N_{fi} T_c\right)} \cdot \cos\left(\frac{N_{di} \cdot T_c}{T} \cdot 2\pi\right)$$

Evident sunt utilizate aici facilitățile de calcul și arhivare care permit deci definirea puterii active cu o rată de conversie de 50 s^{-1} (50 de citiri pe secundă), dacă se mizează pe o tensiune U constantă. Tot facilitățile de calcul permit descrierea evoluției temporale a puterii aparente $S_i = UI_i$ sau reactive $Q_i = UI_i \sin\phi_i$. Pentru rețelele trifazate echilibrate în (V.15) se utilizează un factor de multiplicare egal cu 3.

Principiile expuse se pot extinde către conceperea unei structuri de monitorizare a parametrilor energetici indiferent de caracterul consumatorului (inductiv sau capacitiv) pe o rețea trifazată neechilibrată.

Avantajul unor asemenea descrieri ale elementelor de încărcare energetică rezidă din posibilitățile oferite de accesul la datele de intrare în format numeric precum și din facilitățile procesării numerice a datelor.

Principiile expuse au fost utilizate pentru realizarea unui stand asistat de calculator pentru monitorizarea evoluției parametrilor energetici, cu titlu de exemplu în figura V.24 se prezintă evoluția puterii active pe electromotorul acționării principale a mașinii de găurit G25 (765 valori experimentale, 15,3 s cu o rată de conversie 50 s^{-1}) corespunzătoare unui proces de găurire

completă cu avans automat în piesă de oțel, prelucrare cu două valori pentru

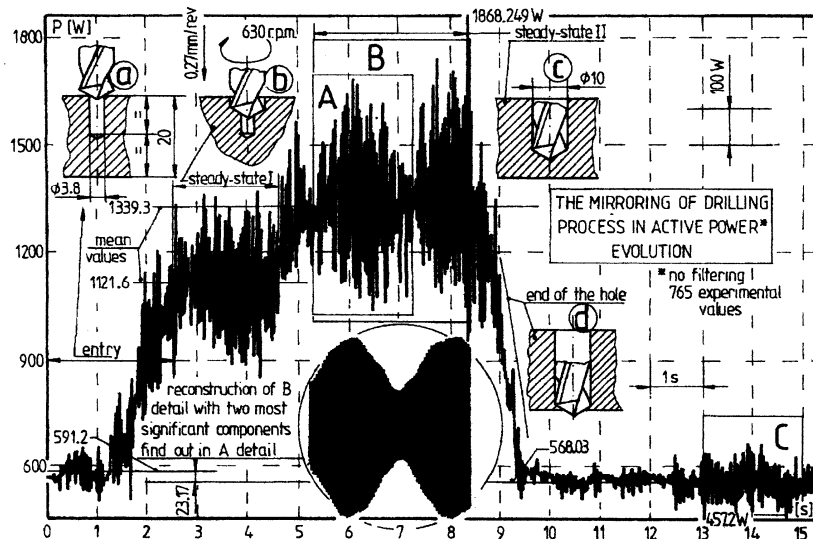


Figura V.24. Evoluția nefiltrată a puterii active absorbite de electromotorul asincron trifazat al lanțului cinematic principal al mașinii de găurit G25, pentru un proces de găurire.

adâncimea de așchiere (pe gaură preformată) cu reflectarea corespunzătoare în valoarea puterii absorbite. În afara valorilor de palier, este deosebit de important conținutul informațional al înregistrării legat de fenomenele cu caracter variabil din lanțul cinematic (care la o primă estimare implică un zgomot puternic adăugat pe înregistrarea de putere). Din acest punct de vedere înregistrarea este utilă pentru diagnoza mașinii, semnalul variabil având caracter strict deterministic (aici cu componentele cele mai semnificative localizate și identificate conform zonei B, datorate comportării sistemului elastic al rotorului motorului excitat în proces, frecvență naturală cca. 24 Hz).

Din punctul de vedere al procesului de așchiere evoluția din figura V.24 este nerelevantă dar, descrierea numerică a puterii active permite filtrarea semnalului cu ajutorul unui filtru numeric cu parametri opționali (aici un filtru numeric cu răspuns finit la impuls). Prelucrarea înregistrării din

figura V.24 cu un asemenea filtru a dus la obținerea evoluției din figura V.25, net diferită, cu distingerea palierelor de putere aferente fiecărei faze a

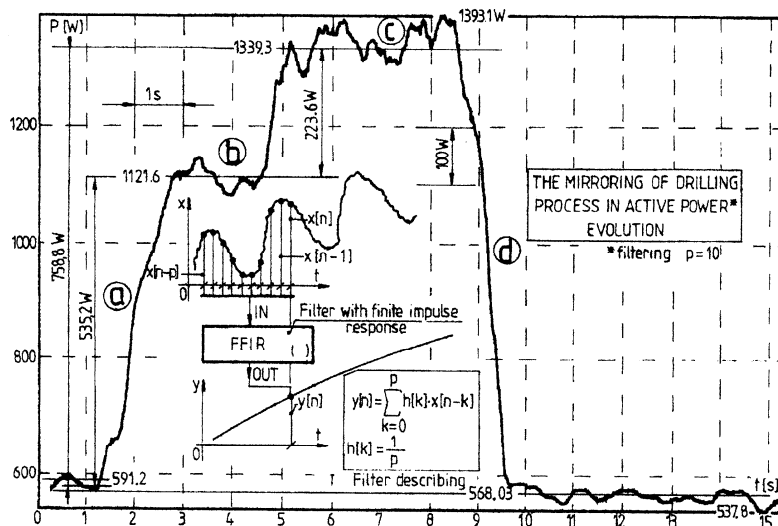


Figura V.25. Evoluția filtrată numeric a înregistrării din figura V.24.

procesului, cu înlăturarea componentelor variabile de înaltă frecvență (aici se impune prudență în definirea parametrilor filtrului, o comportare puternic integratoare afectează și fronturile de semnal).

Filtrul definit în câmpul figurii este de tip medie alunecătoare de p valori, formal cu răspuns finit idealizat la impuls după k pași de discretizare ($h[k]=1/p$, cu p parametrul filtrului). Din șirul de valori discrete $x[i]$ de intrare (cu $i=1 \div n$) fac parte valorile P_i definite cu (V.15) și redate în figura V.24 (conform cu algoritmul din figura V.23), cu $n = N_e = 765$. Șirul de valori discrete de ieșire $y[i]$ (cu $i=p \div n$) este redat în figura V.25.

Elementele prezentate pot constitui bazele unei abordări originale pentru dezvoltări ulterioare. Figurile V.24 și V.25 provin din materialul științific aferent publicării unei lucrări de specialitate.

V.3. Asupra monitorizării numerice a evoluției puterii mecanice pe lanțuri cinematice cu mișcare de rotație.

Considerațiile de la § V.2. se pot completa și extinde și la evaluarea numerică a puterii mecanice conform titlului, cu suficiente elemente de similitudine. Conform definiției, puterea mecanică N este dată de:

$$(V.16) \quad N = M \cdot \omega$$

unde M este momentul de torsiune, ω este viteza unghiulară.

Puterea mecanică face obiectul conversiei din echivalent electric în electromotor și al transferului către consumatorul (sistem de producție de exemplu), conform cu

figura V.26. Deși credem că utilizarea puterii active este mai facilă pentru cercetarea încărcării, monitorizarea puterii mecanice în paralel cu aceasta ar putea face de exemplu obiectul cercetării legat

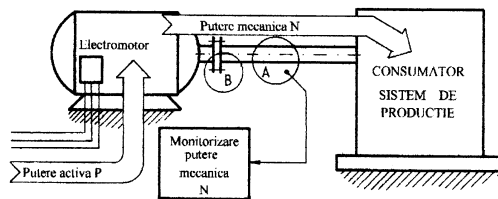


Figura V.26. Asupra localizării intrărilor în sistemul de monitorizare a puterii mecanice.

de randamentul mașinii electrice (cu puterea activă descrisă cu facilitățile de la § V.2). Pentru cazul sistemelor fără acționare electrică (de exemplu cu motor cu ardere internă) evident singura posibilitate de studiu a încărcării rămâne monitorizarea puterii mecanice.

Pentru aceasta este necesar un traductor pe arborele de transmisie plasat formal în zona A, care să conțină un element deformabil în relație cu momentul de torsiune M și un element care să pună în evidență viteza

unghiulară ω . Din rațiuni practice se poate imagina un traductor sub forma unui cuplaj plasat în zona **B**.

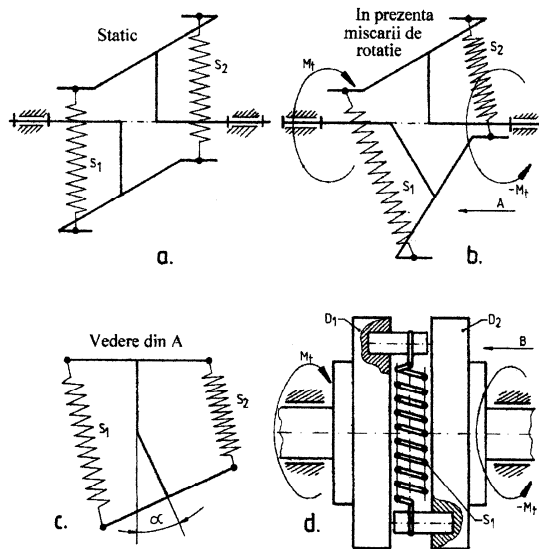


Figura V.27. Detalii de dispunere a elementelor elastice în traductor.

Figura V.27 descrie dispunerea celor două elemente elastice (arcuri de tracțiune) S_1 și S_2 între cele două semicuplaje, în poziție nedeformată (fig. V.27 a) respectiv deformată (fig. V.27 b) în prezența unui moment de torsiune M . Pentru valori mici ale unghiului de deformare α (fig. V.27 c) se poate conta pe liniaritatea cuplu-deformare și se poate

scrie:

$$(V.17) \quad \mathbf{M} = \mathbf{k} \cdot \boldsymbol{\alpha}$$

unde \mathbf{k} este constanta elastică a sistemului.

Pentru deformații mari trebuie determinată în prealabil (eventual experimental) dependența $\mathbf{M}=\mathbf{M}(\boldsymbol{\alpha})$, de regulă neliniară. Cu aceasta, măsurarea unghiului de deformare (pentru orice viteză unghiulară ω) permite determinarea momentului de torsiune.

La un nivel următor de detaliere figura V.27 d. prezintă plasarea celor două arcuri între două discuri coaxiale D_1 și D_2 , având suprapusă peste rotația simultană ce decurge din transmiterea mișcării o componentă relativă proporțională cu momentul M . Estimarea unghiului de deformare $\boldsymbol{\alpha}$

presupune mai întâi determinarea valorii vitezei unghiulare ω care se poate face din considerentele Vedere din B (fig. V.27.) fara discul D_2 expuse în figura V.28.

Pe discul D_1 (conform figurii V.28.a.) se dispun patru dinți identici ce subîntind unghiurile φ_1 , echidistanți (cu unghiul φ_2). Dacă dinții sunt din material feromagnetic aceștia pot activa un traductor de proximitate PT (deci fără contact, fie inductiv fie cu efect Hall) astfel că la rotația discului se obține un semnal rectangular $u(t)$ (după prelucrarea semnalului de la traductorul de proximitate cu ajutorul unui bloc procesare nivel logic PNL conform fig. V.28. b. și c.) corelat temporal cu viteza unghiulară medie ce se poate astfel defini pentru fiecare succesiune a dinților conform cu:

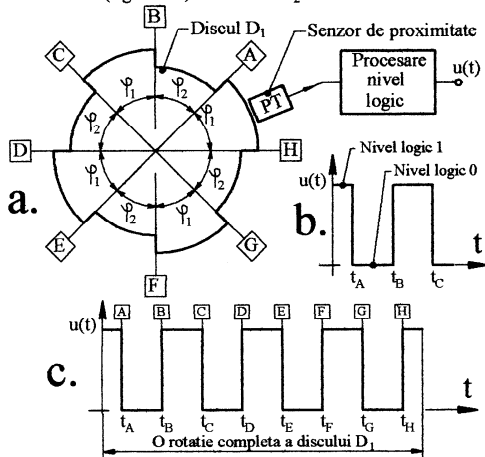


Figura V.28. Considerații privind determinarea vitezei unghiulare ω .

$$(V.18) \quad \overline{\omega}_{B-C} = \frac{\varphi_1}{t_C - t_B}; \quad \overline{\omega}_{D-E} = \frac{\varphi_1}{t_E - t_D}; \quad \overline{\omega}_{F-G} = \frac{\varphi_1}{t_G - t_F};$$

unde de exemplu cu $\overline{\omega}_{B-C}$ s-a notat viteza unghiulară medie corespunzătoare trecerii dintelui dintre B și C conform figurii. V.28.c.

Generic se poate folosi notația $\overline{\omega}_s^i$ pentru viteza unghiulară medie pe intervalul i de succesiune, cu durata t_s^i (numitorii din (V.18), conform cu:

$$(V.19) \quad \overline{\omega}_s^i = \frac{\varphi_1}{t_s^i}$$

Rezultând astfel patru descrieri ale vitezei unghiulare medii pe fiecare rotație a discului D_1 cu condiția determinării duratelor de succesiune a dinților

care se poate face în maniera deja arătată, prin cronometrare electronică (modulare în durată a impulsurilor).

Fie acum nivelul următor de detaliere a traductorului precum și a elementelor conceptuale de tratare a semnalelor, conform figurii V.29.

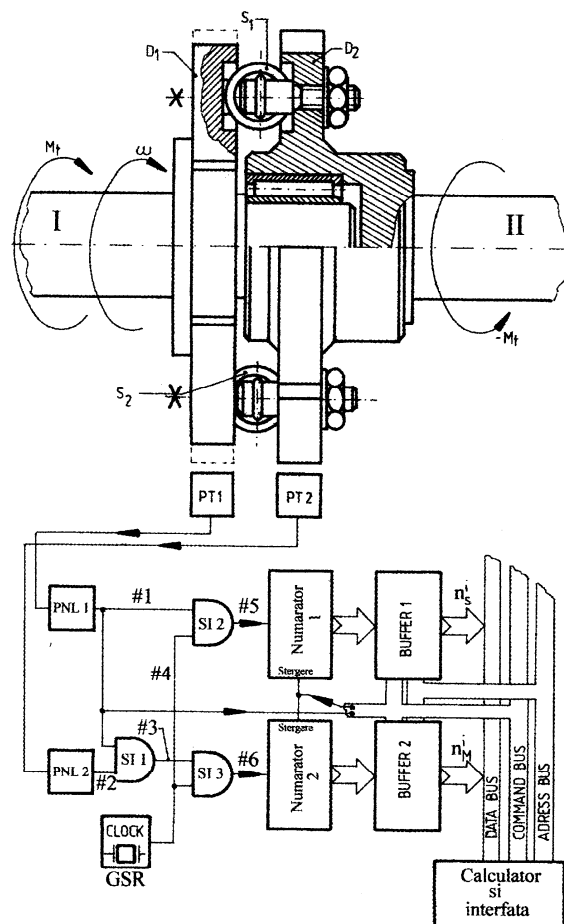


Figura V.29. Detaliere asupra traductorului și elemente conceptuale de tratare a semnalelor.

Traductorul se comportă ca un cuplaj elastic între arborii I și II, pe fiecare dintre cele două discuri D_1 și D_2 se află dinți cu dispunere identică, în maniera prezentată în figura V.28. dar cu decalaj unghiular conform figurii

V.30. Pe figură sunt notate marginile de dinte A, B, C, ș. a. m. d. de pe discul

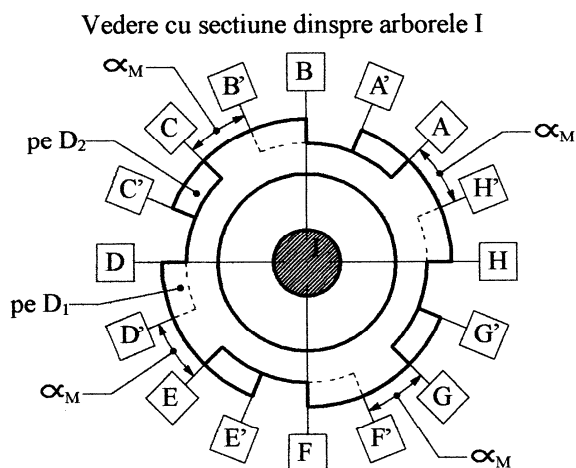


Figura V.30. Asupra decalajului unghiular static (relativ la dinți) al celor două discuri.

D_1 și omoloagele acestora A' , B' , C' ș. a. m. d. de pe discul D_2 . Cu α_M s-a notat decalajul unghiular static. Acest unghi se modifică sub acțiunea sarcinii torsionale, determinarea variației acestuia va conduce la evaluarea momentului de torsiune.

Marele avantaj al procedurii de măsurare a puterii mecanice este că

accesul la datele de intrare se face prin proximitate, fără contact, fără componente de prelevare a semnalului montate pe traductor.

Astfel, conform figurii V.29, se dispun doi traductori de proximitate **PT1** și **PT2** (câte unul aferent fiecărui disc D_1 respectiv D_2) care generează – în maniera arătată la figura V. 28., aici cu ajutorul blocurilor PNL 1 și PNL 2- semnalele rectangulare #1 și #2 (parțial descrise în diagramele de timp din figura V.31, cu localizare a marginilor de dinte, pentru rotație *clockwise*).

Pe semnalul #1 sunt menționate duratele t_s^i care vor fi utilizate la determinarea vitezei unghiulare medii conform cu (V.19). Conjunția logică a semnalelor #1 și #2 (cu ajutorul porții SI 1) implică definirea semnalului #3 care corespunde succesiunii marginilor B'-C, D'-E, E'-F ș. a. m. d. (conform și cu figura V.30) ce definesc duratele t_M^i .

Să presupunem că viteza unghiulară este constantă (ω), ceea ce implică timpi t_s^i constanți (fie aceștia notați cu t_s) și definiția:

$$(V.20) \quad \omega = \frac{\Phi_1}{t_s}$$

În aceleași condiții dar și în absența oricărei încărcări torsionale ($M=0$) timp

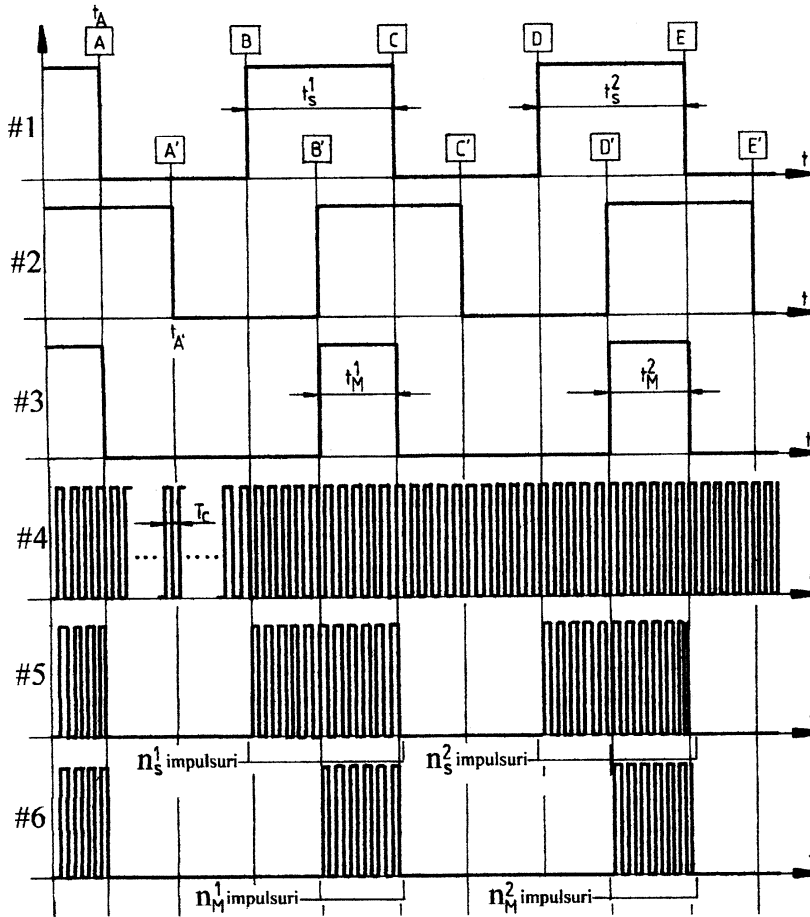


Figura V.31. Diagrame de timp.

t_M^i sunt constanți (fie aceștia t_M) și descriu unghiul α_M care pe această cale se poate determina cu:

$$(V.21) \quad \alpha_M = \omega \cdot t_M = \frac{\Phi_1}{t_s} \cdot t_M$$

Cunoscându-se valoarea unghiului Φ_1 (din construcția discurilor) aceasta este și procedura de determinare experimentală a unghiului α_M dacă

procedurile de montaj nu garantează o valoare exactă determinabilă altfel (ideal $\alpha_M = \varphi_1/2$).

Pentru o viteză unghiulară oarecare medie descrisă de (V.19) și un cuplu oarecare M, succesiunii timpilor t_M^i din semnalul #3 i se asociază valori unghiulare medii α_M^i determinabile cu:

$$(V.22) \quad \alpha_M^i = \omega_s^i \cdot t_M^i = \frac{\varphi_1}{t_s^i} \cdot t_M^i$$

Diferența dintre unghiul descris cu (V.21) și (V.22) reprezintă valoarea unghiulară medie a deformației α_s^i a sistemului:

$$(V.23) \quad \alpha_s^i = \varphi_1 \cdot \left(\frac{t_M}{t_s} - \frac{t_M^i}{t_s^i} \right)$$

care –în condițiile relației (V.17)- descrie momentul mediu \overline{M}_s^i aplicat, cu:

$$(V.24) \quad \overline{M}_s^i = k \cdot \varphi_1 \cdot \left(\frac{t_M}{t_s} - \frac{t_M^i}{t_s^i} \right)$$

sau ținând seama de (V.21):

$$(V.25) \quad \overline{M}_s^i = k \cdot (\alpha_M - \varphi_1 \cdot \frac{t_M^i}{t_s^i})$$

Aici semnul diferenței (nule dacă cuplul este zero) descrie sensul momentului de torsiune (motor sau rezistent). Dacă momentul rezistent este localizat pe arborele II, atunci semnul diferenței determină sensul de rotație

(clockwise dacă diferența este pozitivă). Ca și în cazul vitezei unghiulare rezultă patru valori ale cuplului pentru fiecare rotație a discului D_1 .

Puterea mecanică din (V.16) se poate rescrie în context conform cu:

$$(V.26) \quad \overline{N}_s^i = \overline{M}_s^i \cdot \overline{\omega}_s^i$$

sau detaliată pe baza relațiilor (V.25) și (V.19) conform cu:

$$(V.27) \quad \overline{N}_s^i = k \cdot (\alpha_M - \varphi_1 \cdot \frac{t_M^i}{t_s^i}) \cdot \frac{\varphi_1}{t_s^i}$$

Așa cum se observă, puterea mecanică (patru valori medii pe rotație) este definită prin valorile de timp de succesiune t_s^i și t_M^i , determinarea acestora în format direct numeric se face după o procedură deja prezentată. Astfel, conform figurii V.29, semnalele #1 și #3 sunt modulate în durată prin intermediul porților SI 2 și SI 3 cu ajutorul unui semnal #4 (figura V.31) rectangular de frecvență fixă (perioadă T_c) provenind de la un generator GSR pilotat cu cristal de cuarț. Astfel rezultă semnalele #5 și #6 cu trenuri de câte n_s^i și n_M^i impulsuri, numărate fiecare de câte un numărător. Cu $T_c \ll t_s^i$ respectiv $T_c \ll t_M^i$ se pot accepta descrierile:

$$(V.28) \quad t_s^i = n_s^i \cdot T_c \quad \text{respectiv:} \quad t_M^i = n_M^i \cdot T_c$$

Discretizarea intervalelor de timp se face cu o eroare mai mică decât perioada T_c .

Cu aceasta, expresia (V.19) a vitezei unghiulare medii devine:

$$(V.29) \quad \overline{\omega}_s^i = \frac{\varphi_1}{n_s^i \cdot T_c}$$

S-a folosit noțiunea de valoare medie având în vedere că estimarea se face pe baza unei durate de timp (de trecere a dintelui). Indicele s se utilizează

generic pentru succesiune, exponentul i se referă la numărul curent al determinării. Pentru situația în care $\varphi_1 = \varphi_2$, cu frecvența GSR de 10 MHz ($T_c = 0,1 \mu s$) cu $n_s^i = 25000$ se obține $\omega = 314,1592653 \text{ rad/s}$ ceea ce corespunde unei turații de 50 rot/s (sau 3000 rot/min). Cu aceleași date dar cu $n_s^i = 25001$, se obține $\omega = 314,1466994 \text{ rad/s}$ ceea ce corespunde unei turații de 49,998 rot/s (sau 2999,88 rot/min) de unde se poate forma o imagine asupra preciziei descrierii.

Pe baza descrierii din (V.28) expresia (V.25) a momentului de torsiune devine:

$$(V.30) \quad \overline{M}_s^i = k \cdot (\alpha_M - \varphi_1 \cdot \frac{n_M^i}{n_s^i})$$

Interesant aici este că acesta nu depinde de perioada T_c (decât indirect, prin precizia relațiilor (V.28)).

În sfârșit, pe baza (V.29) și (V.30), relația (V.27) de definire a puterii mecanice devine:

$$(V.31) \quad \overline{N}_s^i = k \cdot (\alpha_M - \varphi_1 \cdot \frac{n_M^i}{n_s^i}) \cdot \frac{\varphi_1}{n_s^i \cdot T_c}$$

Dacă sensul de rotație este fixat (de exemplu clockwise) atunci semnul diferenței din (V.31) indică sensul transferului de putere mecanică (de la arborele I la II dacă semnul este plus). Evident că aici sunt valorificate facilitățile de calcul și gestionare ale calculatorului. Unele elemente privind algoritmul de accesare a datelor aferent considerațiilor din figura V.29. sunt prezentate în figura V.32.

Deși rezoluția relativă (pe rotație) scăzută poate fi privită ca un neajuns, acesta este compensat de avantajele esențiale ale metodei de măsurare a puterii mecanice legate de prelevarea mărimilor de proces prin proximitate mai ales la turații mari, structură foarte simplă a traductorului (fără componente electronice, fără transmitere de date), prelucrare simplă a datelor.

Creșterea rezoluției descrierii se poate face prin creșterea numărului

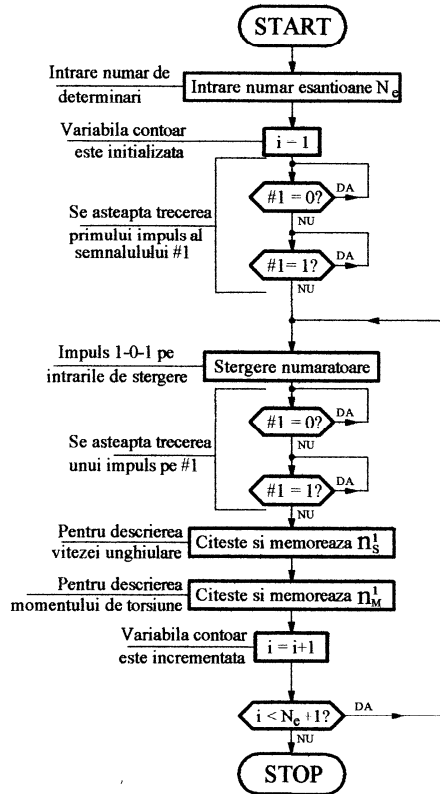


Figura V.32. Algoritm de accesare a datelor.

se pot completa facilitățile sistemului cu posibilitățile de monitorizare a vibrațiilor torsionale, descrise aici prin componenta variabilă a unghiului $\bar{\alpha}_s^i$ definit cu (V.23).

de dinți pe fiecare disc, simultan cu creșterea rigidității sistemului elastic. Deoarece la pornire și la oprire cu frânare momentele dinamice torsionale sunt foarte mari este indicat ca sistemul elastic al traductorului să fie prevăzut cu limitatori unghiulari.

Demersul poate fi continuat cel puțin încă în două direcții:

-completarea traductorului cu un discriminator de sens de rotație (vezi aplicația de la § IV.6.4.2.2) pe arborele I care să ajute la descrierea completă a puterii din relația (V.31).

-completarea traductorului cu amortizori pentru corectarea comportării rezonante;

Interesant este aici că

BIBLIOGRAFIE

1. Bistriceanu E. G., *Algebre booleene și circuite digitale*, Editura Matrix Rom, București, 1997.
2. Caneghem M., Warren D. H. D., *Logic programming and its applications*, Ablex, New Jersey, 1986.
3. Fransua Al., Măgureanu R., *Mașini și acționări electrice*, Editura Tehnică, București, 1986.
4. Gontean A., Băbăiță M., *Structuri logice programabile: aplicații*, Editura de Vest, Timișoara, 1997.
5. Horodincă M., *Contribuții la optimizarea sistemelor de comandă adaptivă și diagnoză la mașinile de frezat roți dințate*, Teză de doctorat, Universitatea Tehnică „Gh. Asachi”, Iași, 1998.
6. Livovschi L., Georgescu H., *Sinteza și analiza algoritmilor*, Editura Științifică și Enciclopedică, București, 1986.
7. Mitrofan Gh. I., *Generatoare de impulsuri și de tensiune liniar variabilă*, Editura Tehnică, București 1980.
8. Mureșan T., Gontean A., Băbăiță M., Demian P., *Circuite integrate numerice. Aplicații*, Editura de Vest, Timișoara, 1996.
9. Patrubăny M., *Totul despre.....microprocesorul Z 80*, vol. I. II., Editura Tehnică, București 1989.
10. Spânulescu I, Spânulescu S.I., *Circuite integrate*, Editura Științifică, București, 1990.
11. Sztojanov I., Borcoci I., Bulik D., Petrec C., *De la poarta TTL la microprocesor*, vol. I, II., Editura Tehnică, București 1987.
12. Ștefan Gh., *Circuite integrate*, Editura Denix, Bucuresti 1993.
13. Ștefan Gh., *Circuite și sisteme digitale*, Editura Tehnică, București, 2000.
14. Valachi A., Bîrsan M., *Tehnici numerice și automate*, Editura Junimea, Iași, 1986.
15. Tărniceriu D., Grigoraș V., *Prelucrarea numerică a semnalelor (partea a-II-a). Sinteza filtrelor numerice.*, Editura „Gh. Asachi” Iași, 1995.
16. Wilkinson Barry, *Electronică digitală*, Editura Teora, București, 2002.